

*** NOTICES ***

JPO and NCIPi are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

CLAIMS

[Claim(s)]

[Claim 1] The display panel which has two or more display devices formed in the shape of a matrix, In the display equipped with the drain driver which supplies the gradation electrical potential difference according to an image to said display device, and the gate driver which scans Rhine of said display device for supplying said gradation electrical potential difference So that said image data and said blanking data may be displayed on said display device of arbitration as the data control circuit which inserts blanking data in the image data for an one-frame period of said image within said one-frame period The display equipped with the timing control circuit which generates the clock for scanning Rhine of said display device.

[Claim 2] The image data for said one-frame period is a display according to claim 1 which is the field data of an interlace.

[Claim 3] Said data control circuit is a display according to claim 1 which expands the size of the image data for said one-frame period, and inserts said blanking data in said expanded image data.

[Claim 4] Said data control circuit is a display according to claim 1 which inserts said blanking data which reduce the vertical definition of the image data for said one-frame period, and are equivalent to said reduced image data in said image data.

[Claim 5] Said data control circuit is a display according to claim 1 which inserts said blanking data which expand the size of the image data for said one-frame period, reduce the vertical definition of said expanded image data, and are equivalent to said reduced image data in said expanded image data.

[Claim 6] Said gate driver is a display given in any of claims 1-5 which scan Rhine of said display device for two or more Rhine of every they are.

[Claim 7] The gradation of said blanking data is a display according to claim 1 which is black.

[Claim 8] The display [equipped with the light source control circuit which controls at least one of the light source which illuminates said display panel, the quantity of light which said display panel receives from said light source according to the display timing of said blanking data, the lighting period of said light source, and the putting-out-lights periods of said light source] according to claim 1.

[Claim 9] The light source which illuminates said display panel, and the display according to claim 1 equipped with the light source control circuit which controls at least one of the brightness of said light source, the lighting period of said light source, and the putting-out-lights periods of said light source according to the speed of response of said display device.

[Claim 10] Said light source is a display according to claim 8 or 9 which has two or more controllable light sources according to an individual.

[Claim 11] Said data control circuit is a display according to claim 1 contained in said display device.

[Claim 12] It is the display according to claim 1 with which it has picture signal Hara which outputs said image, and said data control circuit is included in at least one of said the picture signal Hara and said display devices.

[Claim 13] Said data control circuit is a display according to claim 1 which said gate driver overlaps and determines at least one of the number of Rhine of said display device which can be scanned, the amount of insertion of said blanking data, and the gamma setting parameters of said image data.

[Claim 14] Said data control circuit is a display containing at least one of the judgment circuit which judges the class of image, the header generation circuit for generating the header information of said image data, the format conversion circuit for changing said image data into the format for transmission and reception, and the data transmitters that transmit and receive said image data according to claim 1.

[Claim 15] Said clock is a display containing the 1st clock which increments one shift register of said gate driver, and the 2nd clock which increments the shift register of said gate driver two or more according to claim 1.

[Claim 16] Said timing control circuit is a display according to claim 1 which generates the 2nd signal for incorporating further the data which show selection of Rhine of said display device to the shift register of said gate driver within said one-frame period within the same one-frame period as 1 or the 1st signal for being crowded multiple-times picking.

[Translation done.]

*** NOTICES ***

JPO and NCIPI are not responsible for any damages caused by the use of this translation.

- 1.This document has been translated by computer. So the translation may not reflect the original precisely.
- 2.**** shows the word which can not be translated.
- 3.In the drawings, any words are not translated.

DETAILED DESCRIPTION

[Detailed Description of the Invention]

[0001]

[Field of the Invention] This invention relates to the indicating equipment which used liquid crystal, polish RIKKON, or an organic EL device, and relates to the indicating equipment which performs blanking processing especially.

[0002]

[Description of the Prior Art] As a Prior art, to JP,11-109921,A Divide one liquid crystal display panel into the pixel array of two upper and lower sides, and a data-line drive circuit is established in each of the divided pixel array. each of an up-and-down pixel array -- in all [every 1 vertical] -- a total of two gate lines is chosen and shifting a vertical phase within an one-frame period, and inserting a blanking image (black image), carrying out dual-scan one of the viewing area divided vertical 2 in each drive circuit, is indicated. That is, an one-frame period will take the condition of a graphic display period and a blanking period, and can shorten an image hold period. Therefore, with a liquid crystal display, the Braun-tube-like animation display engine performance can be obtained.

[0003]

[Problem(s) to be Solved by the Invention] However, the above-mentioned Prior art divides a liquid crystal display panel up and down, and structure enlarges and complicates it while components cost and a manufacturing cost increase, since it has the composition of having established the data ship drive circuit in each. It cannot be overemphasized that a big screen and the cost accompanying highly-minute-izing also increase from the usual panel. Moreover, the liquid crystal display panel shown in the above-mentioned Prior art is not different from the usual liquid crystal display panel in the still picture represented by desktop images, such as a personal computer, although an animation display property improves by leaps and bounds. That is, as a liquid crystal panel which has spread widely as monitor applications, such as a note type personal computer, it will become exaggerated spec., and will be limited with the high-class form of a multimedia application. Therefore, mass-production effectiveness will fall by multi-form fertilization.

[0004] This invention aims at offering the display which can control image quality degradation resulting from animation ***** etc., controlling enlargement and complication of structure.

[0005]

[Means for Solving the Problem] This invention generates the clock for scanning Rhine of a display device so that image data and blanking data may be displayed on the display device of arbitration as the data control circuit which inserts blanking data in the image data for an one-frame period within an one-frame period.

[0006]

[Embodiment of the Invention] Hereafter, the example of the liquid crystal display by this invention is explained using a drawing.

[0007] (Example 1) Drawing 1 is drawing which expressed the scan method for displaying an image with the liquid crystal display component which has generally spread widely typically. It is the scanning line (the "present scanning line" is called henceforth) with which 101 writes an image in the present scan period, and the scanning line ("degree the scanning line" is called henceforth) with which 102 writes an image in the next scan period, and each other is adjoined mutually. Usually, the liquid crystal display component has two or more scanning lines, for example, when resolution is VGA, in the case of 640 lines and XGA, the number of 768 lines and the scanning lines is decided. A liquid crystal display

component makes each scanning line a scan period selection condition for every line, in this case, an image is written in 101, as said to 102, next, it scans by 60Hz from a top to the bottom by line sequential scanning, and it shows the image. That is, generally the case of VGA can express 768x60Hz of scan bands by the total number-of-scanning-lines x frame rate by the case of 640x60Hz and XGA. This value is the scan band which the usual liquid crystal display component guarantees.

[0008] Drawing 2 shows the thing scan condition in a certain Rhine scan period at the time of performing two-line coincidence writing and two-line interlaced scanning using this liquid crystal display component. 201 is the present scanning-line group of two lines, 202 is the scanning-line [degree] group of two lines, and both the scanning-lines group adjoins mutually. An image is written in two-line coincidence, and since it jumps over two lines and is scanning, the time amount which scans one frame can be managed with the one half of drawing 1. although vertical definition will decrease to 320 lines at 384 lines if it is XGA if resolution is VGA -- a frame rate -- twice -- 120Hz is securable. In addition, an one-frame period (period) means the period (period) for displaying the image data for one screen of a liquid crystal display panel.

[0009] Drawing 3 shows the example which assigned 60Hz of the 120Hz frame rate secured by two-line coincidence writing and two-line interlaced scanning to the black display. This black display will also be written in two-line coincidence, and will be obtained in two-line interlaced scanning. By establishing a black display period at an one-frame period, since the hold period of liquid crystal permeability can be shortened, effectiveness which was explained in the previous conventional example is acquired, and little animation display of animation BOYAKE can be realized using the existing liquid crystal display. Of course, it cannot be overemphasized that the animation display engine performance improves further by using the quick liquid crystal of a response.

[0010] (Example 2) Drawing 4 shows the scan condition in a certain Rhine scan period at the time of performing three-line coincidence writing and three-line interlaced scanning. 401 is the present scanning-line group of three lines, 402 is the scanning-line [degree] group of three lines, and both the scanning-lines group adjoins mutually. An image is written in three-line coincidence, and since it jumps over three lines and is scanning, the time amount which scans one frame can be managed with one third of drawing 1. although vertical definition will decrease to 213 lines at 256 lines if it is XGA if resolution is VGA -- a frame rate -- 3 times -- 180Hz is securable.

[0011] Drawing 5 shows the example which assigned 60Hz of the 180Hz frame rate secured by three-line coincidence writing and three-line interlaced scanning to the black display. The black display is similarly generated by three-line coincidence write-in interlaced scanning of three lines. The difference of a response characteristic can be amended because it is late at a white display, and in the case of a quick imbalanced property, it shortens a black display period and lengthens a white display period. [the response of liquid crystal] [a black display] [like this example] [a frame rate] [3 time] Drawing 6 shows similarly the example which assigned 120Hz to the black display. This example has the quick response of liquid crystal at a white display, and when late at a black display, it is effective. [of a response]

[0012] (Example 3) Drawing 7 shows the scan condition in a certain Rhine scan period at the time of performing four-line coincidence writing and four-line interlaced scanning. 701 is the present scanning-line group of four lines, 702 is the scanning-line [degree] group of four lines, and both the scanning-lines group adjoins mutually. An image is written in four-line coincidence, and since it jumps over four lines and is scanning, the time amount which scans one frame can be managed with one fourth of drawing 1. For example, although vertical definition will decrease to 160 lines at 192 lines if it is XGA if resolution is VGA, a frame rate can secure 4 times as many 240Hz as this.

[0013] Drawing 8 shows the example which assigned 60Hz of the 240Hz frame rate secured by four-line coincidence writing and four-line interlaced scanning to the black display. The black display is similarly generated by four-line coincidence write-in interlaced scanning of four lines. The difference of a response characteristic can be amended because it is late at a white display, and in the case of a quick imbalanced property, it shortens a black display period and lengthens a white display period. [the response of liquid crystal] [a black display] [like this example] [a frame rate] [4 time]

[0014] Drawing 9 assigns 120Hz to a black display, it is the example which set the rate to two fourths, and timing of a black display may be performed by turns.

[0015] It is the example which assigned 180Hz to the black display and set the rate to three fourths, and the response of liquid crystal of drawing 10 is quick at a white display, and when late at a black display, it is effective.

(Example 4) Drawing 11 shows the scan condition in a certain Rhine scan period at the time of performing two-line coincidence writing, 1, or two-line interlaced scanning. 1101 -- the present scanning-line group of two lines, and 1102 -- the scanning-line [degree] group of two lines, and 1103 -- two lines -- it is a scanning-line group one after another. It jumps with the number of coincidence write-in Rhine, and the number of Rhine does not necessarily need to be in agreement, and in this case, the number of jump Rhine is equal to the number of coincidence write-in Rhine, or expresses the example of representation in the case of being small.

[0016] Explanation of the scan method of drawing 11 writes 1102 for 1101 in two-line coincidence by the jump of one line after a two-line coincidence write-in scan first. Then, although the 2nd line of 1101 was overwritten by the 1st line of 1102 when it jumped over two lines and 1103 was written in two-line coincidence, by three Rhine scans, it means scanning five lines and the image of the number of scanning lines of arbitration can be fitted to the scanning line of a liquid crystal display component. For example, the case where the image of VGA is displayed on the liquid crystal display component of XGA is considered. If one-line interlaced scanning is performed [the scanning line of 480 lines of VGA] for two-line interlaced scanning 192 times 288 times in two-line coincidence writing, the scanning line of 768 lines can be formed by 60Hz. or the inside of 480 lines -- 240 lines of one half -- with -- **** -- if three-line coincidence writing is performed for four-line coincidence writing 192 times 48 times, the scanning line of 768 lines can be generated for the scanning line of 240 lines by 120Hz.

[0017] Drawing 12 performs the above-mentioned scan, and sets a frame rate to 120Hz, and the example which assigned 60Hz to the black display among those is shown. In this case, it becomes the same scan as an example 1, and effectiveness is large to the nature improvement of an animation. Moreover, if the scanning circuit which can be set up is obtained at random for every horizontal scanning period, the more flexible scan of the coincidence write-in number of scanning lines and the number of interlaced-scanning lines will be attained.

[0018] (Example 5) Drawing 13 shows the scan condition in a certain Rhine scan period at the time of performing two-line coincidence writing and four-line interlaced scanning. 1301 is the present scanning-line group of two lines, and 1302 is the scanning-line [degree] group of two lines. 1303 is two lines over which it jumped after the scan of 1301, and 1304 is two lines over which it jumps after the scan of two lines of 1302. It jumps with the number of coincidence writing, and the number of Rhine does not necessarily need to be in agreement, and the number of jump Rhine expresses the example of representation in the case of being larger than the number of coincidence write-in Rhine in this case.

[0019] Explanation of the scan method of drawing 13 writes 1302 for 1301 in two-line coincidence by the jump of four lines after a two-line coincidence write-in scan first. After repeating this scan and finishing scanning one screen, the following one screen can set a frame rate to 4 times as many 240Hz as this by repeating the thing which jumped by the front screen scan and for which 1303 of two lines is written in two-line coincidence, it jumps over four lines, and 1304 is scanned.

[0020] Drawing 14 shows the example which assigned one screen of two-line coincidence writing and four-line interlaced scanning to the black display. Since four-line interlaced scanning is performed, the following one screen cannot update the writing of the present screen. Therefore, as shown in drawing 14, even if it assigns 1 screen black display, the whole surface cannot be considered as a black display, but it becomes a black display pattern in every two lines.

[0021] Since the black display pattern in every two lines is scanned by the high frame rate by turns, the approach in this example can display an image with few flickers.

[0022] (Example 6) Drawing 15 sets frame frequency to twice as many 120Hz as this by two-line coincidence writing and two-line interlaced scanning, and is an example of a scan to which it divides into, and one half is performed in image writing by 120Hz, and one half performs black writing by turns vertical 2 about the one screen. A flicker can be reduced maintaining the animation display engine performance, since the space modulation has been performed to the black display unlike the whole surface black display of an example 1.

[0023] The scan to which drawing 16 performed one screen to and vertical quadrisection and drawing 17 performed the space modulation as a **** stripe display of vertical 6 division is shown. In order to change a **** stripe display by 120Hz also in this case, it is effective in reducing a flicker from the case of a full-screen black display of an example 1.

[0024] (Example 7) It is the example of a scan to which frame frequency is set to twice as many 120Hz as this, drawing 18 divides the one screen into two by two-line coincidence writing and two-line interlaced scanning at right and left, one half is performed in image writing by 120Hz, and one half

performs black writing by turns. A flicker can be reduced maintaining the animation display engine performance, since the space modulation has been performed to the black display unlike the whole surface black display of an example 1.

[0025] The scan to which drawing 19 performed one screen to and right-and-left quadrisection and drawing 20 performed the space modulation as a **** stripe display of right-and-left 6 division is shown. In order to change a **** stripe display by 120Hz also in this case, it is effective in reducing a flicker from the case of a full-screen black display of an example 1.

[0026] (Example 8) By two-line coincidence writing and two-line interlaced scanning, frame frequency is set to twice as many 120Hz as this, drawing 21 quadrisections the one screen vertically and horizontally, and diagonal one half is an example of a scan to which image writing and reverse diagonal one half carry out black writing by turns by 120Hz. A flicker can be reduced maintaining the animation display engine performance, since the space modulation has been performed to the black display unlike the whole surface black display of an example 1.

[0027] The scan to which drawing 22 performed one screen to and four-directions quadrisection and drawing 23 performed the space modulation as a black checker pattern display of four-directions 6 division is shown. In order to change a **** stripe display by 120Hz also in this case, it is effective in reducing a flicker from the case of a full-screen black display of an example 1. In addition, the insertion pattern of black data does not necessarily need to be a checker pattern, and a random pattern is sufficient as it.

[0028] (Example 9) Drawing 24 shows the scan of 60Hz of usual [at the time of changing an image from dark halftone to bright halftone]. 2401 in drawing shows the ideal optical response waveform of liquid crystal to a video signal, and 2402 is the optical response waveform of actual liquid crystal. As shown in drawing, the response of the liquid crystal ingredient of the liquid crystal display which has generally spread is slow, and there is much what a response does not complete within an one-frame period. Then, when an image like drawing 24 has been sent, a frame rate can be set to twice as many 120Hz as this by performing two-line coincidence writing and two-line interlaced scanning like drawing 25, it can consider as two subfields, and the response of liquid crystal can be accelerated using the high-speed response-ized filter of liquid crystal by the 1 subfield scan. In this case, a response is completed in about 8ms. Refer to SID92 DIGESTp 601-604 for the detail about this high-speed response-ized filter. A subfield means two or more images in 1 screen, for example, means the even number field and the odd number field of an interlace signal of the NTSC format. In an interlace, the even number field is processed first and then the odd number field is processed. That is, one screen is formed in the even number field and the odd number field. On the other hand, non-interlaced (progressive) ones draws the one scanning line at a time, and makes one drawing at once.

[0029] When 2501 in drawing 25 changes from halftone with a dark image to bright halftone, it is the ideal optical response waveform of the liquid crystal obtained as a result of inserting the still brighter gradation data obtained as a result of high-speed response-ized filter processing and returning to the original bright halftone data by the next subfield scan, and 2502 is the actual high-speed response waveform of liquid crystal. Moreover, 2503 is the liquid crystal response waveform of a brightness compensation mold filtering result, and the detailed explanation is yielded to SID01 DIGESTp 998-1001. Since an one-frame period can be divided into two subfields and the one subfield can be assigned to filter processing even if it makes it processing [which], it is effective in the image amendment in liquid crystal displays, such as a TV game.

[0030] (Example 10) Drawing 26 is performing three-line coincidence writing and three-line interlaced scanning, when an image like drawing 24 has been transmitted, and sets a frame rate to 3 times as many 180Hz as this, it divides into three subfields, and signs that an image which is different in each subfield, respectively is displayed are shown. The 1st subfield is assigned to the filter processing stated in the example 9, and the 2nd subfield is returned to a transmitting image. And the 3rd subfield is the scan which attained high definition-ization of the animation by black display at the same time it assigns it to a black display and it accelerates the response of liquid crystal.

[0031] 2601 in drawing is an ideal liquid crystal optical response waveform by filtering, and, as for 2602, a high-speed response waveform with actual liquid crystal and 2603 are the optical response waveforms of actual liquid crystal with a brightness compensation mold filter. This example divides one frame into three subfields, and since it has prepared the subfield which amends the response characteristic of liquid crystal, and the subfield for a black display, it can compensate the fall of the brightness by the improvement in the nature of an animation, and answering delay.

[0032] (Example 11) Drawing 27 is usually a 60Hz scan, and is a frame reversal drive which reverses a polarity for every ** frame. 2701 in drawing is a polar wave and a polarity-reversals frequency is 30Hz of the one half of frame frequency in this case. Therefore, it is easy to produce a flicker from the difference in electrical-potential-difference actual value by which a seal of approval is carried out to liquid crystal between polarities. It can see notably especially at the time of animation display. Then, one frame is divided into two subfields by performing two-line coincidence writing and two-line interlaced scanning like drawing 28, and the scan of straight polarity and negative polarity is performed in each subfield. 2801 in drawing 28 is a polarity-reversals wave. In this case, a polarity-reversals period has the advantage that it is set to 60Hz and a flicker becomes is hard to be recognized.

[0033] (Example 12) Drawing 29 is performing two-line coincidence writing and two-line interlaced scanning, one frame is divided into two subfields, an image is written in the 1st subfield, and the 2nd subfield shows the scan which performs a black display. 2901 in drawing 29 is a polarity-reversals wave, and if it takes into consideration that a black write-in frequency is 60Hz, in order for a polarity-reversals frequency to prevent carrying out the seal of approval of the polar electrical potential difference always same at the time of a black display, it is reversed by 30Hz. Therefore, high definition-ization of an animation can be realized, without carrying out the seal of approval of the direct current voltage to liquid crystal.

[0034] Moreover, drawing 30 is performing three-line coincidence writing and three-line interlaced scanning, and is drawing showing the situation of the scan which divided one frame into three subfields, distributed two subfields to graphic display and distributed the remainder 1 field to the black display among those. 3001 in drawing is a polarity-reversals wave, and is 90Hz in this case. Since a black display frequency is 60Hz, the seal of approval of the direct current voltage is not carried out at the time of a black display, and little display of a flicker is obtained. [0035] Drawing 31 divides an one-frame period into four subfields by performing four-line coincidence writing and four-line interlaced scanning, and among those, graphic display is performed in two subfields and it performs a black display scan in remaining two subfields. 3101 in drawing is a polarity-reversals wave, and is 120Hz in this case. Since an image and a black write-in frequency are [both] 60Hz and it is the twice the polarity-reversals frequency of this, all of an image, and black display writing and polarity reversals are completed in an one-frame period. therefore, a flicker -- a loess high quality movie display is realizable.

[0036] (Example 13) drawing 32 -- one frame -- three subfields -- dividing -- the 1st subfield -- two-line coincidence writing -- it jumps over two lines, an image is written in, and the 2nd subfield shows four-line coincidence writing and the scanning method the 3rd subfield writes in black data in four-line coincidence writing and four-line interlaced scanning by jumping over four lines and writing in an image further.

[0037] The present scanning-line group [in / in 3201 in drawing / the 1st subfield] of two lines and 3202 are the scanning-line [degree] groups of two lines, and it adjoins mutually. The present scanning-line group [in / in 3203 / the 2nd subfield] of four lines and 3204 are the scanning-line [degree] groups of four lines. The present scanning-line group [in / in 3205 / the 3rd subfield] of four lines and 3206 are the scanning-line [degree] groups of four lines. 3207 is a polarity-reversals wave, and it is reversed so that it may always write in with reversed polarity mutually in the image writing of the 1st and 2 subfield. It is the measure of taking into consideration being easy to produce the difference of a write-in polarity, and a flicker tending to happen at the time of animation display in order to raise permeability on a high actual-value electrical potential difference in the case of the liquid crystal display component of a normally white mode. Moreover, since a polarity-reversals frequency is set to 30Hz by the frequency of black writing by 60Hz in this case, the direct-current-voltage impression at the time of black writing is not produced. Therefore, a movie display with few direct-current after-images and flickers can be performed.

[0038] (Example 14) Drawing 33 shows the example which divided one frame into four subfields where scan methods differ. The present scanning-line group [in / in 3301 in drawing / the 1st subfield] of two lines and 3302 are the scanning-line [degree] groups of two lines, and the scanning-line group [in / 3303 the present scanning-line group of four lines in the 2nd subfield and 3304, and / in 3305 / the 3rd subframe] of eight lines and 3306 are the scanning-line groups of eight lines in the 4th subframe. [the scanning-line / degree / group of four lines]

[0039] In the 1st subframe, the two-line coincidence writing and **** images data which jump over two lines and move a scan to the scanning-line [degree] group 3302 are written in for the present scanning-line group 3301, and a scan is ended by one half of frame periods. In the 2nd subframe, the present

scanning-line group 3303 is written in four-line coincidence, it jumps over four lines, and image data are written in, moving a scan to the scanning-line [degree] group 3304, a scan is finished by one fourth of frame periods, and the 3rd and 4th subframe completes a black display scan in eight-line coincidence writing and eight-line interlaced scanning one eighth of frame periods, respectively.

[0040] 3307 is a polarity-reversals wave, and the 1st and 2nd subframe is reversed so that it may scan with reversed polarity mutually. The reason is a sake that it is easy to produce the difference of a write-in polarity as well as [for example,] the case of an example 13 in order to raise the permeability of liquid crystal on a high actual-value electrical potential difference in the liquid crystal display component of a normally white mode. Moreover, since a black data write-in polarity completes by one frame, direct-current-voltage impression does not produce. Therefore, there is an advantage that a direct-current after-image and a movie display with few flickers can be performed.

[0041] (Example 15) Drawing 34 divides one frame into two subfields, the 1st subfield displays an image in two-line coincidence writing and two-line interlaced scanning, and the 2nd subfield shows signs that a black display is performed by performing four-line coincidence writing and four-line interlaced scanning. The present scanning-line group [in / in 3401 in drawing / the 1st image scan subfield] of two lines and 3402 are the scanning-line [degree] groups of two lines, and the present scanning-line group [in / in 3403 / the 2nd black display scan subfield] of four lines and 3404 are the scanning-line [degree] groups of four lines. The 1st subfield scan is completed in the one half of one frame, and the 2nd subfield is completed by 1/4 of one frame. Therefore, a leeway is given at a 1/4-frame scan period.

[0042] In this example, the description is in the place which does not assign the period at a scan period, but is assigned like an old example at the response time of liquid crystal. Although drawing 34 of the response to black is quick, it is an example in case the response of halftone is late liquid crystal. In this case, if it scans by the black data which are the 2nd subfield scan immediately after writing in an image in the 1st subfield, liquid crystal cannot be answered and sufficient display will not be obtained. Then, after interrupting a 1/4-frame period scan after finishing scanning the 1st subfield, and securing the response time, the 2nd black display subfield scan is performed in a 1/4-frame period. By carrying out like this, maintaining vertical definition 1/2, the difference of the black response of liquid crystal and a halftone response can be reduced, and an animation display property can be raised.

[0043] (Example 16) Drawing 35 divides one frame into two subfields by performing two-line coincidence writing and two-line interlaced scanning, is written in between subfields, between Rhine, and between contiguity pixels, and shows signs that a polarity is scanned by the always reversed dot reversal drive. In this case, since the subfield frequency is twice as many 120Hz as this, a polarity-reversals frequency is set to 60Hz, and the write-in actual-value electrical-potential-difference difference between polarities becomes is hard to be recognized as a flicker.

[0044] Drawing 36 shows the situation of the scan at the time of changing to a reversal drive the whole two lines from the dot reversal drive of drawing 35 to a certain timing. Since a subfield frequency is 120Hz, the reversal frequency of each pixel is 60Hz. Therefore, even if it reverses a polarity every two lines, the write-in actual-value electrical-potential-difference difference between polarities is hard to be recognized as a flicker. Therefore, the Rhine alternating current-ized frequency can be made small and power consumption can be reduced.

[0045] The scan at the time of changing drawing 37 to a reversal drive to a certain timing, and changing drawing 38 from the dot reversal drive of drawing 35 to a reversal drive the whole train the whole three lines is shown. Since a polarity-reversals frequency is set to 60Hz also in these cases, even if it makes the Rhine alternating current-ized frequency small in this way, the write-in actual-value electrical-potential-difference difference between polarities is hard to be recognized as a flicker. Therefore, power consumption can be made small.

[0046] (Example 17) drawing 39 performs two-line coincidence writing and two-line interlaced scanning -- one frame -- two subfields -- dividing -- between subfields -- ** -- it writes in between Rhine and signs that a polarity is scanned by the always reversed common reversal drive are shown. In this case, since the subfield frequency is twice as many 120Hz as this, a polarity-reversals frequency is set to 60Hz, and the write-in actual-value electrical-potential-difference difference between polarities becomes is hard to be recognized as a flicker.

[0047] Drawing 40 shows the situation of the scan at the time of changing to a common reversal drive the whole two lines from the common reversal drive of drawing 39 to a certain timing. Since a subfield frequency is 120Hz, the reversal frequency of each pixel is 60Hz. Therefore, even if it reverses a polarity

every two lines, the write-in actual-value electrical-potential-difference difference between polarities is hard to be recognized as a flicker. Therefore, the Rhine alternating current-ized frequency can be made small and power consumption can be reduced.

[0048] The scan at the time of changing drawing 41 to a reversal drive to a certain timing, and changing drawing 42 from the common reversal drive of drawing 39 to a reversal drive the whole frame the whole three lines is shown. Since a polarity-reversals frequency is set to 60Hz also in these cases, even if it makes the Rhine alternating current-ized frequency small in this way, the write-in actual-value electrical-potential-difference difference between polarities is hard to be recognized as a flicker.

Therefore, power consumption can be made small.

[0049] Moreover, by common reversal drive, since a low proof-pressure drain driver can be used, a liquid crystal display can be constituted in low cost.

[0050] (Example 18) Drawing 43 is the scan which divided one frame into two subfields and performed the black display to one subfield among those by two-line coincidence writing and two-line interlaced scanning, and the example which combined flashing control of a back light. Refer to SID01 DIGEST p 990-993 for the detailed explanation about flashing control of a back light. When 4301-4304 in drawing quadrisect a viewing area, they show each field sequentially from the top. Considering the case where write an image in the 1st subfield and black data are written in the 2nd subfield, a viewing area 4301 is a response characteristic like 4305, following on it, 4302 answers 4306 and, as for 4303, 4307 and 4304 answer in order of the scan like 4308. In this case, if its attention is paid to a viewing area 4303, since the transmission response of liquid crystal is completed in general after scanning a viewing area 4303 from drawing 43 at the middle time of the next black write-in subfield, a back light will be turned on, when this timing, i.e., the 2nd subfield writing, begins and a center is scanned. since [in addition,] the back light in drawing 43 assumes the case where the directly under 6 LGT lamp is equipped -- this case - all six LGTs -- the light is switched on to coincidence.

[0051] Next, in case black data are written in in the 2nd subfield, as for the view viewing area 4303, black data are written in through the scan of viewing areas 4301 and 4302. It is not necessary to wait for it until this black display completes a response, and the same effectiveness can be acquired by switching off the back light after black data writing immediately. However, as compared with the permeability response of liquid crystal, as for this procedure, lighting and putting out lights of a back light are materialized, when sufficiently quick.

[0052] Therefore, if the flashing wave of a back light is controlled like 4309, about the view viewing area 4303, the image in the process which answers will not be displayed, but will become equal [a black response] to the putting-out-lights rate of a back light, and a dynamic image will become Sharp.

Moreover, a focus is moved to 4301, 4302, and 4303 other than view viewing-area 4303. Although it is 4301 and 4302 first, since it is changing to the level near black in general also in the lighting period, the effectiveness of a blanking is acquired from the response waveforms 4305 and 4306 corresponding to each. Moreover, since 4303 is close to desired permeability in general, the sharpness of an image is maintained.

[0053] Although the sharpness of an image will improve further if waiting and a lighting period are shortened infinite from drawing 43 until a response completes the lighting timing of a back light, since it becomes impossible to secure brightness, a back light will be controlled by both compromise.

Furthermore, the back light control timing at the time of using high-speed liquid crystal is as follows.

[0054] The permeability response waveforms of the high-speed response liquid crystal of viewing areas 4301, 4302, 4303, and 4304 are 4315, 4316, 4317, and 4318 in order. If its attention is similarly paid to a viewing area 4303, the response to the image written in in the 1st subfield will be completed in general from the corresponding response waveform 4317 in the first half of the 2nd subfield. Therefore, a back light is turned on to this timing and the light can be put out in a viewing area 4303 to the timing by which the black writing of the 2nd field is started. namely, the control timing wave of a back light -- lighting is controlled by 4319.

[0055] If a focus is moved to viewing areas 4301, 4302, and 4304 other than view viewing-area 4303, the back light lighting period of the transmission response waveforms 4315 and 4316 of the liquid crystal corresponding to viewing areas 4301 and 4302 will have answered the level near black. Since a viewing area 4304 also has the quick response of the permeability response waveform 4318 corresponding to it to liquid crystal, it is close to desired permeability in general. If this has a quick response, it means what an animation can display finely further.

[0056] Since it is desirable to carry out by being at the black write-in subfield scan initiation time in

order that the putting-out-lights timing of a back light may make the response of black level quick also about the timing of a back light and lighting of a back light can be performed in an early phase if high-speed response liquid crystal is used, a lighting period can be lengthened. That is, since lighting duty can be lengthened, peak lighting level can be stopped comparatively low.

[0057] (Example 19) Drawing 44 is the scan which performs two-line coincidence writing and two-line interlaced scanning, divides one frame into a subfield and performs a black display in subfield screen vertical one half by turns, and the example which combined flashing control of a back light.

[0058] The back light of this example shall have equipped six LGTs of lamps, and each lamp makes peak brightness and a lighting period controllable independently.

[0059] When 4401-4404 in drawing quadrisection a viewing area, they show each field sequentially from the top. An image is written in an upper half, black data are written in a lower half, in the 2nd subfield, it is reverse and that case where write black data in an upper half and an image is written in a lower half is considered in the 1st subfield at said viewing area. 4411 in drawing is an ideal response waveform to the writing of the Johan screen, and 4412 is it of a bottom half screen. A viewing area 4401 is a response characteristic like 4405, in that case, following on it, 4402 answers 4406 and, as for 4403, 4407 and 4404 answer in order of the scan like 4408. In this case, after scanning a viewing area 4402, if its attention is paid to a viewing area 4402, in case image data will be displayed on an upper half plane by the 1st subfield scan, since it has completed in general at the second half time of the present subfield, the transmission response 4406 of liquid crystal turns on back light up 3 LGT to this timing. A viewing area 4403 will write in black data in the present subfield scan.

[0060] In the 2nd subfield scan, since black data will be written in an upper half plane and image data will be written in a lower half plane, a viewing area 4402 carries out coincidence putting out lights of the back light up 3 LGT immediately after writing in black data. A viewing area 4403 turns into an image write-in field, and from 4407 which is after a scan and the liquid crystal response waveform of 4403 by image data about 4403, since it has completed the response in general in the pars intermedia of the next black data write-in subfield, it carries out coincidence lighting of the back light lower 3 LGT to the timing. And it is at the black write-in subfield scan initiation time of a viewing area 4403, and control of carrying out coincidence putting out lights of the back light lower 3 LGT is performed. 4309 and 4310 are the lighting control waves of back light up 3 LGT and lower 3 LGT described now, respectively.

[0061] The description of this example is a point currently independently controlled by timing from which the Johan screen, the up viewing area formed with the back light of up 3 LGT, and a bottom half screen and the lower viewing area formed with the back light of lower 3 LGT differ. With the all-points LGT of an example 18, as shown in drawing 43, lighting timing cannot be doubled only with one viewing area of a full screen, but in this example, since it can double timing with one viewing area of each upper and lower sides at a time, the field which lighting timing suits can secure widely. That is, the image reproduced by the up viewing area turns into an image which finished answering and which was carried out distinctly from 4309 of the liquid crystal transmission response waveforms 4405 and 4406 of viewing areas 4401 and 4402, and a back light lighting wave, and the advantage that a sharp image is acquired from back light lighting wave 4310 as the liquid crystal transmission response waveforms 4407 and 4408 of viewing areas 4403 and 4404 is similarly shown in a lower viewing area.

[0062] Moreover, since the number of lamps turned on at a time can be managed with the one half of an example 18 and it can pass many peak currents, it is advantageous also about the lighting effectiveness of a back light improving.

[0063] (Example 20) Drawing 45 is performing two-line coincidence writing and two-line interlaced scanning, and shows the example which divided one frame into two subfields, and applied the liquid crystal high-speed response-ized filter or the brightness compensating filter to one subfield among those, and carried out lighting control of the back light.

[0064] The back light of this example shall have equipped six LGTs of lamps, and each lamp carries out lighting control at coincidence.

[0065] When a viewing area is quadrisectioned, each field is shown sequentially from a top by the inside 4501-4504 of drawing, respectively. When an image changes from dark halftone to bright halftone like drawing 45 (a), the ideal permeability response of liquid crystal becomes like 4510 by inserting the image data drawn by 4521 with the liquid crystal high-speed response-ized filter in the subfield of the beginning of a frame where the image changed, and this case, an actual response is accelerated by the viewing area 4501, and 4506 and 4503 are accelerated for 4507 and 4504 like 4508 by 4502 in 4505 and order.

[0066] If its attention is paid to a viewing area 4503, since a response waveform is 4507, the response has been finished in general in the first half of the next subfield. If it controls to turn on a back light to this timing, since the image of a response period always is not displayed, a viewing area 4503 will become Sharp. Moreover, it is comparatively easy to make less than one subfield complete a response, and in order not to write in black data, there are the features that an image cannot become dark easily.

[0067] (Example 21) Drawing 46 is the system configuration Fig. of the conventional liquid crystal display. 4600 shows the whole liquid crystal display conventionally, and 4601 is a source of a video signal, and 4602. For a resolution conversion circuit and 4603, as for a liquid crystal display component and 4605, a liquid crystal drive circuit and 4604 are [a back light control circuit and 4606] back lights.

[0068] Generally, as shown in drawing 47, the source 4601 of a video signal does not ask an analog or digital one, but says the source of a signal which is represented by the personal computer and which converts into a video signal the data stored in media as the broadcast image and record image which are represented by television, the video regenerator, etc.

[0069] On the other hand, the liquid crystal display component 4604 is a gestalt by which the display pixel has been arranged in the shape of [of a horizontal direction and a perpendicular direction] a matrix, and resolution as shown in drawing 48 is known.

[0070] Therefore, in order to display on the liquid crystal display component which showed the picture signal shown in drawing 47 to drawing 48, it is necessary to perform resolution conversion so that the resolution of the liquid crystal display component 4604 may be suited. To display two or more video signals using one liquid crystal display especially, it is necessary to fit an image format of each video signal shown in drawing 47 each time to the resolution of the liquid crystal display component to display.

[0071] Drawing 49 shows the outline of the system whose display of each video signal is enabled as an example to the liquid crystal display component of resolution XGA (1024x768). In this case, the resolution conversion circuit 4602 changes into the resolution of XGA from each signal format, and makes it possible to display the video signal with which two or more formats differ on one sort of liquid crystal display components.

[0072] Here, the image quality at the time of the resolution conversion circuit 4602 reproducing as an example the video signal transmitted in an NTSC format from the source 4601 of a video signal in the resolution of XGA is explained.

[0073] As shown in drawing 50, NTSC video signals, such as television imagery, are usually transmitted by about 240 effective scanning lines and 60Hz interlace. However, since vertical definition is 768, the display device of XGA is equivalent to the 768 scanning lines and the scan which is 60Hz. That is, a rise sampling will be carried out and a $240 \times 60 = 14400$ /second horizontal frequency band will be displayed on a $768 \times 60 = 46080$ /second band.

[0074] As the approach of a rise sampling, it stops at signal-processing *****, such as interlace progressive conversion and a scaling, maintaining an equivalent for 14400 of original [image quality]/a second, since each of these is generating the scanning line which originally does not exist by complement processing.

[0075] Furthermore, when the image which performed such resolution conversion is displayed on a liquid crystal display component, since almost all images are especially dynamic images in NTSC, it is indicated to be the response of liquid crystal from the display property of the hold mold of a liquid crystal display component that animation small-fire injury student ** and image quality deteriorate remarkably.

[0076] That is, the dynamic image of different resolution like NTSC is in the inclination which both the felicity of resolution conversion and the display property of liquid crystal influence, and spoils image quality to the ability to display vividly the static image with the resolution of a personal computer etc. equal [a liquid crystal display component].

[0077] Here, if a focus is extracted and considered to the movie display of liquid crystal, the animation video signal originally represented by NTSC is standardized on the assumption that the playback in the display property (impulse mold) of Braun-tube mold television, and is not necessarily adjusted for the liquid crystal display which displays a still picture display with a personal computer by flicker loess.

[0078] Therefore, as long as the liquid crystal display had taken the method of presentation same also in the case of a movie display as the time of the still picture display of a personal computer as usual, the high-definition display considered theoretically that a writer was difficult.

[0079] The video signal with which this invention has resolution equivalent to a liquid crystal display

component for the above viewpoint in origin maintains high definition with the application of the same display property as usual, is adopting the video signal with which a liquid crystal display component's differs from resolution, especially the different method of presentation in the case of a cine mode display, and is based on the idea of realizing animation high definition more than before.

[0080] This example describes below the system configuration which realizes this invention to the detail.

[0081] Drawing 51 performs two-line coincidence writing and two-line interlaced scanning rather than scans usual XGA for the video signal of NTSC, and makes a frame rate twice (120Hz), and the example which assigned the 1 screen scan to black data writing is shown.

[0082] As stated previously, since the liquid crystal display component of XGA resolution used as a monitor application for personal computers is scanning in 46080 bands/second, in displaying an NTSC video signal, it needs only 14400 bands/second, but allowances are in the zonation region. Then, it became possible to assign the surplus band to a frame rate and to use for black writing by carrying out a rise sampling, by the two-line coincidence writing of a liquid crystal display component, and two-line interlaced scanning.

[0083] The reason for writing in black is for acquiring the display property of an impulse mold like Braun-tube mold television, and it is writing in black data in this way on the display of a hold mold, and the approach of generating a blanking in false is JP,11-109921,A etc., and is because it is known that it is effective as a remedy of animation *****.

[0084] Drawing 52 shows the example of a system configuration which realizes the above-mentioned two-line coincidence writing explained by this example, and two-line interlaced scanning. 5200 5201 which the liquid crystal display representing ***** is shown and is the component -- in the source of a picture signal, and 5202, a liquid crystal drive and a control circuit, and 5206 show a back light, and, as for a multiple-times scan data control circuit and 5204, 5205 shows a back light control circuit, as for a liquid crystal table component and 5203.

[0085] The source 5201 of a picture signal generates the various video signals shown in drawing 47, and transmits a video signal to the multiple-times scan data control circuit 5202.

[0086] The multiple-times scan data control circuit 5202 processes image data on the assumption that what is done for the multiple-times scan of the video signal sent in different resolution (band) from the liquid crystal display component 5204 from the source 5201 of a picture signal (it scans twice by two-line coincidence write-in interlaced scanning of two lines in this case, and the black scan of one scan is carried out among those), and it transmits it to a liquid crystal drive and a control circuit 5203.

[0087] Since it does not know how how is it the image into which the sent image is processed, or a liquid crystal drive and a control circuit 5203 should just scan a liquid crystal display component here. The multiple-times scan data control circuit 5202 the control information of processing data as shown in drawing 63. It adds to image data as a header, for example, a fly-back-line band is used, and it transmits in an image format like drawing 62 (control information of scanning twice by two-line coincidence write-in interlaced scanning of two lines in this case, and carrying out the black scan of one scan among those).

[0088] It is received in a liquid crystal drive and a control circuit 5203, and the image data with a control information header transmitted from the multiple-times scan data control circuit 5202 drive a liquid crystal display component for control information according to reception and its control procedure from a control information header (it scans twice by two-line coincidence write-in interlaced scanning of two lines in this case, and the black scan of one scan is carried out among those).

[0089] By sending and receiving image data in such a procedure, in the case of graphic display with the equal resolution of a personal computer etc., the count of a scan. By the multiple-times scan data control circuit 5202 giving the information on the purport which is one scan like usual to a control information header, and sending image data. A liquid crystal drive and a control circuit 5203 can realize easily change display of performing the display which utilized the resolution of a control liquid crystal display component for the maximum based on the information, per frame.

[0090] As such a change display is shown in drawing 65, it is a scan method suitable for various image formats (multi-format), and since user offer of the image is made, it is one liquid crystal display, and a still picture and an animation can realize a high-definition display (liquid crystal display corresponding to multi-contents).

[0091] Although the system configuration of this example was explained roughly above, the system configuration of this example which realizes the liquid crystal display corresponding to low cost

prevalent type multi-contents using a present liquid crystal display component and a present liquid crystal drive circuit next is explained to a detail.

[0092] Drawing 73 shows the system configuration of the multiple-times scan data control circuit 5202 in drawing 52. 7311 in drawing is a data transmitter for image data and 7302 to transmit a header generation circuit and the formatter in which in 7303 header information and 7315 store multiple-times scan data in an image move format, and, as for 7304, a multiple-times scan data generation circuit and 7314 store information, and for image judging information and 7313 transmit [a multi-formatted input video signal and 7301] image information in a video-signal judging circuit and 7312, as for 7305.

[0093] Since it corresponds to an image multi-format as shown in drawing 47, the multiple-times scan data control circuit 5202 first extracts the control information 7312 as judges an image format in the video-signal judging circuit 7301, and showed the input video signal 7311 to drawing 63, such as a scan method and black blanking data, so that the liquid crystal display component 5204 which is a candidate for a display might be suited, and sends it into the header generation circuit 7302 and the multiple-times scan data generation circuit 7303 with an indicative data 7313, respectively. The header generation circuit 7302 generates a header from control information, and the multiple-times scan data generation circuit 7303 processes image data so that the liquid crystal display component 5204 may be suited.

[0094] They are drawing 75 and drawing where 76 explains the art. Drawing 75 (a) is an input image and assumes the NTSC interlace image as an example in this case. Drawing 75 (b) carries out the rise sampling of the input video signal so that the horizontal resolution of the liquid crystal display component for a display may be suited simply, is drawing showing signs that it has changed into the resolution based on the method of scanning a liquid crystal display component according to an image format also perpendicularly, and shows the multiple-times scan data in the case of indicating the 2nd screen scan by black in two-line coincidence write-in interlaced scanning of two lines as an example to the XGA (1024x768) liquid crystal display component.

[0095] After drawing 76 once changes the NTSC video signal of drawing 76 (a) into the image of XGA (1024x768) (scaling) and considers as drawing 76 (b), it is the case where thinned out at intervals of one line and the multiple-times scan data of drawing 76 (c) are generated. A ringing, a noise, etc. are removable by being able to perform an image processing, for example, reproducing an image using the frame of order, and performing anti-aliasing filter processing by making a middle image in the process which generates multiple-times scan data like drawing 76. Anti-aliasings are saying the approach of lessening aliasing, for example, raising the resolution of a display, and preventing from identifying aliasing, and changing the brightness of a pixel. Thus, it is combined by the formatter 7304 with a header 7314, and the image data 7315 generated by the multiple-times scan data 7303 are transmitted to the data transmitter 7305 with an image synchronizing signal (not shown). Drawing 74 which the data transmitter 7305 is supported with the LVDS interface widely used as an interface of the conventional liquid crystal display, a CMOS interface, etc., generates a transmission signal 7317, and is transmitted to a liquid crystal drive and a control circuit 5203 is a block diagram which consists of a liquid crystal drive, a control circuit 5203, and a liquid crystal display component 5204. 7401 in drawing is a data receiver which receives the data 7317 transmitted from 7305 in drawing 73, and is divided into header information 7412 and the image data 7411. 7402 is a header analysis circuit, from header information 7412, outputs the mode setting signal 7413 of the timing control circuit 7403, and determines the mode of operation of the timing control circuit 7403. The timing control circuit 7403 outputs each of control signals 7415 and 7416 which control the gate driver which drives the gate line of the liquid crystal display component 5204, and the drain driver which drives a drain wire to each driver, and drives the liquid crystal display component 5204 according to a mode signal 7413.

[0096] Drawing 77 and 78 show the drive wave of a gate driver 7404. In the one-frame period 1 screen scan whose drawing 77 displays the signal whose vertical definition corresponds with a liquid crystal display component like static images, such as a personal computer, drawing 78 is the two-line coincidence writing for indicating the animation of NTSC by high-definition, and two-line interlaced scanning, one-frame period 2 screen is scanned and one screen is a drive wave at the time of using for a black blanking display among those. The shift clock with which 7701 in drawing 77 shifts a frame start signal, and 7702 shifts the shift register in a gate driver 7404, and 7703 show the write-in data of each Rhine, and 7704 shows the shift register bit status for perpendicular resolving frequency of a liquid crystal display component. Gate selection actuation of a gate driver begins from incorporating the High level of the frame start signal 7401 to MSB (Most Significant Bit) of a shift register in the standup of the shift clock 7402. In this case, MSB of a shift register is set to 1 in the standup of the shift clock 7705.

Henceforth, since the frame start signal 7701 serves as Low, the status shifts from MSB to LSB in order the shift register which 0 was incorporated by MSB of a shift register and incorporated the High level of a frame start signal. Since the gate will be in a selection condition when the status bit of a shift register is 1, an image is written in selection Rhine, when it is drawing 77, it writes in for every Rhine, it jumps for every line, and one frame is scanned.

[0097] On the other hand, actuation of drawing 78 has incorporated the frame start signal 7801 twice with the increment clock 7806 and the selection clock 7705 in the shift clock 7802. A selection clock is a legal shift clock which satisfies the specification for choosing the gate, is an illegal shift clock with which another increment clock meant only the increment of a shift register and with which it is not necessarily satisfied of the specification of a gate driver here, and suppose that both are distinguished and treated in this invention. In drawing 78, 7705 has distinguished by the declared method of taking large High width of face with a selection clock. In the actuation which incorporates the frame start signal 7801 to a shift register with a shift clock, the number of selection Rhine is determined and two lines will always be in a coincidence selection condition in this case. Since the increment clock and the shift clock are inputted into coincidence twice [a total of] within 1 level period, it will jump over the shift clock of two lines to it, and it will be shifted to it. Of course, if this number of increment clocks is increased with 2 and 3, in accordance with selection clock 1 batch, a shift count can increase with 3 and 4 and can set up the number of jump Rhine freely, and in inputting said clock as 2 and 3 at the High period of the frame start signal 7801, since the number of selection Rhine can set up with 3 and 4 similarly, n line coincidence writing and m line interlaced scanning are realizable.

[0098] Moreover, since drawing 78 can scan one screen in a half-frame period, one more screen will be scanned in inputting a frame start signal repeatedly again and inputting the same shift clock. Data need to input black blanking data in that case.

[0099] As stated above, using the present gate driver, a screen is scanned m times by n line m interlaced scanning, the black amount of blankings is freely set as the number screen, and the system which can adjust the image quality of an animation can consist of m time-ization of the shift register incorporation number-of-bits n and shift clock. In addition, in the case of progressive, an image may be complemented, a scaling may be carried out in the expansion direction, and an image may be operated on a curtailed schedule without carrying out a scaling (actual size).

[0100] (Example 22) Drawing 53 shows the example which included the multiple-times scan data control circuit 5202 of an example 21 in the liquid crystal drive and control circuit side. As the example, as shown in drawing 66, the configuration which maintained compatibility with the conventional source of a picture signal can be considered. Drawing 66 shows that compatibility can be maintained by receiving the video signal from a system with the configuration of this example which built the multiple-times scan data control circuit 5202 in the liquid crystal drive and control circuit side conventionally which carried out format conversion of various image formats to the resolution of a liquid crystal display component from the source of a picture signal.

[0101] About two or more line coincidence writing and two or more line interlaced scanning, since it is the same as that of an example 21, explanation is omitted. Since the configuration of this example does not need the data transfer of the format shown in drawing 62 from the multiple-times scan data control circuit 5202 in an example 21 to a liquid crystal drive and a control circuit 5203, it has the advantage that compatibility with the existing display component part is maintainable.

[0102] (Example 23) Drawing 54 shows the example which included the multiple-times scan data control circuit 5202 of an example 21 in the source side of a picture signal.

[0103] Drawing 67 is mentioned as a concrete example of this example. Drawing 67 is the example of the liquid crystal display which constitutes a handheld game machine system. Since the liquid crystal display in a handheld game machine displays the signal with which the source of a picture signal was defined by only the specific data format as shown in drawing 67, the multiple-times scan data control circuit 5202 can simplify a circuit that what is necessary is to support only the signal. Consequently, since the whole circuit by the side of the source of a picture signal can also be constituted in a low scale, there is an advantage that low cost-ization of a liquid crystal display is realizable.

[0104] (Example 24) Drawing 55 shows the example which came out on the other hand, included a certain multiple-times scan data control circuit 1 (5501) in the source side of a picture signal, and included another multiple-times scan data control circuit 2 (5502) in the liquid crystal drive and control circuit side by dividing into two for the multiple-times scan data control circuit 5202 of an example 21.

[0105] As the example, a configuration as shown in drawing 68 can be considered. It makes it possible

to perform multiple-times scan data control, drawing 68 including the multiple-times scan data control circuit 1 (5501) in the conventional resolution conversion circuit 4602, share-izing the element which offers a common function, for example, a frame memory etc., and utilizing the existing resource effectively. In another multiple-times scan data control circuit 2 (5502), the once transmitted data are stored in a frame memory, and it becomes possible to reduce and desynchronize the amount of data transfer of the multiple-times scan data control circuit 1 and the multiple-times scan data control circuit 2 by performing data control for a multiple-times scan.

[0106] When the configuration of this example is taken, there is no change of an image, that is, when the still picture is being displayed, since data are stored in the frame memory of the multiple-times scanning circuit 2 (5502), both data transfer becomes unnecessary and they once have the advantage that power consumption can be reduced.

[0107] (Example 25) Drawing 58 performs two-line coincidence writing and two-line interlaced scanning rather than scans usual XGA for the video signal of NTSC, divides one frame into two subfields, and shows the example which assigned the one subfield to high-speed response filtering.

[0108] The need [an XGA liquid crystal display component / displaying an NTSC video signal / 14400 bands/second] in order to scan in 46080 bands/second as stated previously. Then, it became possible to assign the surplus band to a frame rate and to use for high-speed response filtering by carrying out a rise sampling, by the two-line coincidence writing of a liquid crystal display component, and two-line interlaced scanning.

[0109] Drawing 58 shows the system configuration which realizes the above-mentioned two-line coincidence writing explained by this example, and two-line interlaced scanning. 5800 5801 which the liquid crystal display representing ***** is shown and is the component -- in the source of a picture signal, and 5801, a liquid crystal drive and a control circuit, and 5806 show a back light, and, as for a subfield data control circuit and 5804, 5805 shows a back light control circuit, as for a liquid crystal table component and 5803. The source 5801 of a picture signal generates the various video signals shown in drawing 47, and transmits a video signal to the subfield data control circuit 5802. The subfield data control circuit 5802 processes image data on the assumption that what is done for the subfield scan of the video signal sent in different resolution (band) from the liquid crystal display component 5804 from the source 5801 of a picture signal (scanning twice by two-line coincidence write-in interlaced scanning of two lines in this case one scan gives a response high speed filter among those), and it transmits it to a liquid crystal drive and a control circuit 5803. Since it does not know how how is it the image into which the sent image is processed, or a liquid crystal drive and a control circuit 5803 should just scan a liquid crystal display component here The subfield data control circuit 5802 the control information of processing data as shown in drawing 64 It adds to image data as a header, and transmits in an image format like drawing 62 (control information of scanning twice by two-line coincidence write-in interlaced scanning of two lines in this case, and carrying out high-speed response filtering of one scan among those). It is received in a liquid crystal drive and a control circuit 5803, and the image data with a control information header transmitted from the subfield data control circuit 5802 drive a liquid crystal display component for control information according to reception and its control procedure from a control information header (it scans twice by two-line coincidence write-in interlaced scanning of two lines in this case, and high-speed response filtering of one scan is carried out among those).

[0110] By sending and receiving image data in such a procedure, in the case of graphic display with the equal resolution of a personal computer etc., the count of a scan By the subfield scan data control circuit 5802 giving the information on the purport which is one scan like usual to a control information header, and sending image data A liquid crystal drive and a control circuit 5803 can realize easily change display of performing the display which utilized the resolution of a control liquid crystal display component for the maximum based on the information, per frame. As such a change display is shown in drawing 69, it is a scan method suitable for various image formats (multi-format), and since user offer of the image is made, it is one liquid crystal display, and a still picture and an animation can realize a high-definition display (liquid crystal display corresponding to multi-contents).

[0111] Although the system configuration of this example was explained roughly above, the system configuration of this example which realizes the liquid crystal display corresponding to low cost prevalent type multi-contents using a present liquid crystal display component and a present liquid crystal drive circuit next is explained to a detail.

[0112] Drawing 79 shows the system configuration of the subfield data control circuit 5802 in drawing 58. 7911 in drawing is a data transmitter for image data and 7902 to transmit a header generation circuit

and the formatter in which in 7903 header information and 7915 store subfield data in an image move format, and, as for 7904, a subfield data generation circuit and 7914 store information, and for image judging information and 7913 transmit [a multi-formatted input video signal and 7901] image information in a video-signal judging circuit and 7912, as for 7905.

[0113] Since it corresponds to an image multi-format as shown in drawing 47, the subfield data control circuit 5802 So that the liquid crystal display component 5804 which an image format is judged in the video-signal judging circuit 7901, and is a candidate for a display may be suited in the input video signal 7911 and the property can be utilized enough first A scan method, black blanking data, a polarity-reversals period, a drive method, the filter option of an image-processing filter, The control information 7912 as shown in drawing 64, such as a gamma setup, is extracted, and it sends into the header generation circuit 7902 and the subfield data generation circuit 7903 with an indicative data 7913, respectively. The header generation circuit 7902 generates a header from control information, and the subfield data generation circuit 7903 processes image data so that the liquid crystal display component 5804 may be suited. In the subfield data generation circuit 7903, in order to utilize the property of the liquid crystal display component 5804, image processings, such as gradation control, and FRC, an edge enhancement filter, may be performed. It is combined by the formatter 7904 with a header 7914, and the image data 7915 generated in the subfield data generation circuit 7903 are transmitted to the data transmitter 7905 with an image synchronizing signal (not shown). Drawing 80 which the data transmitter 7905 is supported with the LVDS interface widely used as an interface of the conventional liquid crystal display, a CMOS interface, etc., generates a transmission signal 7917, and is transmitted to a liquid crystal drive and a control circuit 5803 is a block diagram which consists of a liquid crystal drive, a control circuit 5803, and a liquid crystal display component 5804. 8001 in drawing is a data receiver which receives the data 7917 transmitted from 7905 in drawing 80, and is divided into header information 8012 and the image data 8011. 8002 is a header analysis circuit, from header information 8012, outputs the mode setting signal 8013 of the timing control circuit 8003, and determines the mode of operation of the timing control circuit 8003. In this case, various parameters are contained in order that a mode of operation may utilize the property of the liquid crystal display component 5804 for the maximum. The timing control circuit 8003 outputs each of control signals 8015 and 8016 which control the gate driver which drives the gate line of the liquid crystal display component 5804, and the drain driver which drives a drain wire to each driver, and drives the liquid crystal display component 5804 according to the parameter signal 8013. Since the timing about two or more line coincidence writing in a liquid crystal display and two or more line interlaced scanning is the same as that of an example 21, explanation is omitted.

[0114] As mentioned above, there is an advantage to which various image formats can also carry out signal processing according to liking of a user which carries out improvement in image quality by utilizing a subfield for a high-speed response-ized filter, gradation control, etc. by dividing one frame into two or more subfields, having corresponded to it.

[0115] (Example 26) Drawing 59 shows the example which included the subfield data control circuit 5802 of an example 25 in the liquid crystal drive and control circuit side. As the example, as shown in drawing 70, the configuration which maintained compatibility with the conventional source of a picture signal can be considered. Drawing 70 shows that compatibility can be maintained by receiving the video signal from a system with the configuration of this example which built the subfield data control circuit 5802 in the liquid crystal drive and control circuit side conventionally which carried out format conversion of various image formats to the resolution of a liquid crystal display component from the source of a picture signal.

[0116] Since the configuration of this example does not need the data transfer of the format shown in drawing 62 from the subfield data control circuit 5802 to a liquid crystal drive and a control circuit 5803, it has the advantage that compatibility with the existing display component part is maintainable.

[0117] (Example 27) Drawing 60 shows the example which included the subfield data control circuit of an example 25 in the source side of a picture signal. Drawing 67 is mentioned as a concrete example of this example. Drawing 67 is the example of the liquid crystal display which constitutes a handheld game machine system. Since the liquid crystal display in a handheld game machine displays the signal with which the source of a picture signal was defined by only the specific data format as shown in drawing 67, the subfield data control circuit 5802 can simplify a circuit that what is necessary is to support only the signal. Consequently, since the whole circuit by the side of the source of a picture signal can also be constituted in a low scale, there is an advantage that low cost-ization of a liquid crystal display is

realizable.

[0118] (Example 28) Drawing 68 shows the example which came out on the other hand, included a certain subfield data control circuit 1 (6101) in the source side of a picture signal, and included another subfield data control circuit 2 (6102) in the liquid crystal drive and control circuit side by dividing into two for a subfield data control circuit. As the example, a configuration as shown in drawing 72 can be considered. It makes it possible to perform subfield data control, drawing 72 including the subfield data control circuit 1 in the conventional resolution conversion circuit, share-izing the element which offers a common function, for example, a frame memory etc., and utilizing the existing resource effectively. In another subfield data control circuit 2, the once transmitted data are stored in a frame memory, and it becomes possible to reduce and desynchronize the amount of data transfer of the subfield data control circuit 1 and the subfield data control circuit 2 by performing data control for a subfield scan.

[0119] When the configuration of this example is taken, there is no change of an image, that is, when the still picture is being displayed, since data are stored in the frame memory of the subfield circuit 2 (7202), both data transfer becomes unnecessary and they once have the merit that power consumption can be reduced.

[0120] (Example 29) Drawing 81 is drawing showing the scan of this example and the lighting timing of a back light which make a dynamic image further the system configuration to examples 21-24 in Sharp combining back light flashing control.

[0121] Drawing 81 has shown the lighting control timing of the back light in the case of the liquid crystal to which a high-speed response is indicated to be the transmission response characteristic (normal response) of the liquid crystal display which has generally spread (high-speed response), respectively, when two-line coincidence writing and two-line interlaced scanning perform a screen scan twice at an one-frame period. In normal response, lighting control of a back light is considered paying attention to the n -th and $n+1$ line. From drawing 81, it begins to answer from the time of coincidence write-in termination, and in order to be at the 2nd screen scan initiation time and to complete a response in general in this case, the back light of the n -th of the 1st scan screen and $n+1$ line is turned on to this timing. And a back light is switched off at the time of the n -th of a 2nd scan black write-in screen, and $n+1$ -line coincidence writing. If it does so, since the display of a response process has switched off the back light, it will not be recognized, but the dynamic image of the n -th and $n+1$ line will become Sharp. However, since the response is slow and a lighting period is not securable for a long time, peak brightness is raised and control which maintains brightness is performed. A response is near the last of this screen scan period, and when the 2nd black write-in scan finishes writing the n -th and $n+1$ line, the light is made switched on the light to this timing, and considering doubling timing with the n -th and $n+1$ line, put out in the case of a high-speed response, since the response is already finished. Therefore, since a lighting period is securable for a long time if a response is quick as shown in drawing 81, peak brightness can be made low and a leeway will be given in the drive property of an inverter.

[0122] The system configuration is realized by setting up peak brightness and carrying out lighting control by the back light control circuit 5805 in drawing 58 -61, so that average luminance can be maintained from the answering delay parameter of liquid crystal.

[0123] Although it is $1/2$ frame, that is, the response needed to be ideally completed within 8ms in this case at least, even if it was extent, the effectiveness of this lighting control has been checked for 20ms (normal response). That is, since the light will not always be switched on while becoming the effectiveness of compensating the black writing by scan, in order that falling to black may replace the response of a back light if it combines with lighting control of a back light, power consumption can be reduced.

[0124] (Example 30) Drawing 82 is drawing showing the scan of this example and the lighting timing of a back light which show a dynamic image as the system configuration to examples 25-28 in Sharp combining back light lighting control.

[0125] Drawing 82 is the explanatory view of this example which makes an image Sharp by dividing an one-frame period into two subfields, making less than $1/2$ frame complete a response by giving a response high speed filter to the 1st subfield, switching off a back light at the transmission transition period, and switching on the light by two-line coincidence writing and two-line interlaced scanning at the time of the completion of a response.

[0126] Like drawing 82, if its attention is paid to the n -th and $n+1$ line when it changes from halftone with a dark image to bright halftone, since answering delay is an about 1 -two-frame period, in [after scanning the n -th and $n+1$ line] a $1/2$ -frame period (about 8ms), it will be turning on a back light and an

image will become clear about the n-th and n+1 line. Moreover, since the lighting period of a back light can take comparatively long, it is advantageous to the application which a leeway is given in peak brightness and needs to stop power consumption.

[0127]

[Effect of the Invention] In order to display image data and blanking data within an one-frame period by inserting blanking data in the image data for an one-frame period according to this invention, the effectiveness of controlling image quality degradation resulting from animation ***** etc. is done so. Furthermore, in order according to this invention to control increase of the number of drain drivers by choosing Rhine so that image data and blanking data may be displayed on the display device of arbitration within an one-frame period, the effectiveness of controlling enlargement and complication of structure is done so.

[Translation done.]

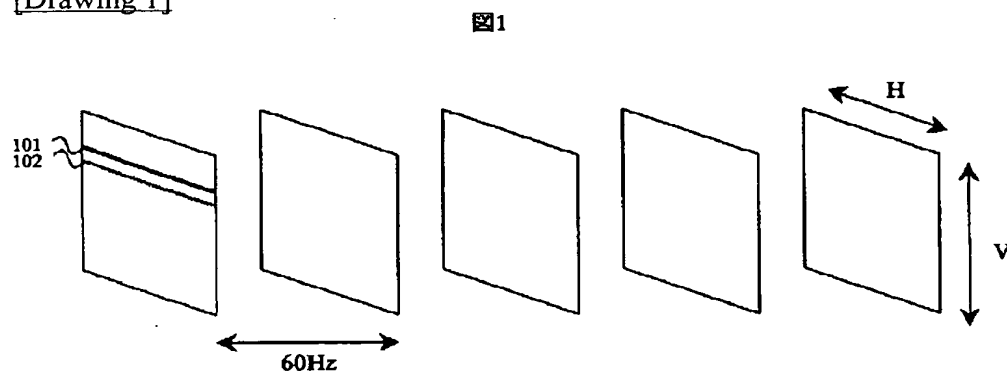
* NOTICES *

JPO and NCIP are not responsible for any damages caused by the use of this translation.

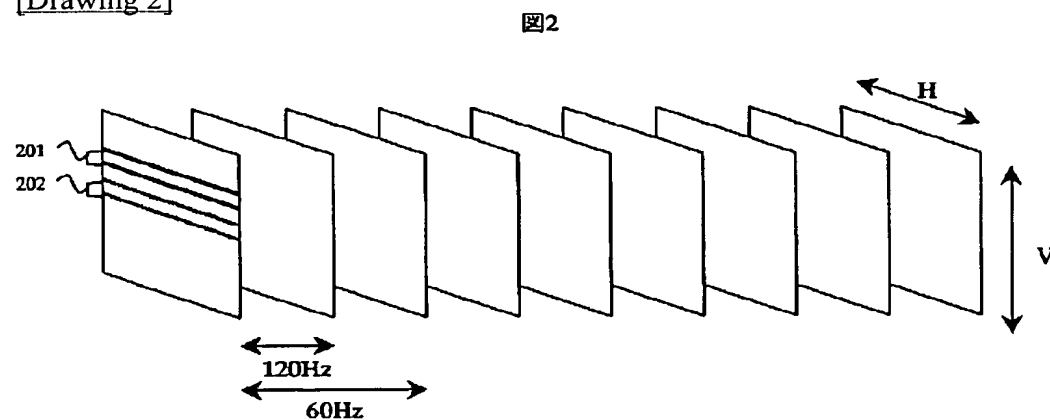
1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

DRAWINGS

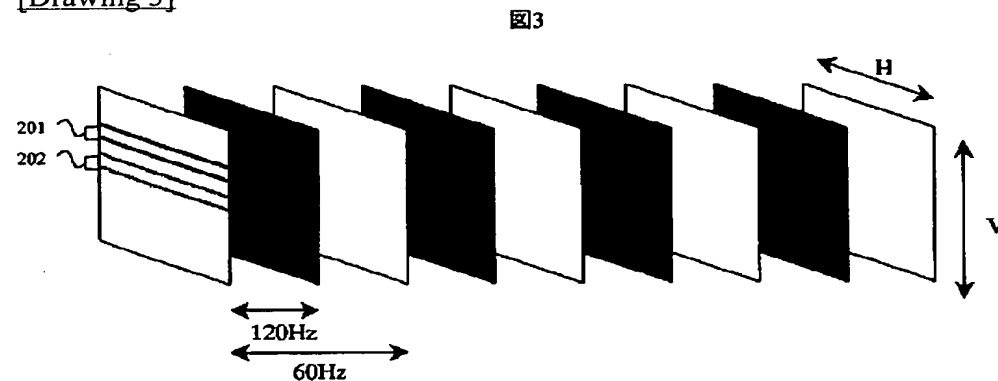
[Drawing 1]



[Drawing 2]

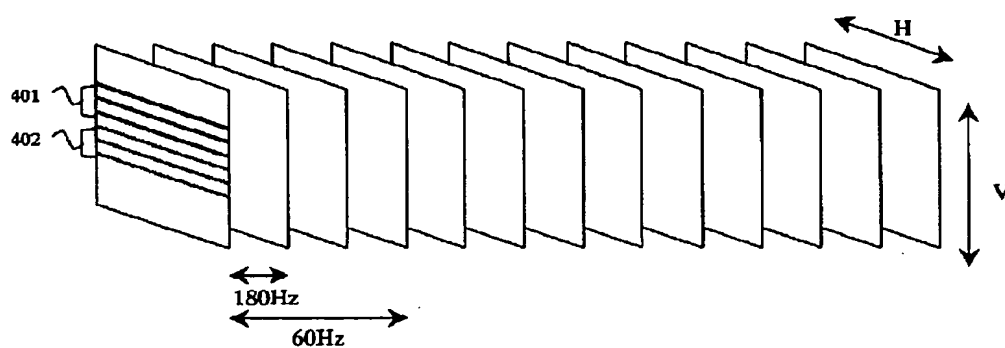


[Drawing 3]



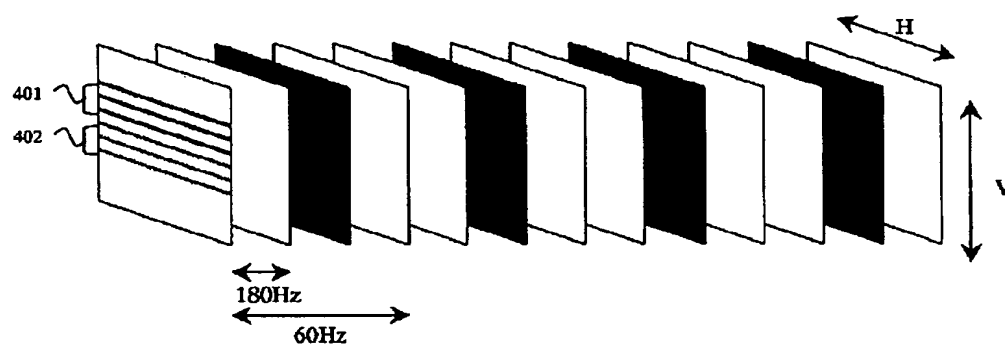
[Drawing 4]

図4



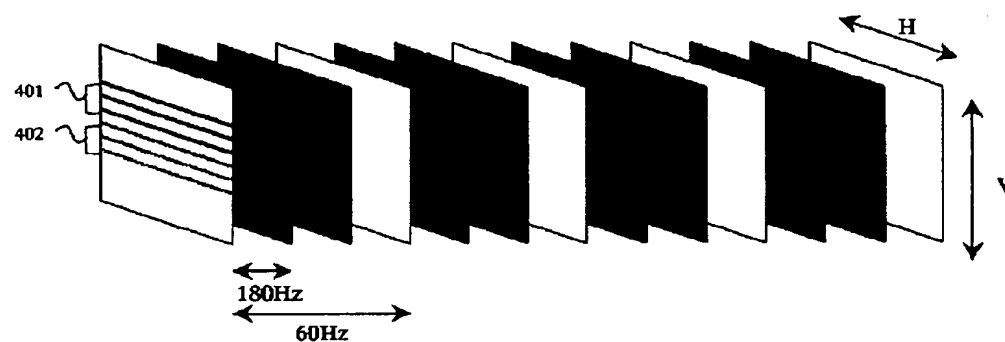
[Drawing 5]

図5



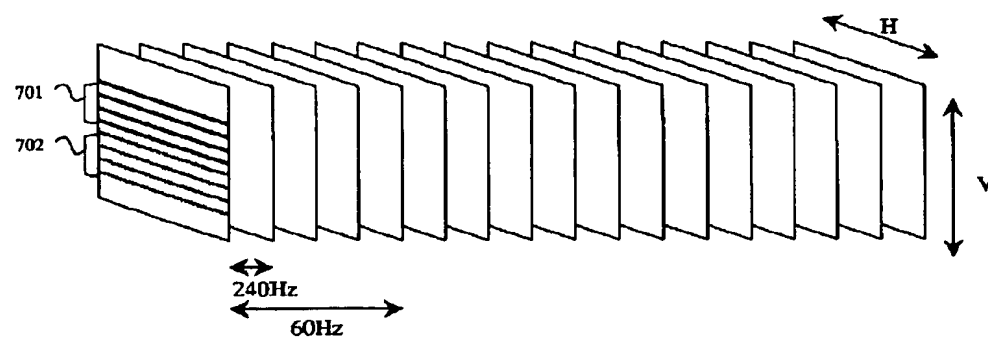
[Drawing 6]

図6

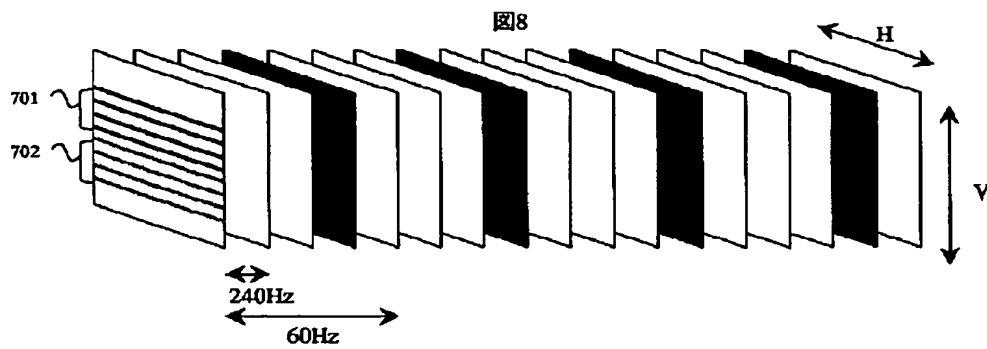


[Drawing 7]

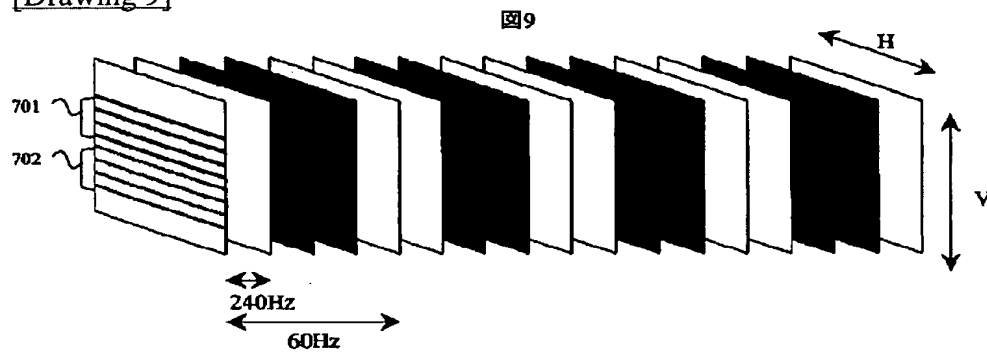
図7



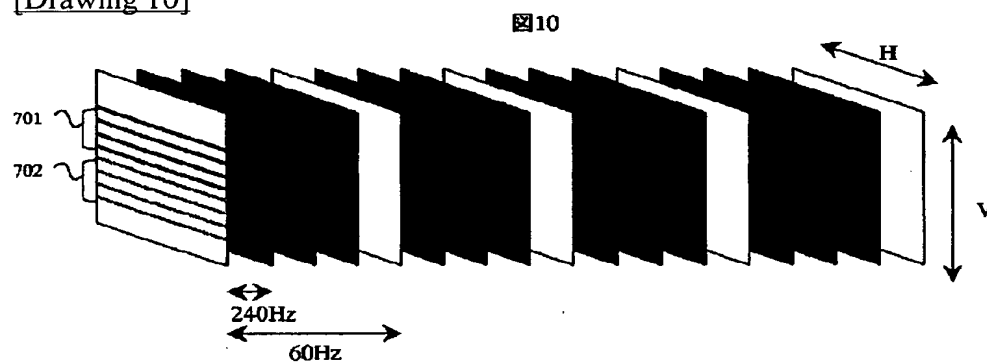
[Drawing 8]



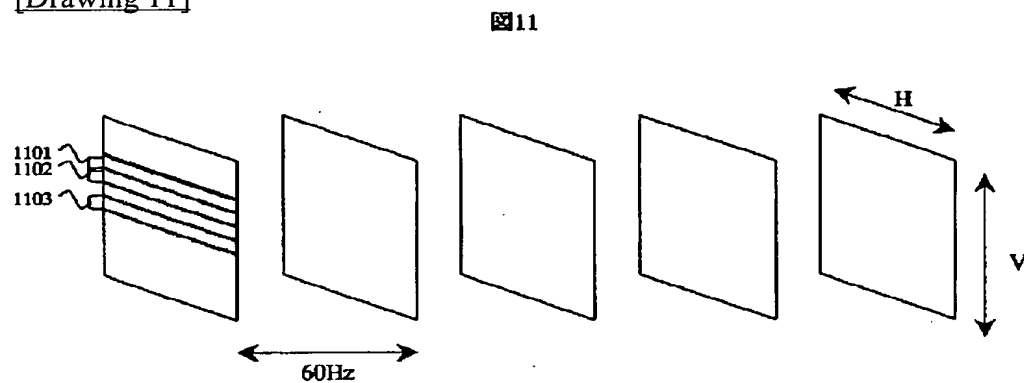
[Drawing 9]



[Drawing 10]

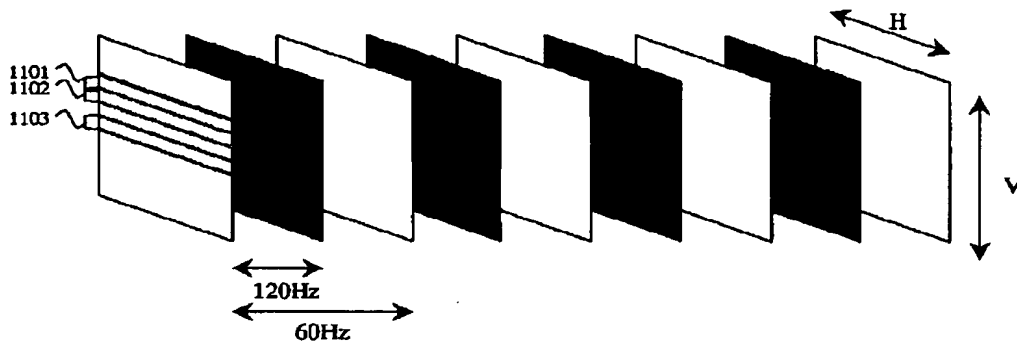


[Drawing 11]



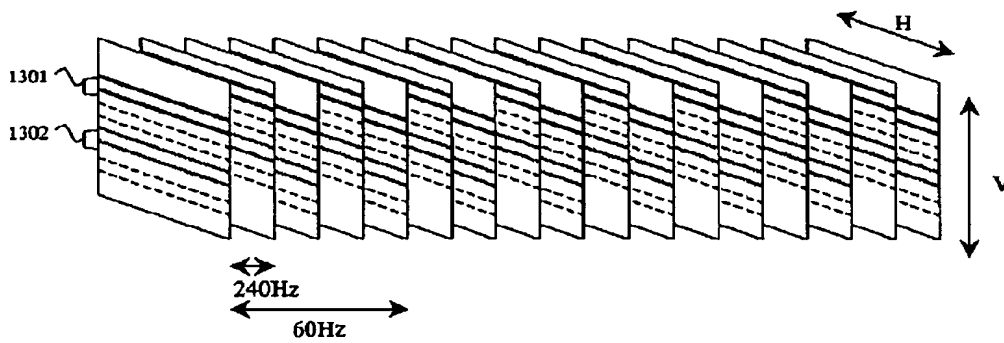
[Drawing 12]

図12



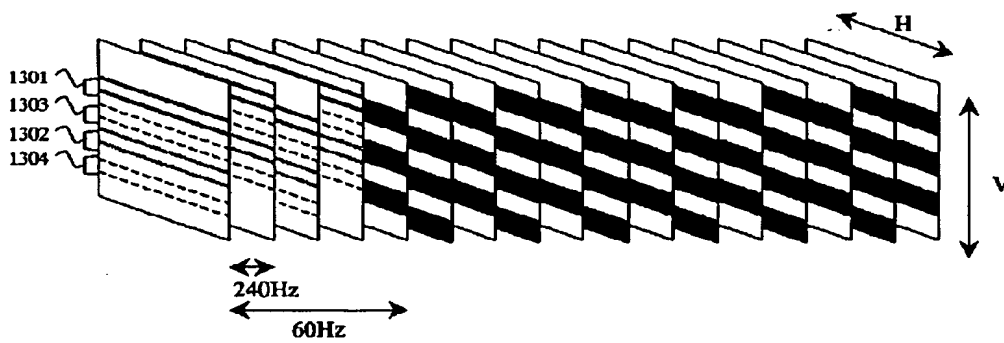
[Drawing 13]

図13



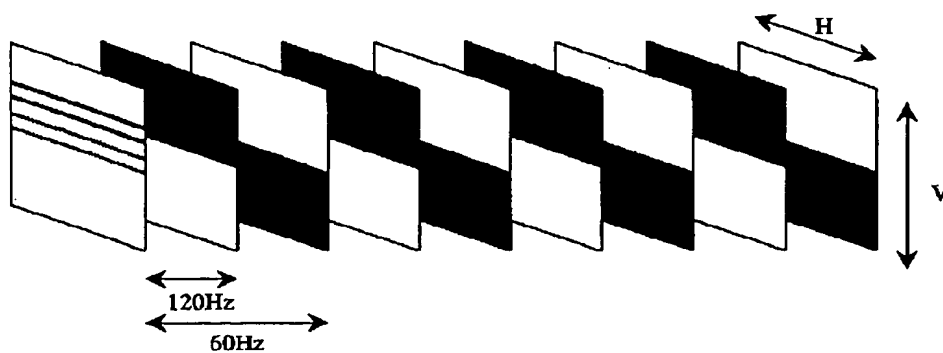
[Drawing 14]

図14



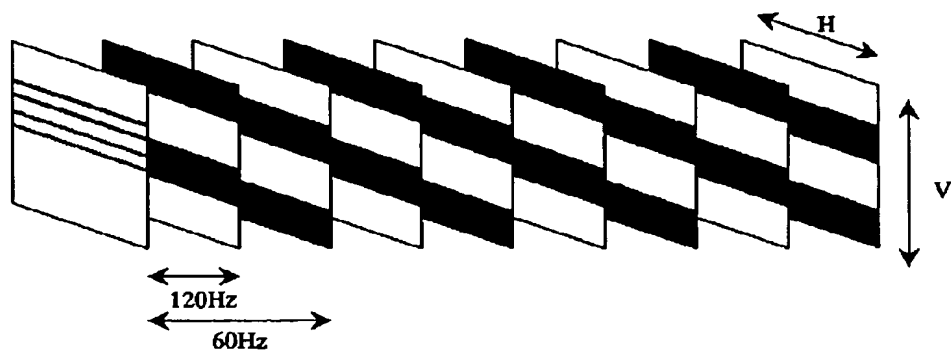
[Drawing 15]

図15



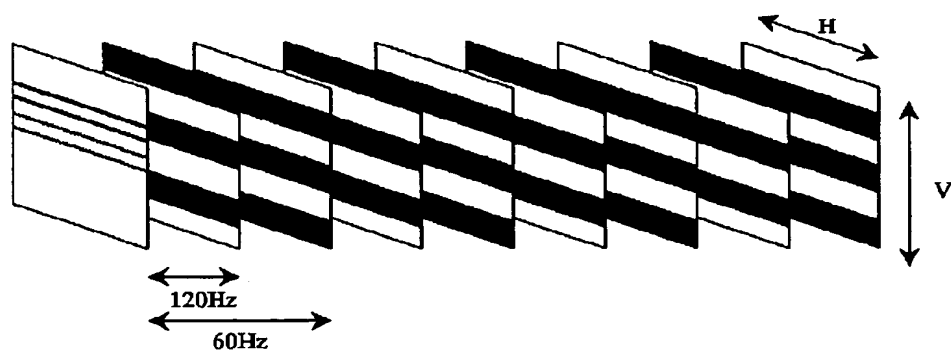
[Drawing 16]

図16



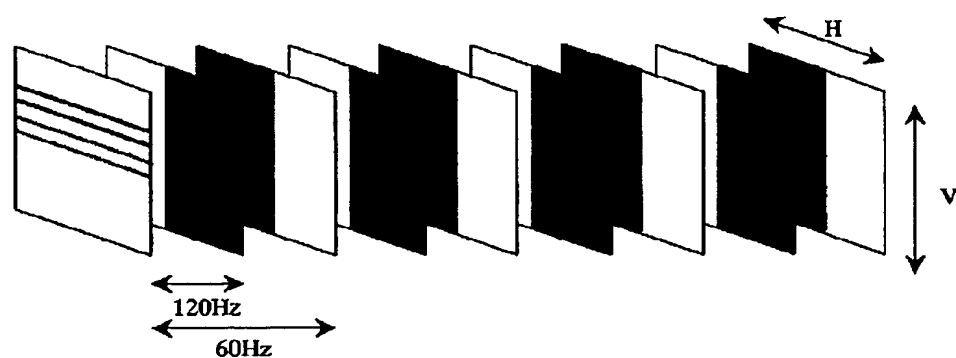
[Drawing 17]

図17



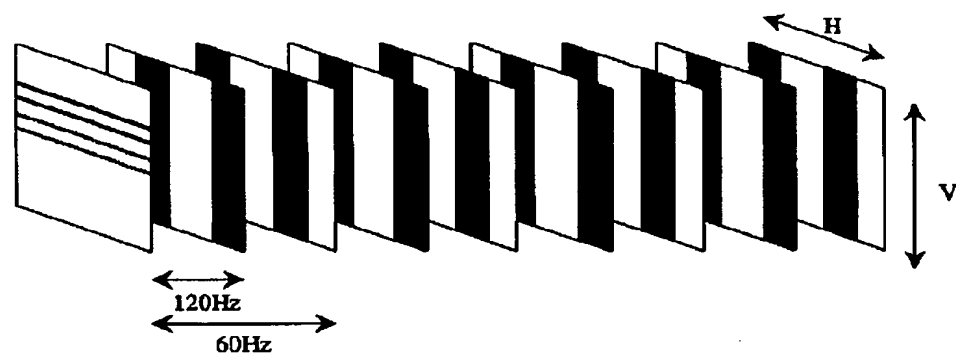
[Drawing 18]

図18



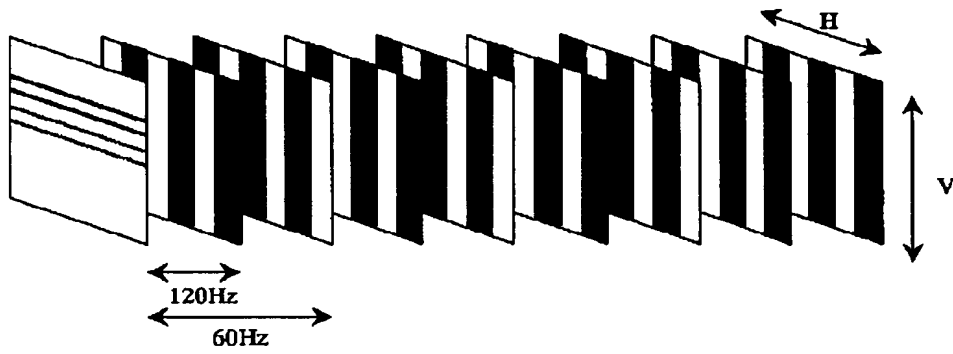
[Drawing 19]

図19



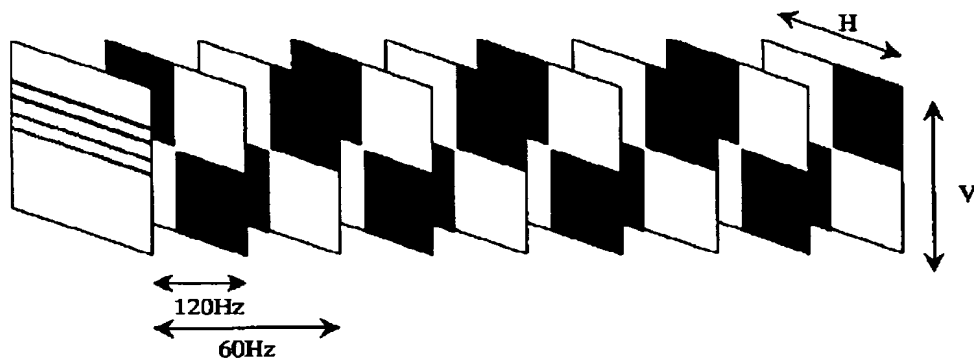
[Drawing 20]

図20



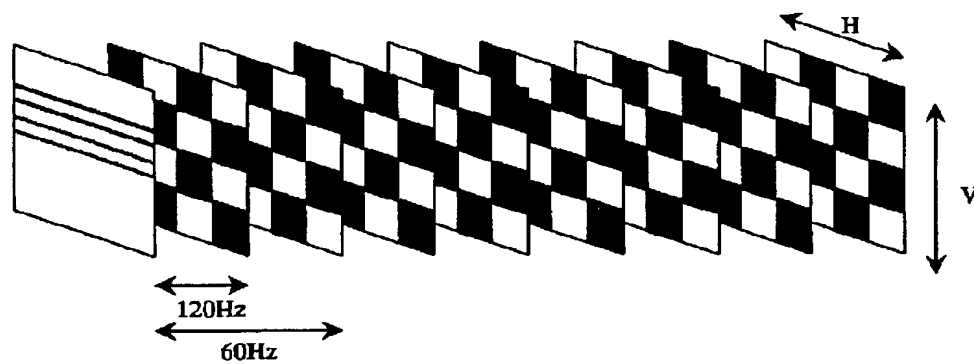
[Drawing 21]

図21



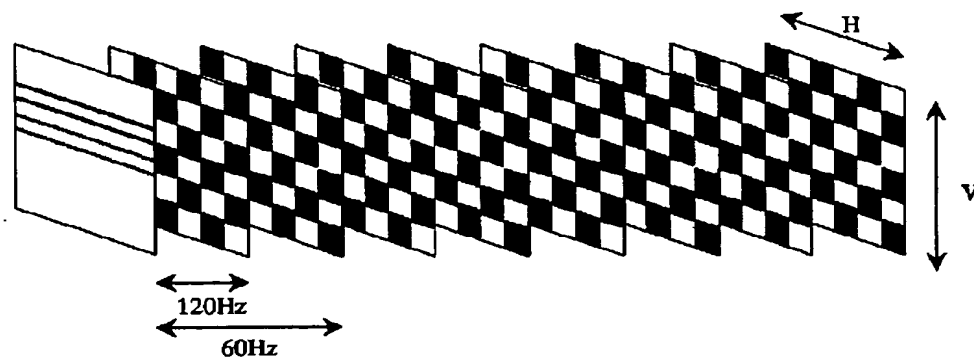
[Drawing 22]

図22



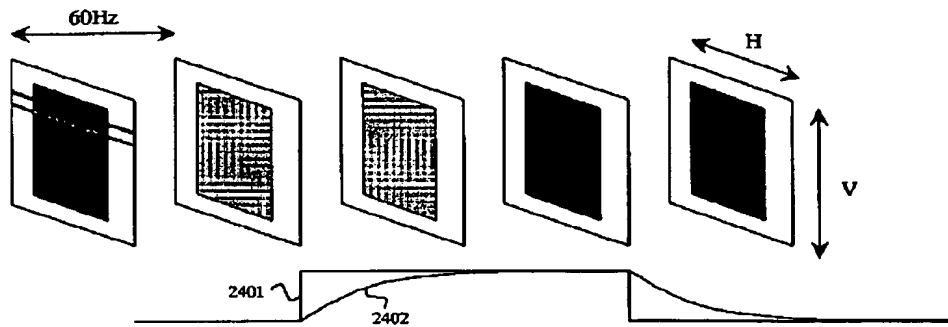
[Drawing 23]

図23



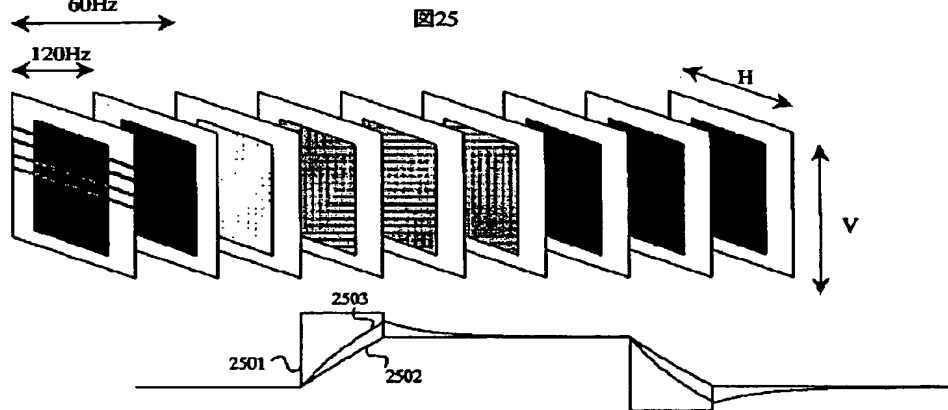
[Drawing 24]

図24



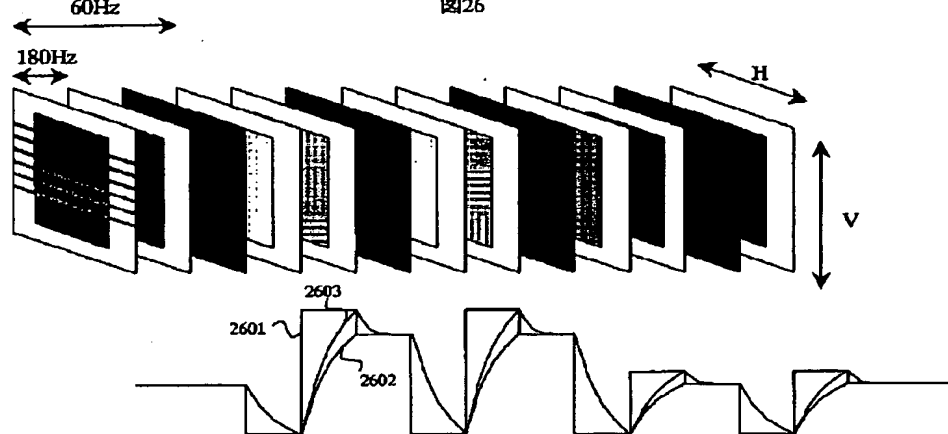
[Drawing 25]

図25



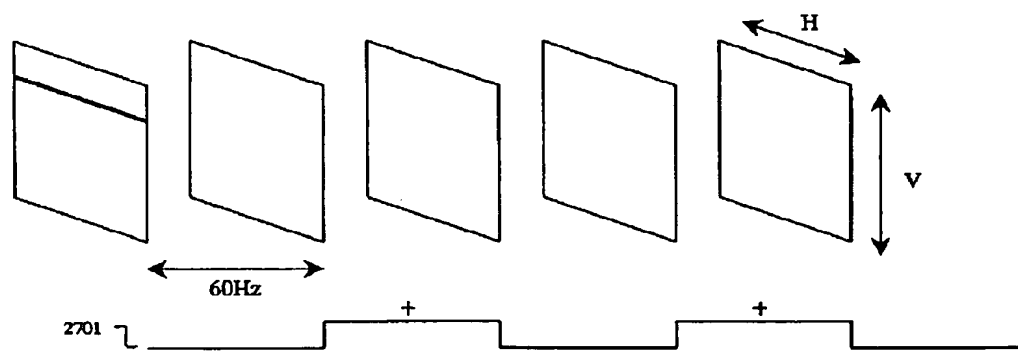
[Drawing 26]

図26



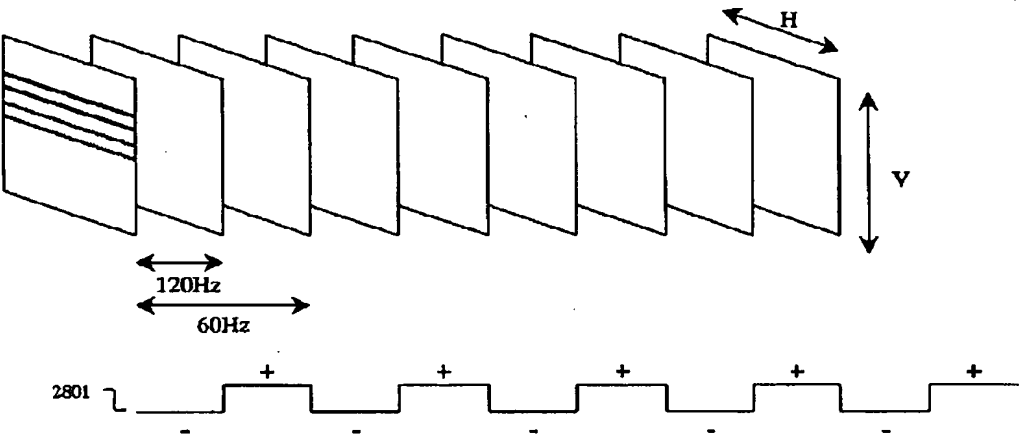
[Drawing 27]

図27



[Drawing 28]

図28



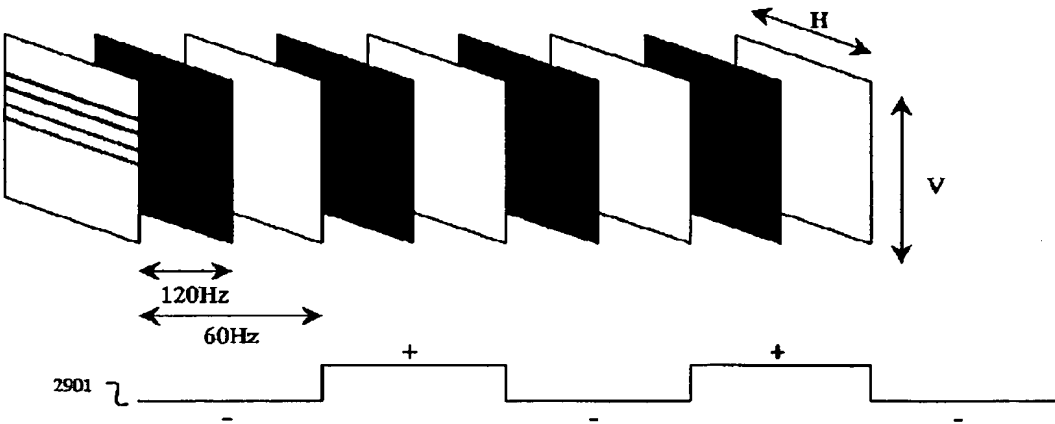
[Drawing 62]

図62

ヘンダ	垂直帰線期間
水平 帰線期間	表示データ

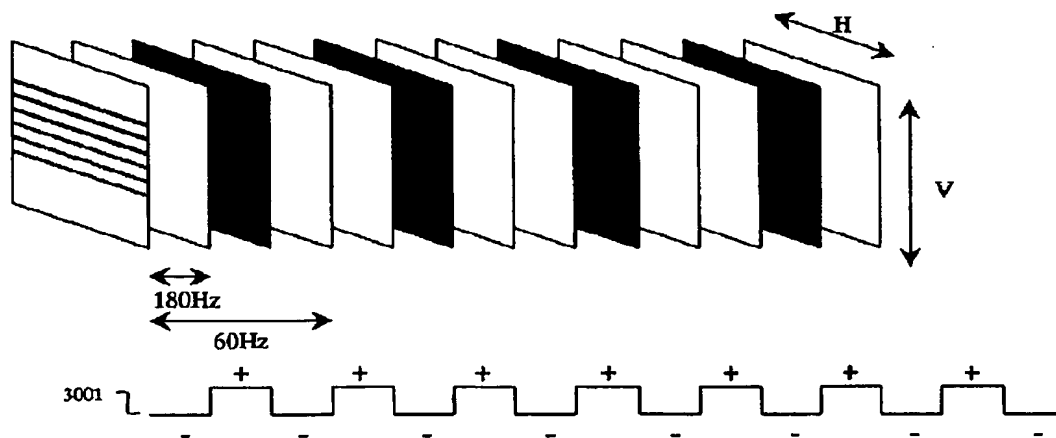
[Drawing 29]

図29



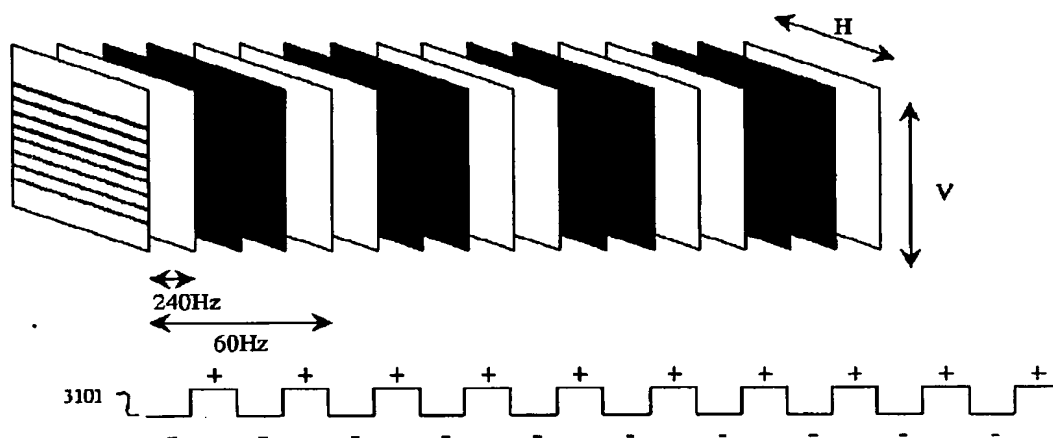
[Drawing 30]

図30



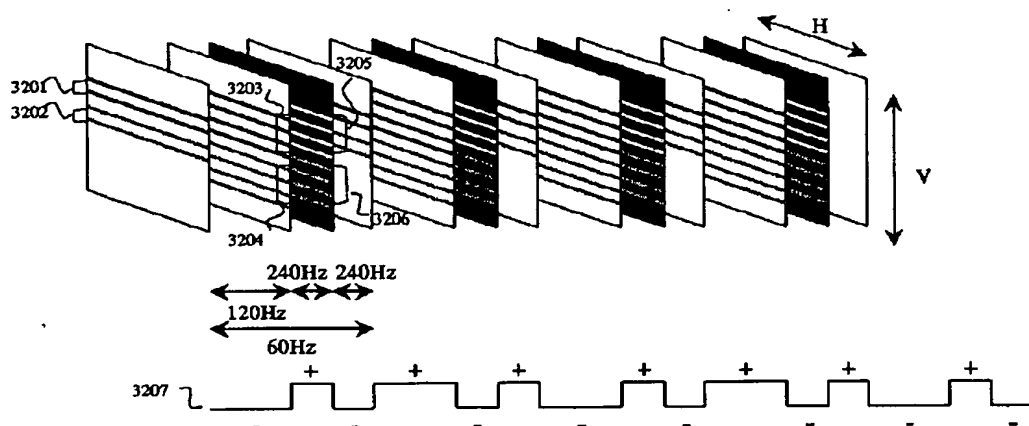
[Drawing 31]

図31

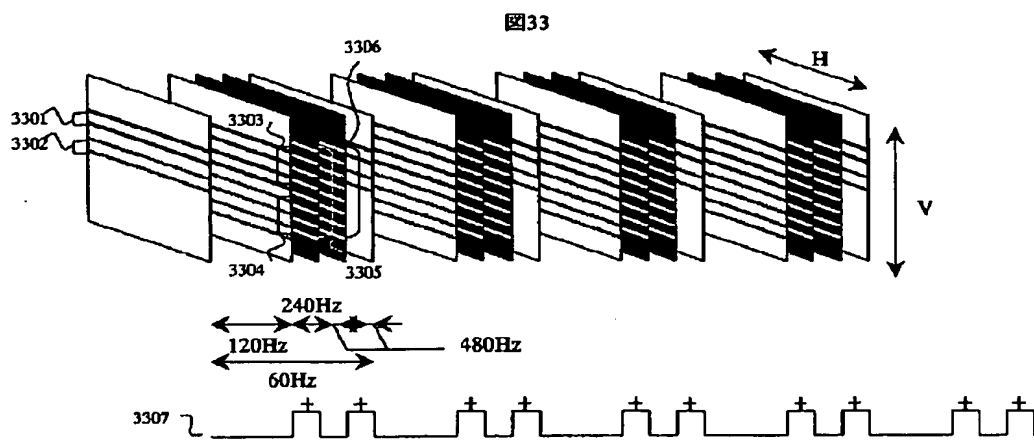


[Drawing 32]

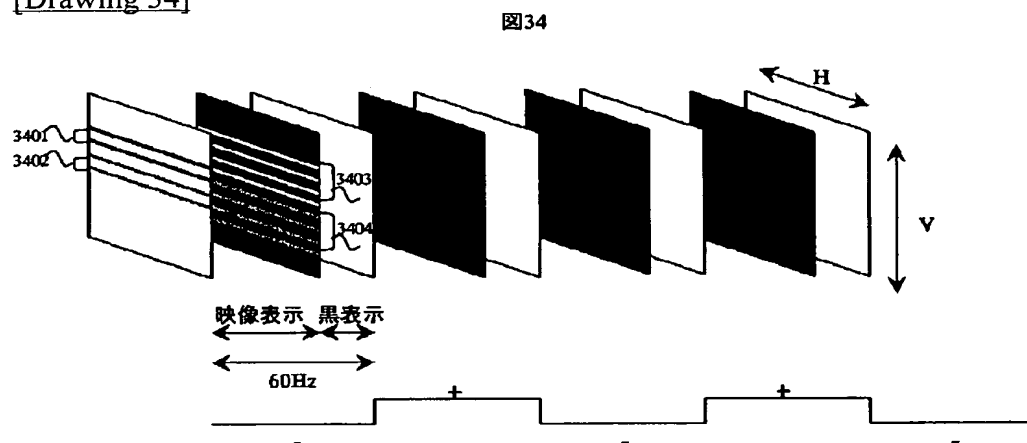
図32



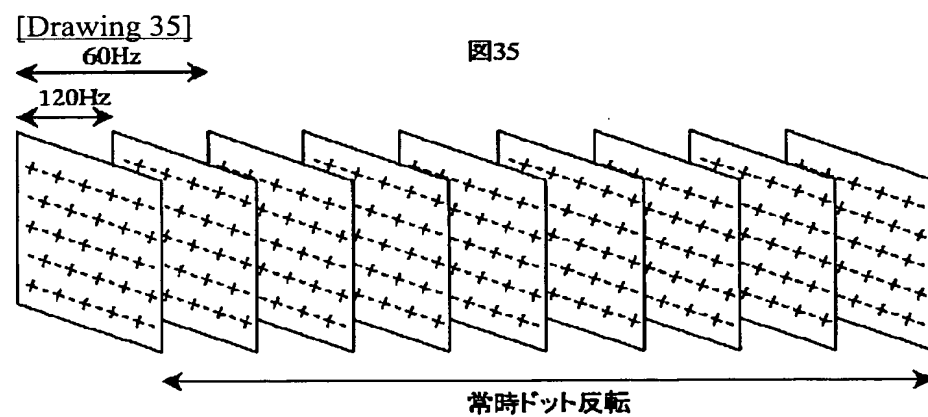
[Drawing 33]



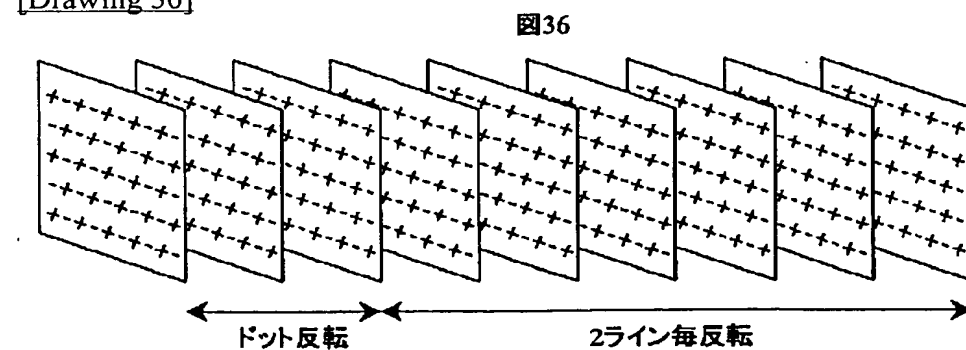
[Drawing 34]



[Drawing 35]

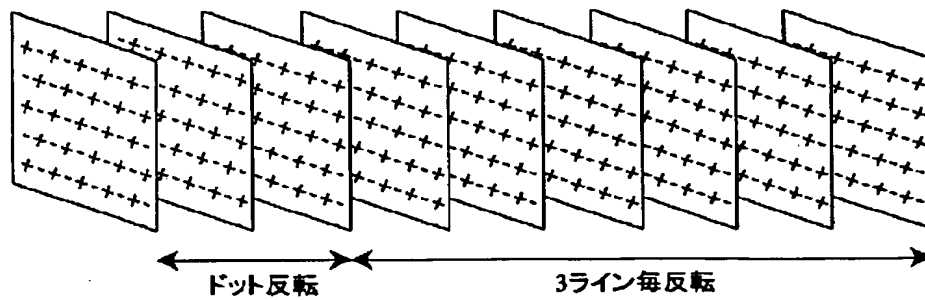


[Drawing 36]



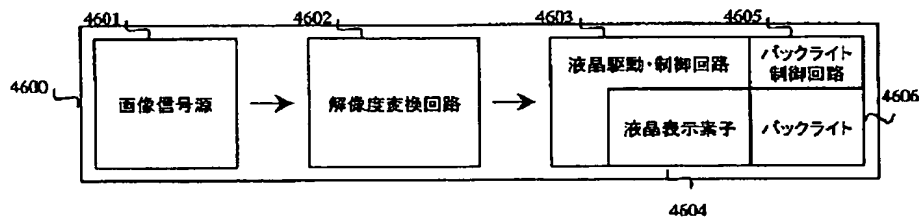
[Drawing 37]

図37



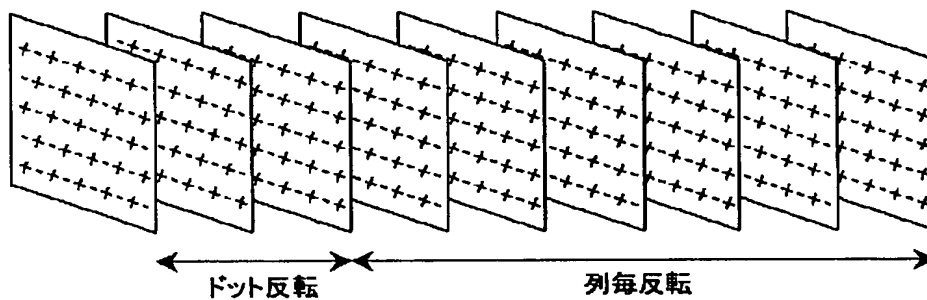
[Drawing 46]

図46



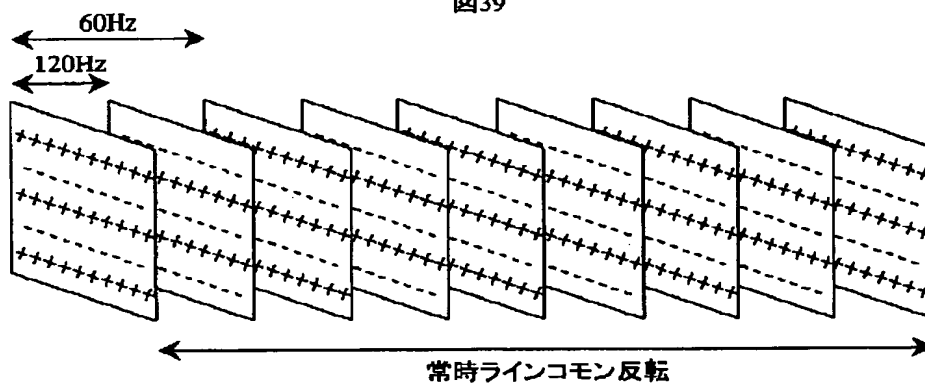
[Drawing 38]

図38



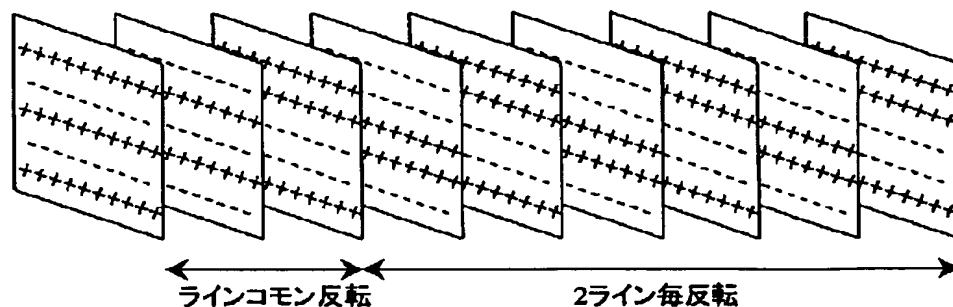
[Drawing 39]

図39



[Drawing 40]

図40



[Drawing 47]

図47

アナログ放送テレビ	NTSC
デジタル放送テレビ	480i, 480p, 720p, 1080i,
ビデオプレーヤー	NTSC
DVDプレーヤー	NTSC
パーソナルコンピュータ	VESA
ゲーム	NTSC
カーナビゲーションシステム	

⋮

[Drawing 48]

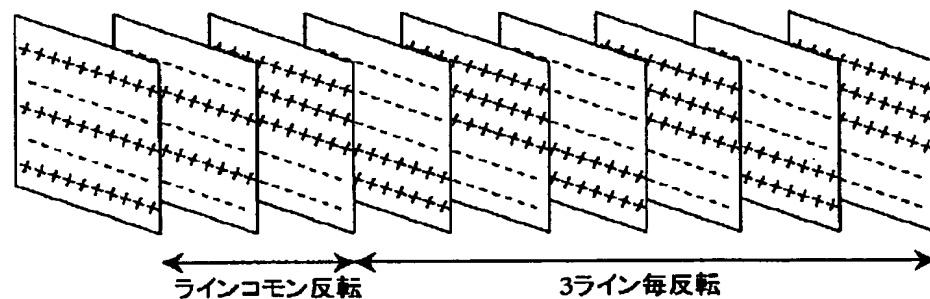
図48

QVGA	320×240
VGA, WVGA	640×480, 800×480
XGA	1024×768
SXGA, SXGA+	1280×1024, 1400×1050
UXGA, WUXGA	1600×1200, 1920×1200
QUXGA	3840×2400

⋮

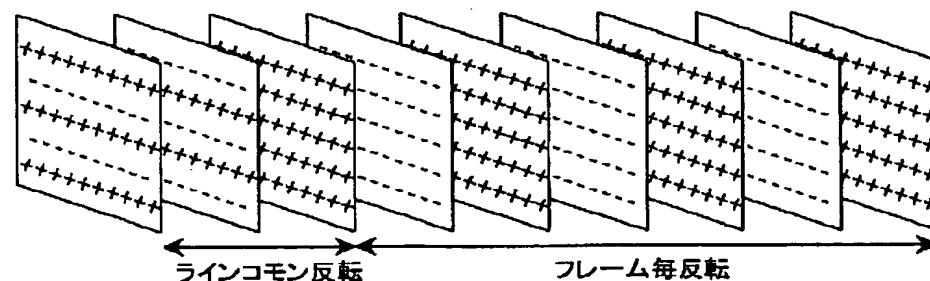
[Drawing 41]

図41



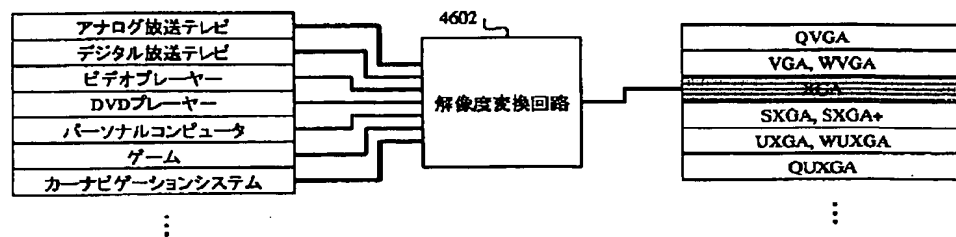
[Drawing 42]

図42



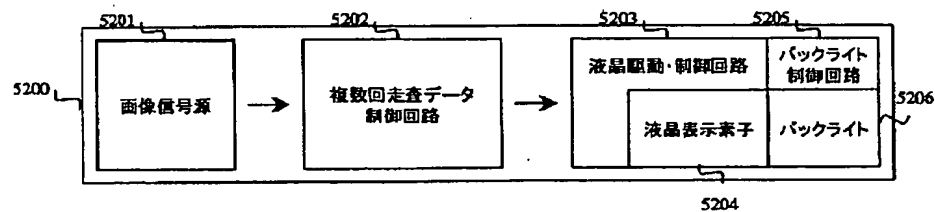
[Drawing 49]

図49



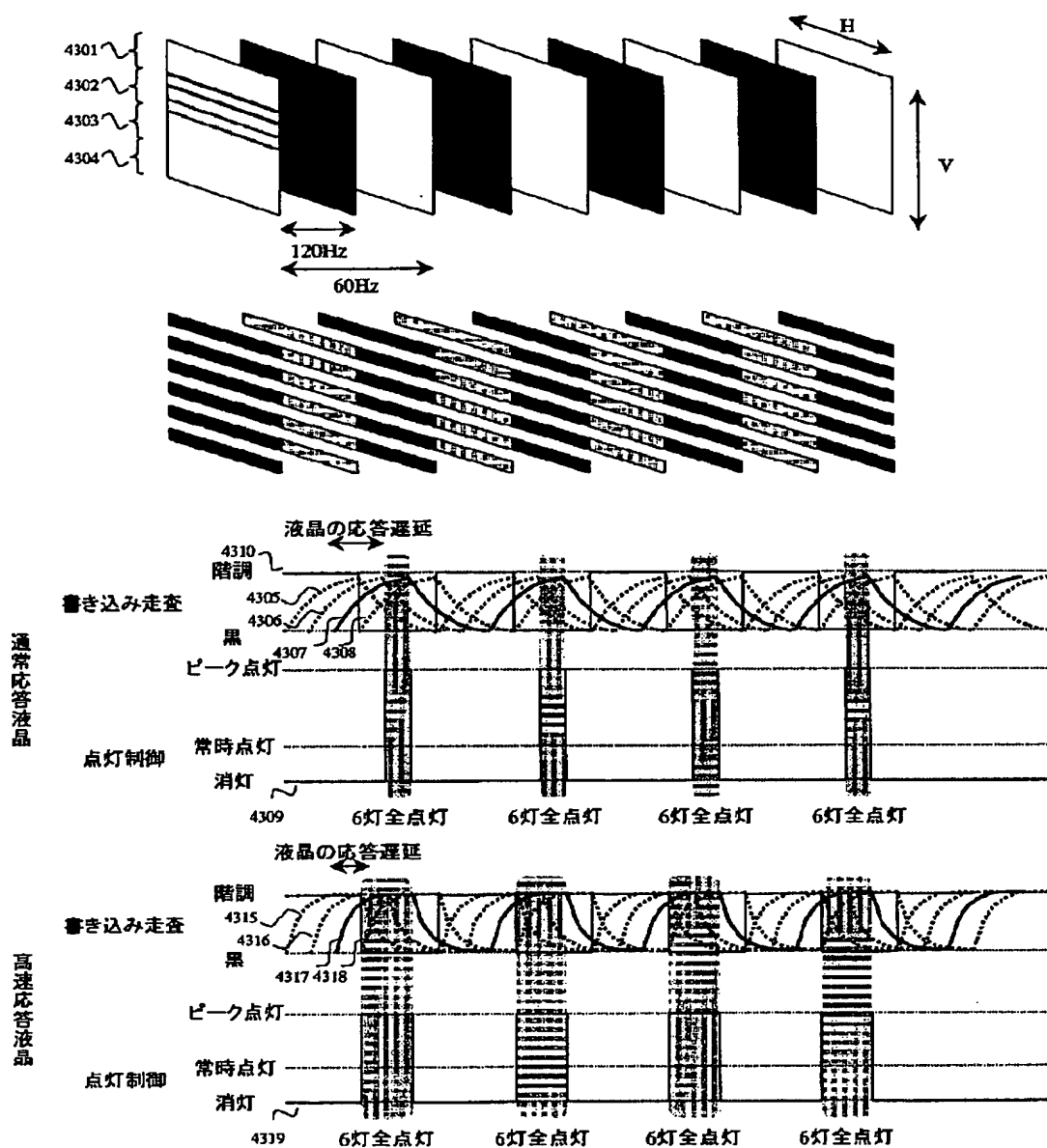
[Drawing 52]

図52



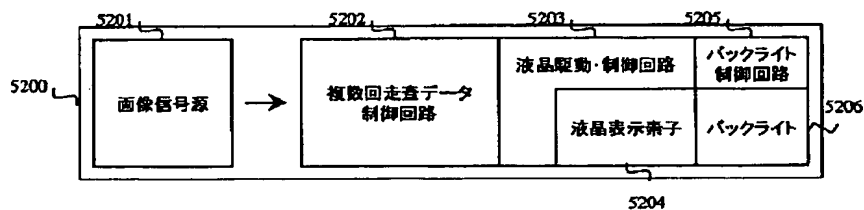
[Drawing 43]

図43



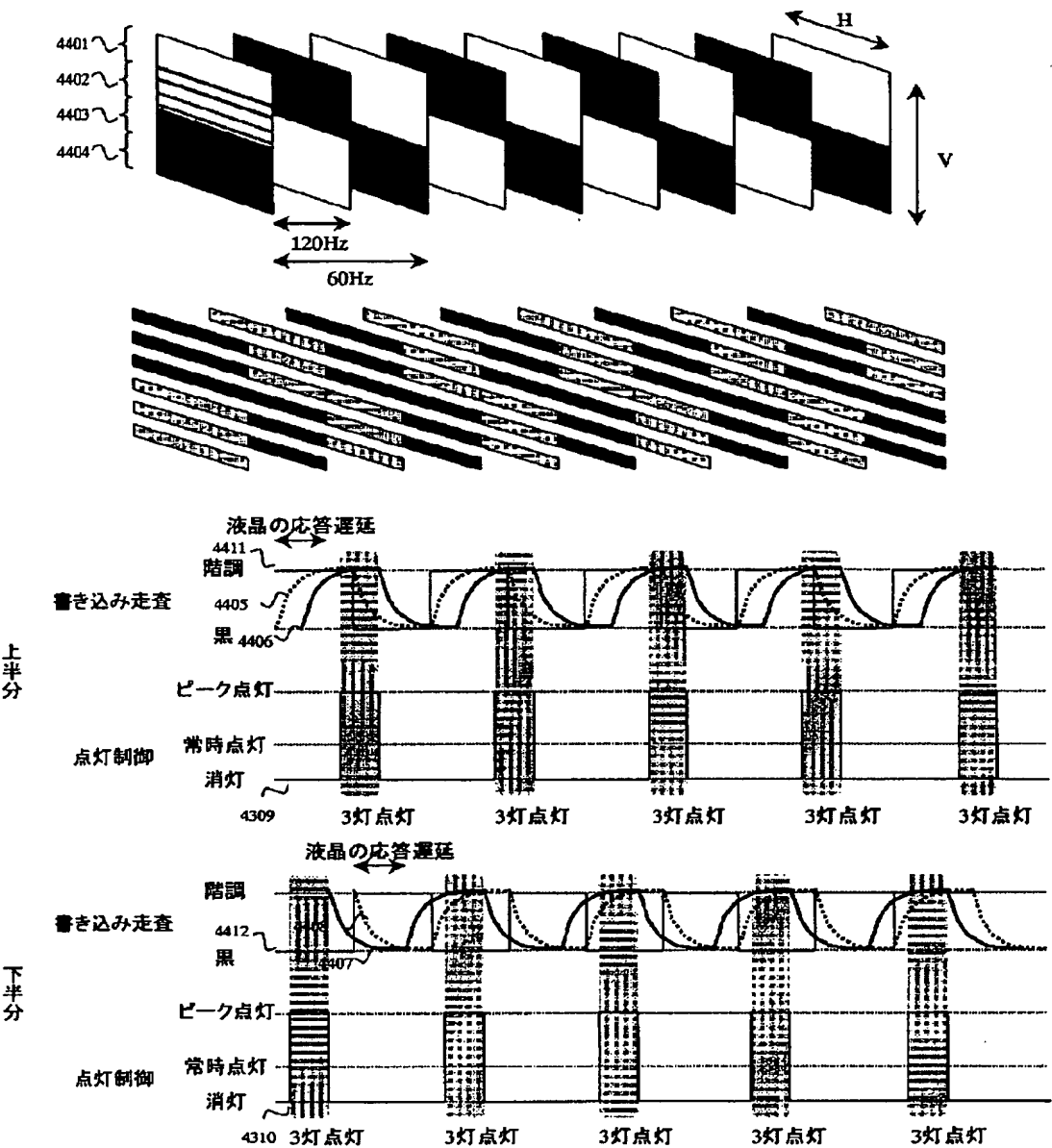
[Drawing 53]

図53



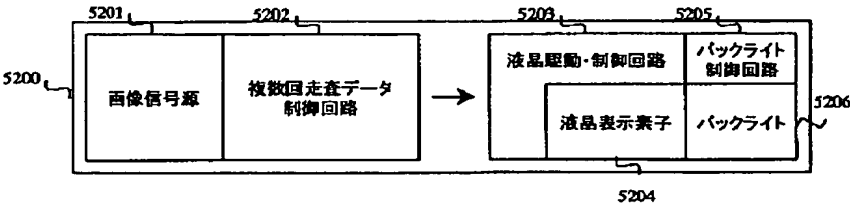
[Drawing 44]

図44

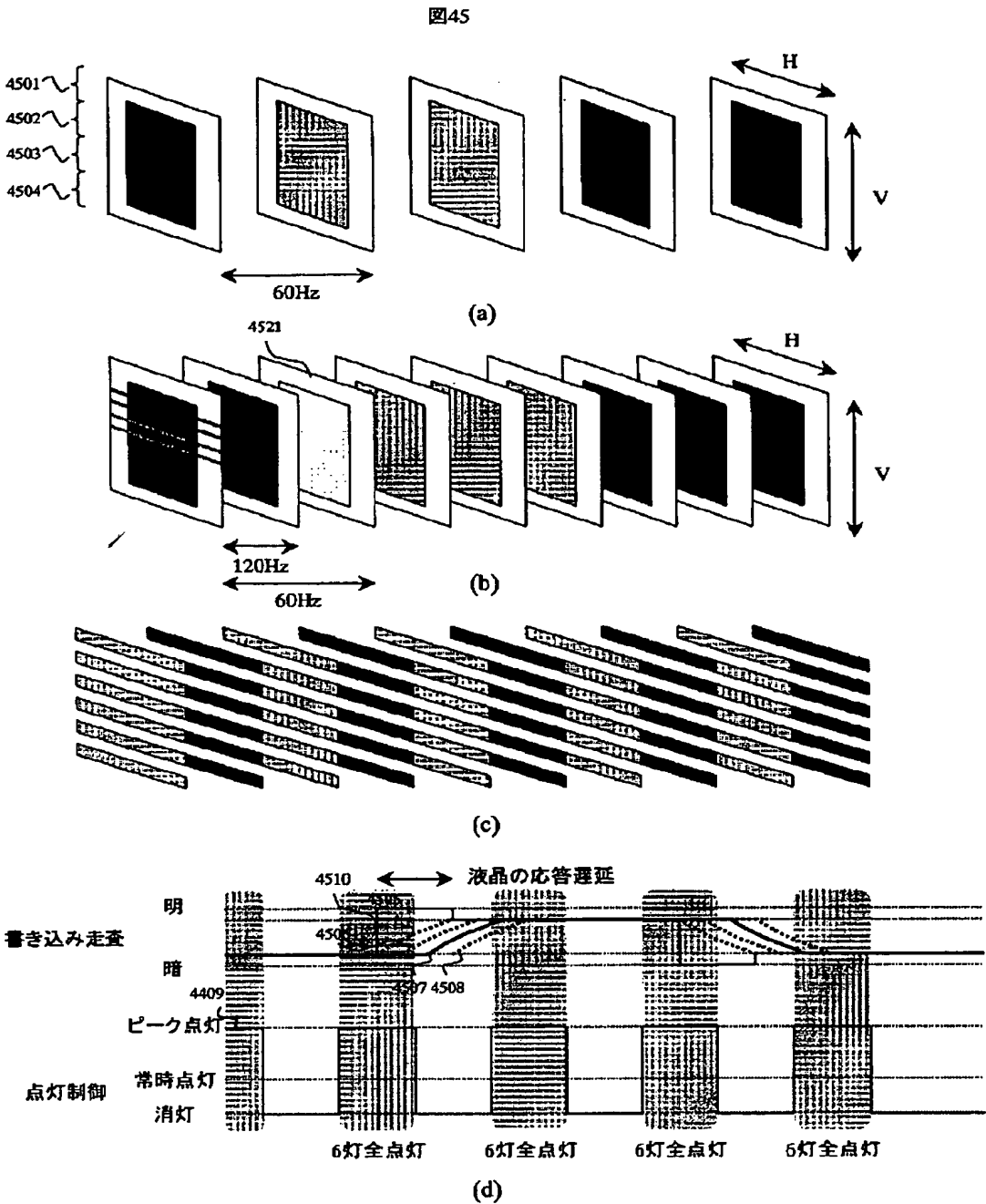


[Drawing 54]

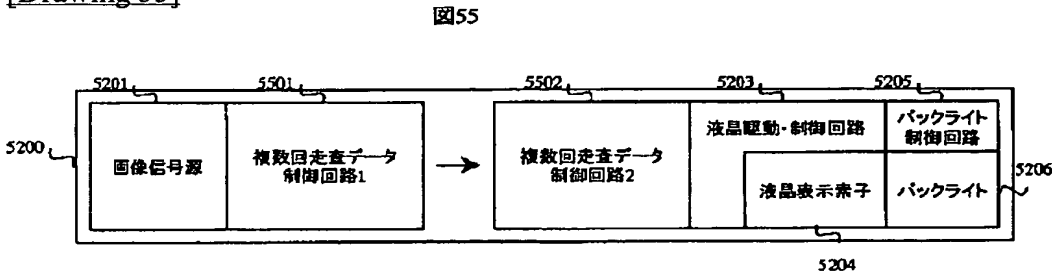
図54



[Drawing 45]

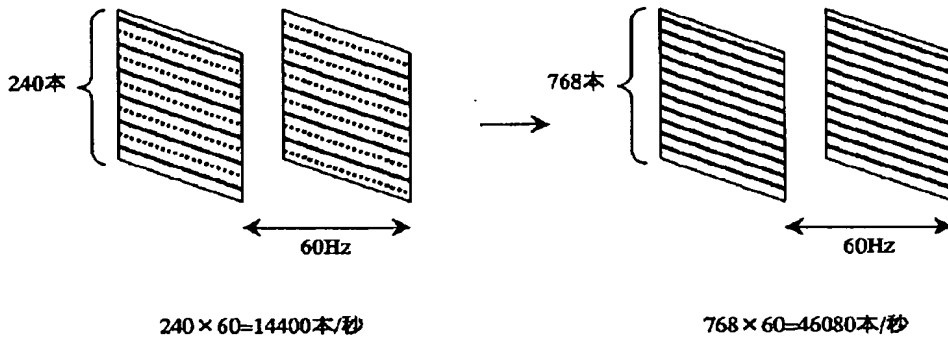


[Drawing 55]



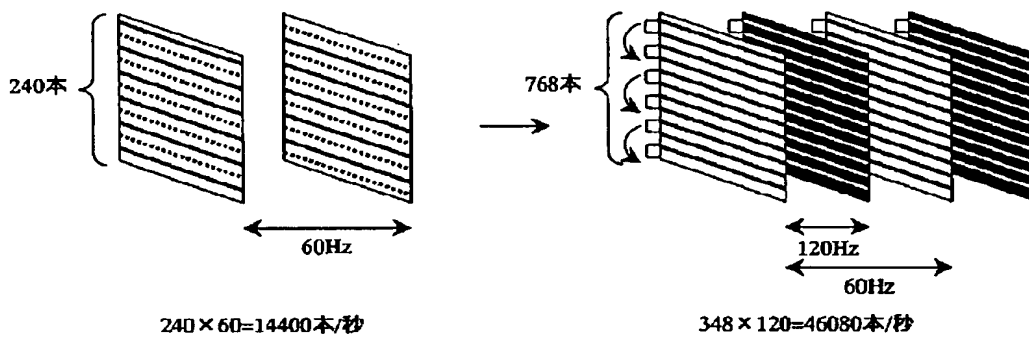
[Drawing 50]

図50



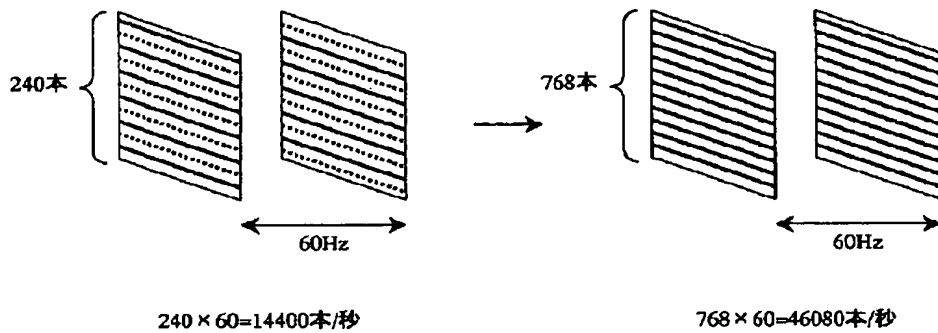
[Drawing 51]

図51



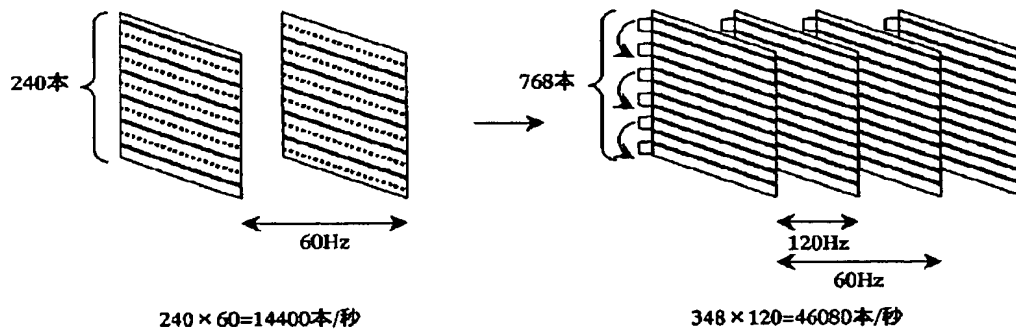
[Drawing 56]

図56



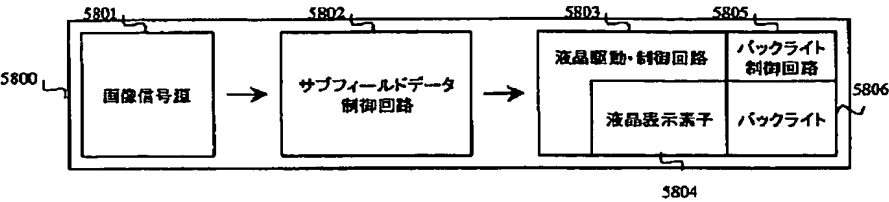
[Drawing 57]

図57



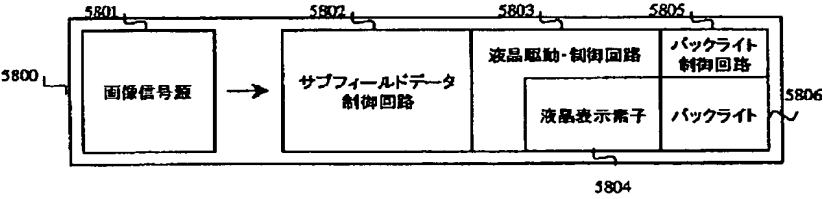
[Drawing 58]

図58



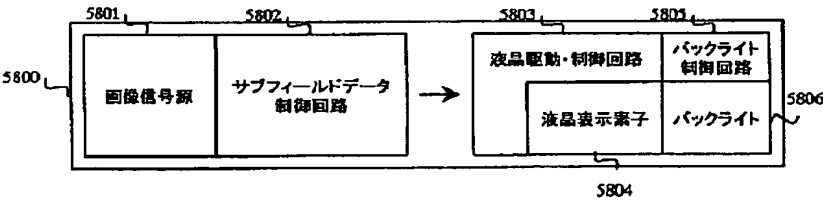
[Drawing 59]

図59



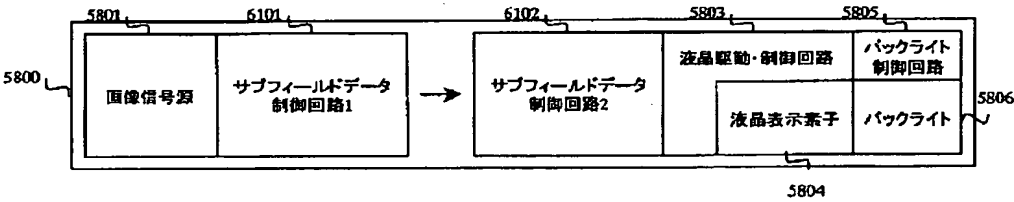
[Drawing 60]

図60



[Drawing 61]

図61



[Drawing 63]

図63

ヘッダ設定項目	設定値
走査回数	1,2,3,4,...,n etc
同時書き込みライン	1,2,3,4,...,n etc
飛び越しライン	1,2,3,4,...,n etc
黒表示回数	1,2,3,4,...,n etc
黒表示パターン	全画面,縦,横,チェッカ etc

⋮

[Drawing 64]

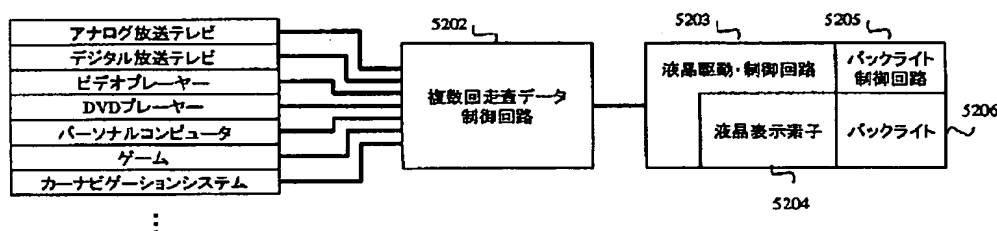
図64

ヘッダ設定項目	設定値
走査回数	1,2,3,4,...,n etc
同時書き込みライン	1,2,3,4,...,n etc
飛び越しライン	1,2,3,4,...,n etc
黒表示回数	1,2,3,4,...,n etc
黒表示パターン	全画面,縦,横,チエツカ etc
極性反転周期	1,2,3,4ライン etc
駆動方式	ドット反転,コモン反転 etc
画像処理フィルタ	エッジ強調, アンチエイリアス etc
高速応答化	On, Off etc
ガンマ	高い, 低い etc

⋮

[Drawing 65]

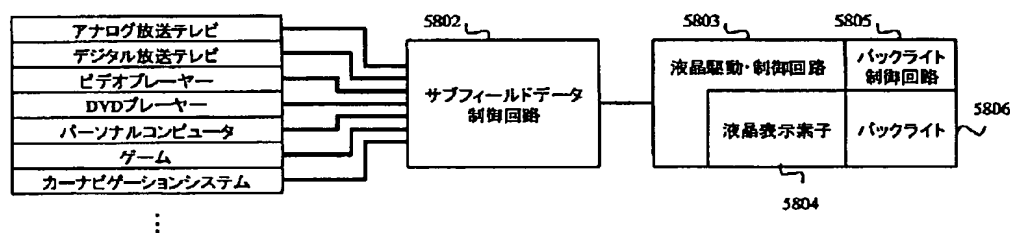
図65



⋮

[Drawing 69]

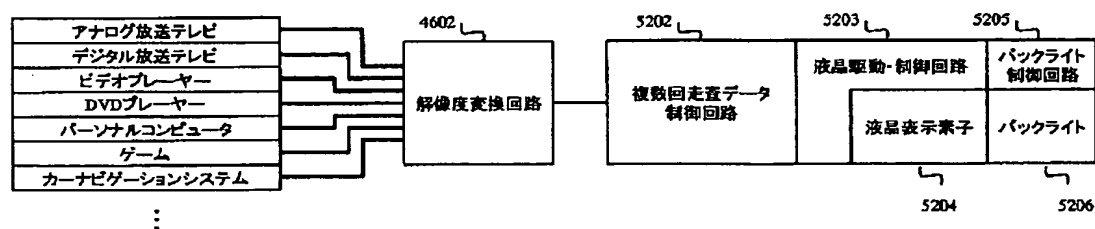
図69



⋮

[Drawing 66]

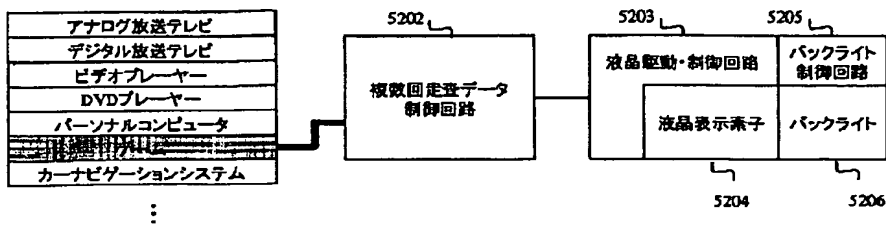
図66



⋮

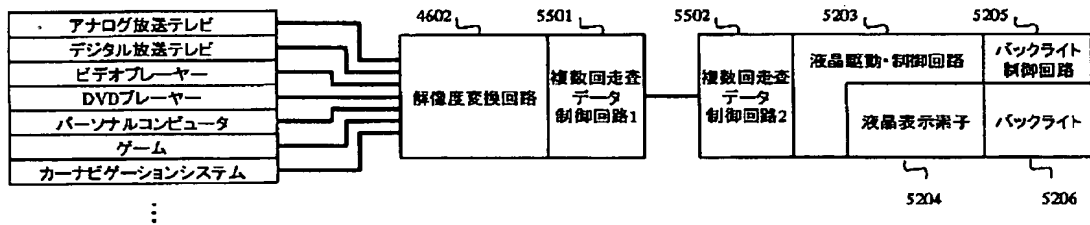
[Drawing 67]

図67



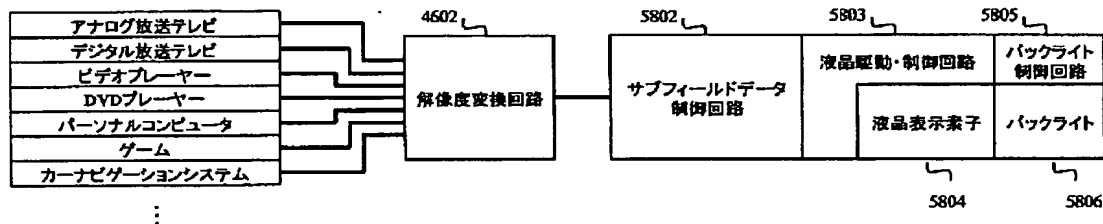
[Drawing 68]

図68



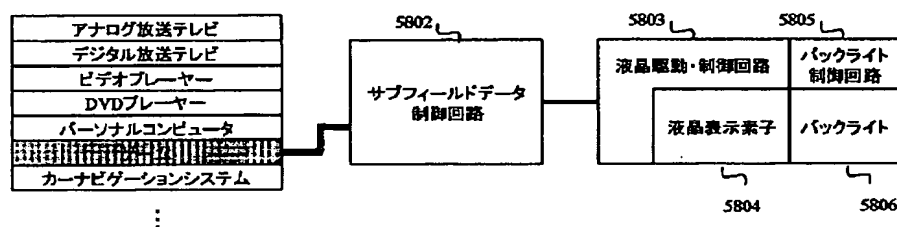
[Drawing 70]

図70



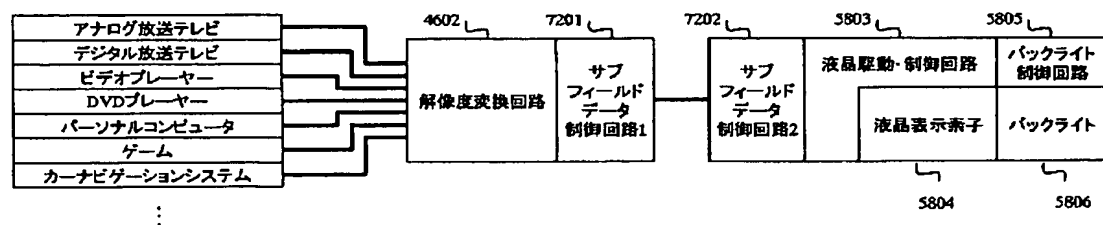
[Drawing 71]

図71



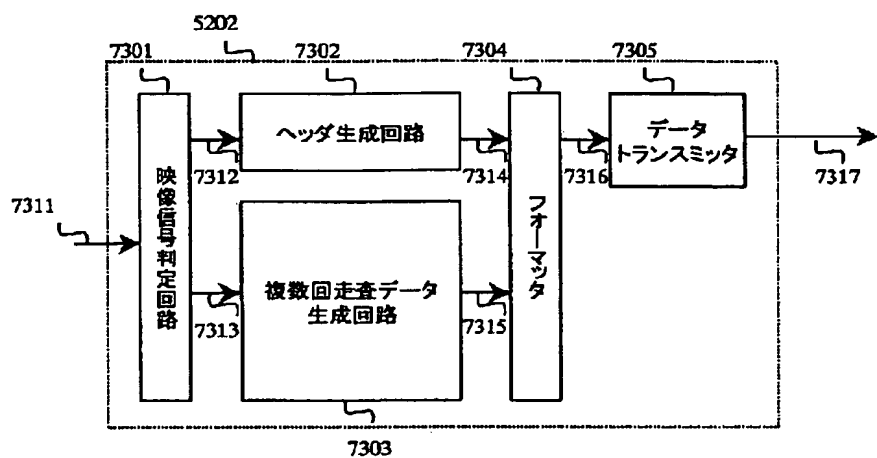
[Drawing 72]

図72



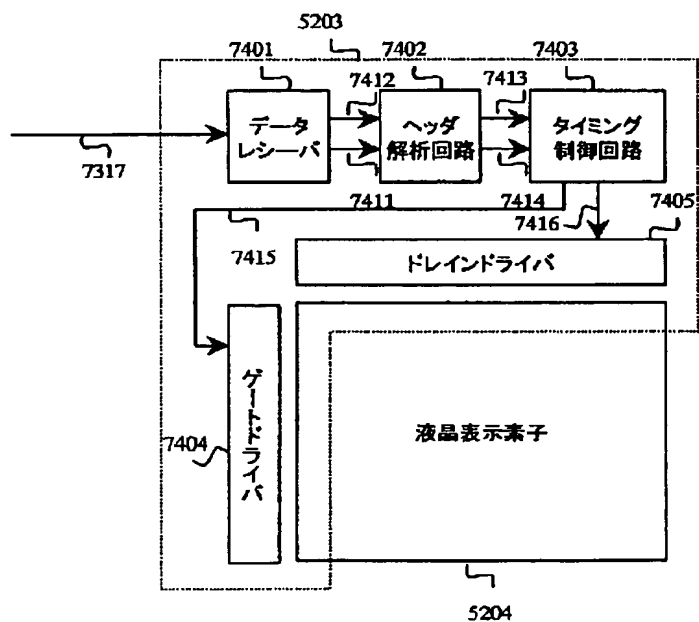
[Drawing 73]

图73



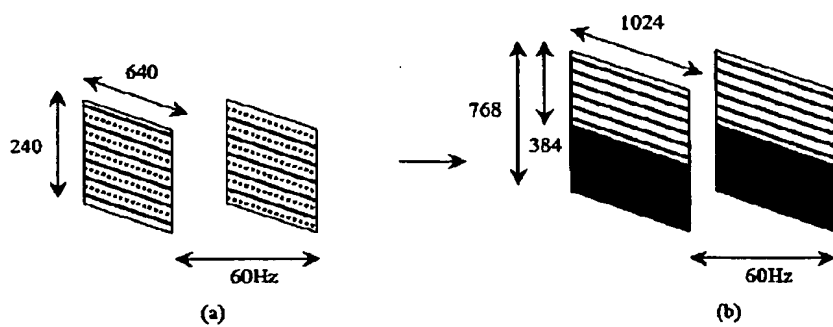
[Drawing 74]

图74



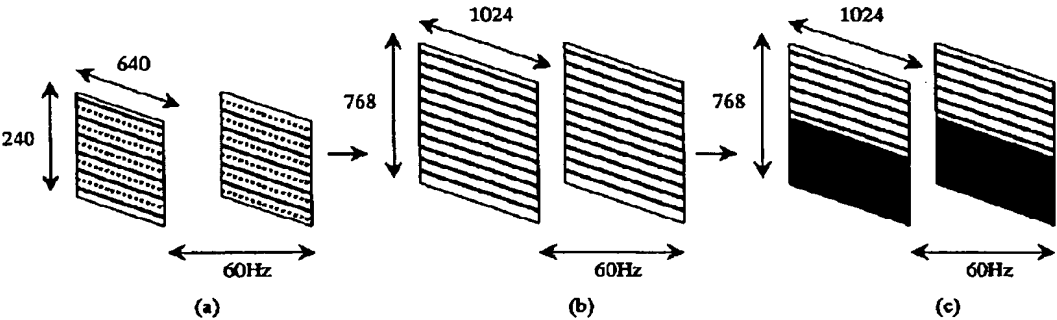
[Drawing 75]

圖75



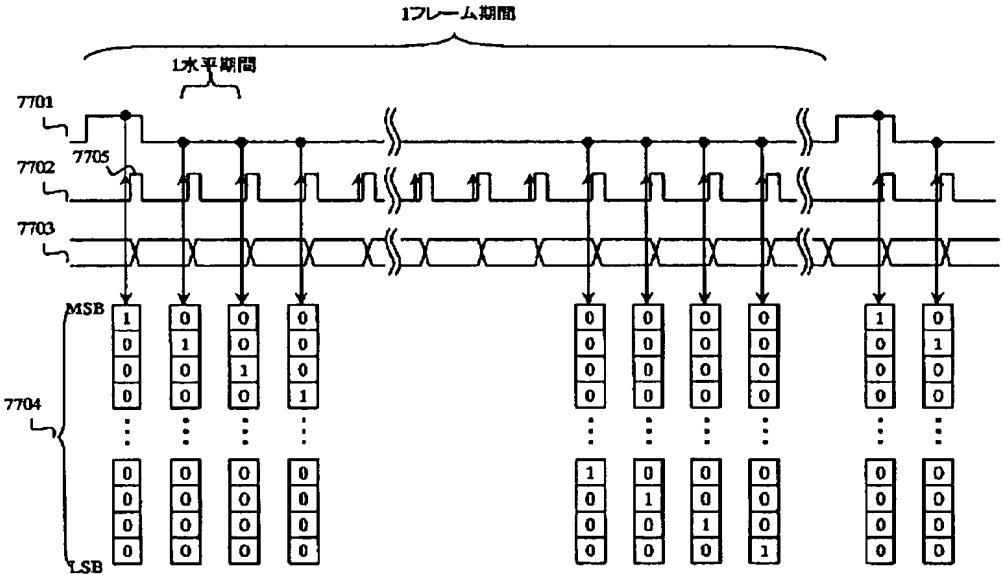
[Drawing 76]

図76



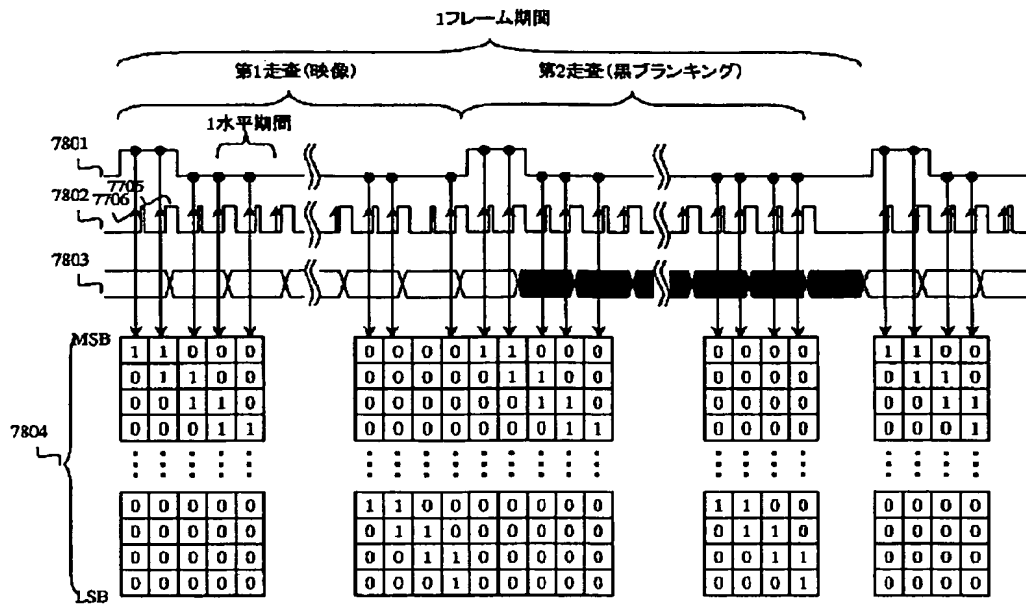
[Drawing 77]

図77



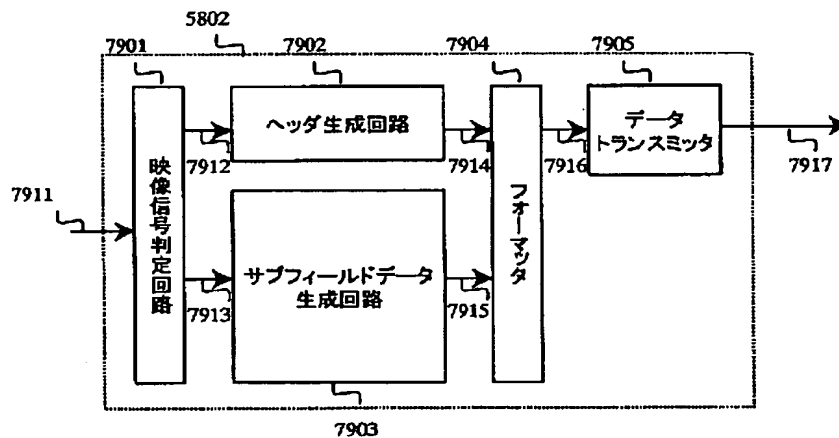
[Drawing 78]

図78



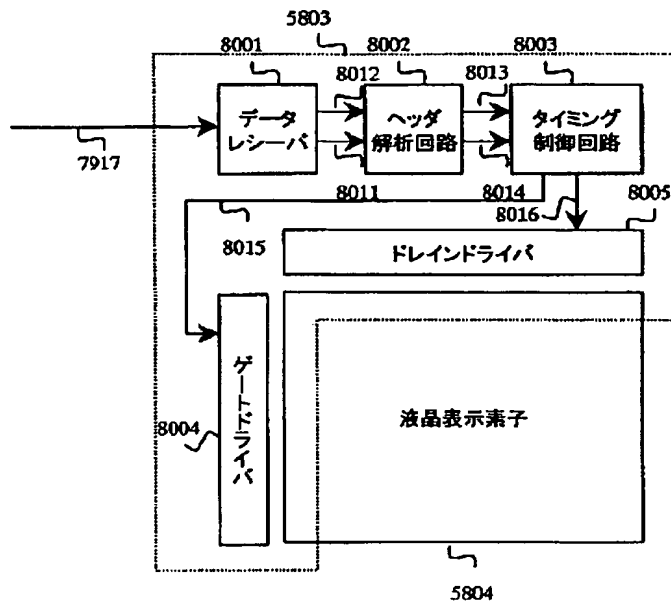
[Drawing 79]

図79

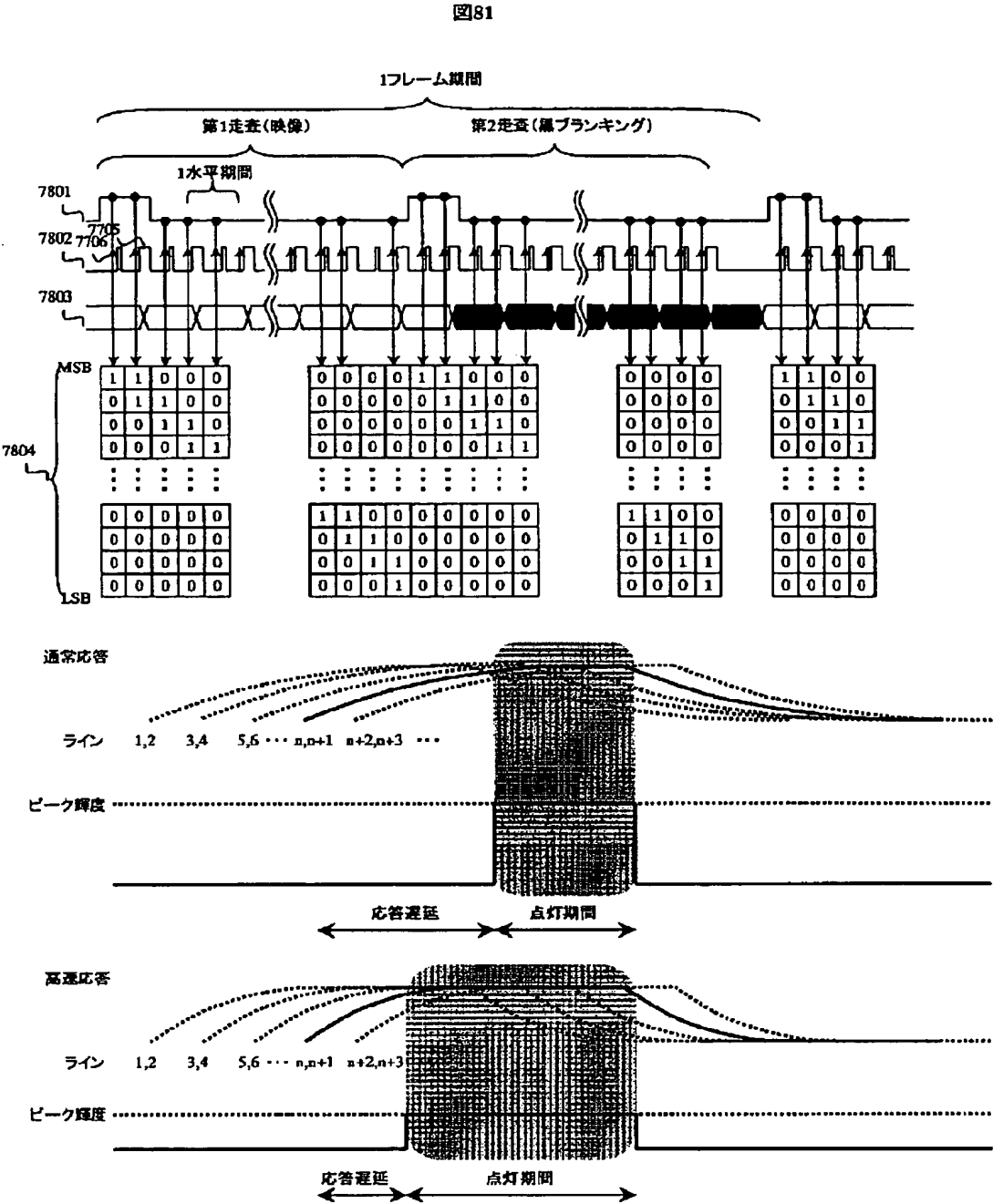


[Drawing 80]

図80

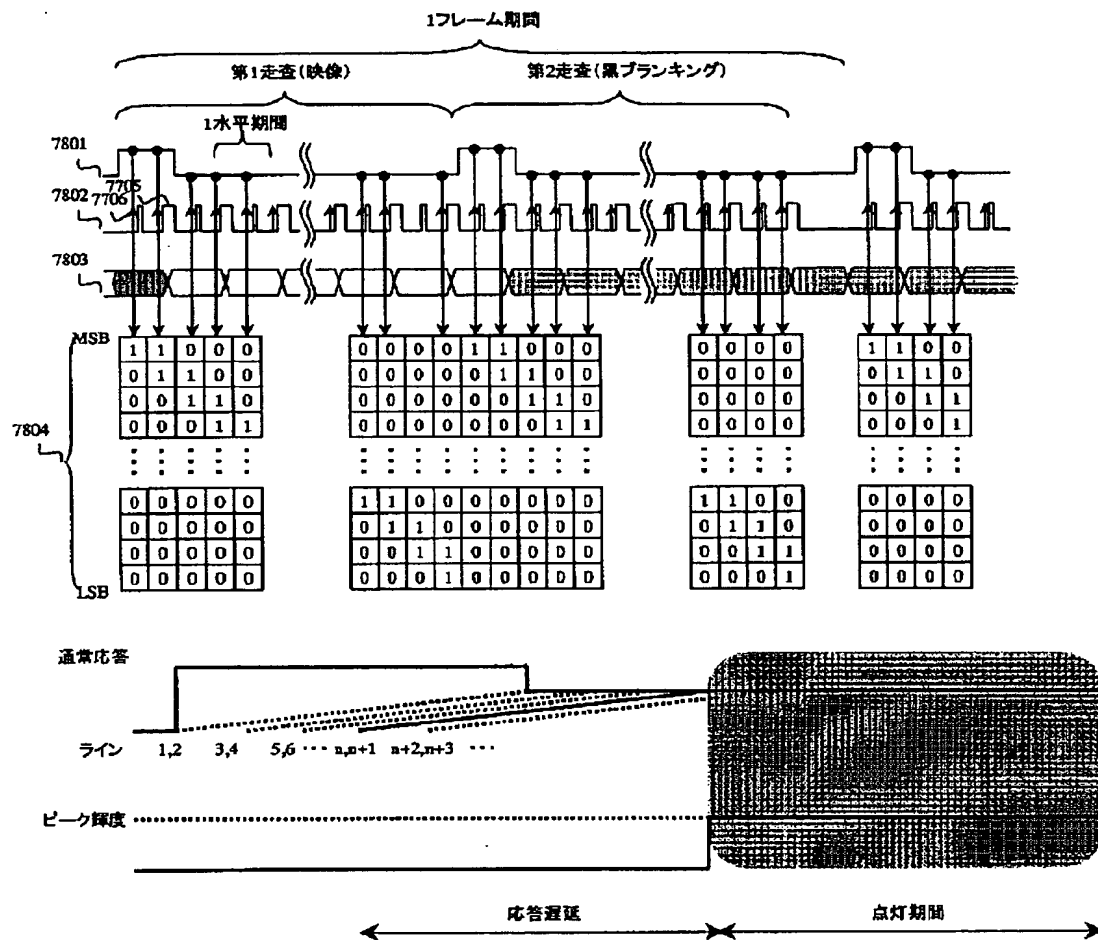


[Drawing 81]



[Drawing 82]

図82



[Translation done.]

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2003-36056

(P2003-36056A)

(43) 公開日 平成15年2月7日(2003.2.7)

(51) Int.Cl. ⁷	識別記号	F I	テーマコード [*] (参考)
G 0 9 G 3/36		G 0 9 G 3/36	2 H 0 9 3
G 0 2 F 1/133	5 3 5	G 0 2 F 1/133	5 3 5 5 C 0 0 6
	5 5 0		5 5 0 5 C 0 8 0
	5 7 5		5 7 5
G 0 9 G 3/20	6 1 2	G 0 9 G 3/20	6 1 2 K
審査請求 未請求 請求項の数16 O L (全 43 頁) 最終頁に続く			

(21) 出願番号 特願2001-220832(P2001-220832)

(22) 出願日 平成13年7月23日(2001.7.23)

(71) 出願人 000005108

株式会社日立製作所

東京都千代田区神田駿河台四丁目6番地

(72) 発明者 川辺 和佳

神奈川県川崎市麻生区王禅寺1099番地 株

式会社日立製作所システム開発研究所内

(72) 発明者 平方 純一

千葉県茂原市早野3300番地 株式会社日立

製作所ディスプレイグループ内

(74) 代理人 100075096

弁理士 作田 康夫

最終頁に続く

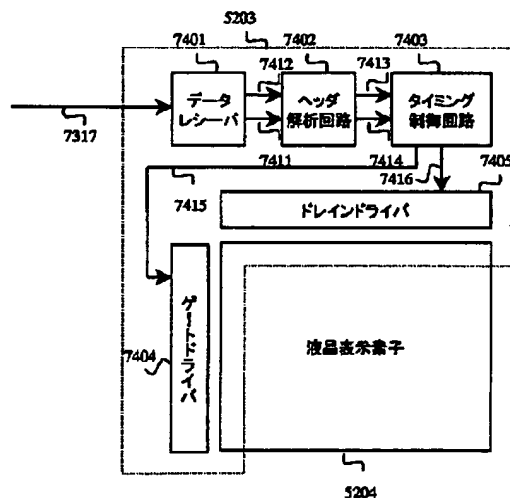
(54) 【発明の名称】 液晶表示装置

(57) 【要約】

【課題】本発明は、構造の大型化・複雑化を抑制しつつ、動画ぼやけ等に起因する画質劣化を抑制することが可能な表示装置を提供することを目的とする。

【解決手段】本発明は、マトリックス状に形成された複数の表示素子5204と、画像に応じた階調電圧を前記表示素子へ供給するドレインドライバ7405と、前記階調電圧を供給するための前記表示素子のラインを走査するゲートドライバ7404と、前記画像の1フレーム期間分の画像データにブランキングデータを挿入するデータ制御回路5202と、任意の前記表示素子に前記1フレーム期間内に前記画像データと前記ブランキングデータとが表示されるように、前記表示素子のラインを走査するためのクロックを生成するタイミング制御回路7403とを備える。

図74



【特許請求の範囲】

【請求項1】マトリックス状に形成された複数の表示素子を有する表示パネルと、画像に応じた階調電圧を前記表示素子へ供給するドレインドライバと、前記階調電圧を供給するための前記表示素子のラインを走査するゲートドライバとを備えた表示装置において、前記画像の1フレーム期間分の画像データにブランキングデータを挿入するデータ制御回路と、任意の前記表示素子に前記1フレーム期間内に前記画像データと前記ブランキングデータとが表示されるように、前記表示素子のラインを走査するためのクロックを生成するタイミング制御回路とを備えた表示装置。

【請求項2】前記1フレーム期間分の画像データは、インターレースのフィールドデータである請求項1に記載の表示装置。

【請求項3】前記データ制御回路は、前記1フレーム期間分の画像データのサイズを拡大し、拡大された前記画像データに前記ブランキングデータを挿入する請求項1に記載の表示装置。

【請求項4】前記データ制御回路は、前記1フレーム期間分の画像データの垂直解像度を縮小し、縮小された前記画像データに相当する前記ブランキングデータを前記画像データに挿入する請求項1に記載の表示装置。

【請求項5】前記データ制御回路は、前記1フレーム期間分の画像データのサイズを拡大し、拡大された前記画像データの垂直解像度を縮小し、縮小された前記画像データに相当する前記ブランキングデータを前記拡大された画像データに挿入する請求項1に記載の表示装置。

【請求項6】前記ゲートドライバは、複数のライン毎に前記表示素子のラインを走査する請求項1～5の何れかに記載の表示装置。

【請求項7】前記ブランキングデータの階調は、黒である請求項1に記載の表示装置。

【請求項8】前記表示パネルを照らす光源と、前記ブランキングデータの表示タイミングに応じて、前記表示パネルが前記光源から受ける光量と前記光源の点灯期間と前記光源の消灯期間との少なくとも1つを制御する光源制御回路を備えた請求項1に記載の表示装置。

【請求項9】前記表示パネルを照らす光源と、前記表示素子の応答速度に応じて、前記光源の輝度と前記光源の点灯期間と前記光源の消灯期間との少なくとも1つを制御する光源制御回路を備えた請求項1に記載の表示装置。

【請求項10】前記光源は、個別に制御可能な複数の光源を有する請求項8又は9に記載の表示装置。

【請求項11】前記データ制御回路は、前記表示素子に含まれる請求項1に記載の表示装置。

【請求項12】前記画像を出力する画像信号原を備え、前記データ制御回路は、前記画像信号原と前記表示素子との少なくとも1つに含まれる請求項1に記載の表示装

置。

【請求項13】前記データ制御回路は、前記ゲートドライバがオーバーラップして走査可能な前記表示素子のラインの数と、前記ブランキングデータの挿入量と、前記画像データのガンマ設定パラメータとの少なくとも1つを決定する請求項1に記載の表示装置。

【請求項14】前記データ制御回路は、画像の種類を判定する判定回路と、前記画像データのヘッダ情報を生成するためのヘッダ生成回路と、前記画像データを送受信のためのフォーマットへ変換するためのフォーマット変換回路と、前記画像データを送受信するデータトランスミッタの少なくとも1つを含む請求項1に記載の表示装置。

【請求項15】前記クロックは、前記ゲートドライバのシフトレジスタを1つインクリメントする第1のクロックと、前記ゲートドライバのシフトレジスタを複数インクリメントする第2のクロックとを含む請求項1に記載の表示装置。

【請求項16】前記タイミング制御回路は、前記ゲートドライバのシフトレジスタに、前記表示素子のラインの選択を示すデータを、前記1フレーム期間内に1又は複数回取り込むための第1の信号と、同じ1フレーム期間内にさらに取り込むための第2の信号とを生成する請求項1に記載の表示装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、液晶又はポリシリコン又は有機EL素子を用いた表示装置に係り、特に、ブランキング処理を行なう表示装置に関する。

【0002】

【従来の技術】従来の技術として、特開平11-109921号公報には、一つの液晶表示パネルを上下2つの画素アレイに分割し、その分割された画素アレイのそれぞれにデータ線駆動回路を設け、上下の画素アレイの各々に1本ずつ、上下併せて計2本のゲート線を選択し、上下2分割した表示領域をそれぞれの駆動回路でデュアルスキャンしながら、1フレーム期間内に上下位相をずらしてブランキング画像（黒画像）を挿入することが開示されている。つまり、1フレーム期間が映像表示期間とブランキング期間の状態を取ることとなり、映像ホールド期間を短縮することができる。そのため液晶ディスプレイで、ブラウン管ライクな動画表示性能を得ることができる。

【0003】

【発明が解決しようとする課題】しかし、前述の従来の技術は、液晶表示パネルを上下に分割し、それぞれにデータ線駆動回路を設けた構成となっているため、部品コスト及び製造コストが増加すると共に、構造が大型化・複雑化する。大画面、高精細化に伴うコストも通常のパネルより増大することは言うまでもない。また、前述の従来の技術に示した液晶表示パネルは、動画表示特性は

飛躍的に向上するが、パーソナルコンピュータ等のデスクトップ映像に代表される静止画においては通常の液晶表示パネルと変わらない。つまり、ノート型パーソナルコンピュータ等のモニター用途として広く普及している液晶パネルとしてはオーバースペックとなり、マルチメディア用途の高級品種と限定されてしまう。そのため、多品種少量生産により、量産効率が低下してしまう。

【0004】本発明は、構造の大型化・複雑化を抑制しつつ、動画ばやけ等に起因する画質劣化を抑制することが可能な表示装置を提供することを目的とする。

【0005】

【課題を解決するための手段】本発明は、1フレーム期間分の画像データにブランキングデータを挿入するデータ制御回路と、任意の表示素子に1フレーム期間内に画像データとブランキングデータとが表示されるように、表示素子のラインを走査するためのクロックを生成する。

【0006】

【発明の実施の形態】以下、本発明による液晶表示装置の実施例を、図面を用いて説明する。

【0007】(実施例1) 図1は広く一般に普及している液晶表示素子に映像を表示するための走査方法を模式的に表した図である。101は現走査期間に映像を書き込む走査線(以後、「現走査線」と称す)、102は次の走査期間に映像を書き込む走査線(以後、「次走査線」と称す)であり、互いに隣り合う。通常、液晶表示素子は複数の走査線を有しており、例えば解像度がVGAの場合には640ライン、XGAの場合には768ラインと走査線の数が決められている。液晶表示素子は、各走査線を1ライン毎に走査期間選択状態とし、この場合は、101に映像を書き込み、次は102へとといったように、線順次走査で上から下に60Hzで走査し、映像を表示している。つまり、走査帯域はVGAの場合では640×60Hz、XGAの場合では768×60Hz、一般に総走査線数×フレームレートで表すことができる。この値が、通常の液晶表示素子が保証する走査帯域である。

【0008】図2は同液晶表示素子を用いて、2ライン同時書き込み、2ライン飛び越し走査を行った場合の、あるライン走査期間における走査状態を示す。201は2ラインの現走査線群、202は2ラインの次走査線群であり、両走査線群は互いに隣接している。2ライン同時に映像を書き込み、2ライン飛び越して走査しているため、1フレームを走査する時間は図1の半分で済むことになる。例えば、解像度がVGAであれば垂直解像度が320ライン分に、XGAであれば384ライン分に減少するが、フレームレートは2倍の120Hz確保できる。尚、1フレーム期間(周期)とは、液晶表示パネルの1画面分の画像データを表示するための期間(周期)をいう。

【0009】図3は2ライン同時書き込み、2ライン飛び越し走査によって確保した120Hzのフレームレートの60H

z分を黒表示に割り当てた例を示す。この黒表示も2ライン同時に書き込み、2ライン飛び越し走査にて得ることになる。1フレーム期間に黒表示期間を設けることで、液晶透過率のホールド期間を短縮することができるため、先の従来例で説明したような効果が得られ、動画ばやけの少ない動画表示を既存の液晶表示装置を用いて実現できる。もちろん、応答の速い液晶を用いることでさらに動画表示性能が向上することは言うまでもない。

【0010】(実施例2) 図4は3ライン同時書き込み、3ライン飛び越し走査を行った場合の、あるライン走査期間における走査状態を示す。401は3ラインの現走査線群、402は3ラインの次走査線群であり、両走査線群は互いに隣接している。3ライン同時に映像を書き込み、3ライン飛び越して走査しているため、1フレームを走査する時間は図1の1/3で済むことになる。例えば、解像度がVGAであれば垂直解像度が213ライン分に、XGAであれば256ライン分に減少するが、フレームレートは3倍の180Hz確保できる。

【0011】図5は3ライン同時書き込み、3ライン飛び越し走査によって確保した180Hzのフレームレートの60Hz分を黒表示に割り当てた例を示す。黒表示も同様に3ライン同時書き込み3ライン飛び越し走査で生成している。液晶の応答が白表示で遅く、黒表示で速いアンパランスな特性の場合には、本実施例のように、フレームレートを3倍化して、黒表示期間を短くし、白表示期間を長くすることで、応答特性の差を補正することができる。同様に図6は120Hz分を黒表示に割り当てた例を示す。この例は液晶の応答が白表示で速く、黒表示で遅い場合に有効である。

【0012】(実施例3) 図7は4ライン同時書き込み、4ライン飛び越し走査を行った場合の、あるライン走査期間における走査状態を示す。701は4ラインの現走査線群、702は4ラインの次走査線群であり、両走査線群は互いに隣接している。4ライン同時に映像を書き込み、4ライン飛び越して走査しているため、1フレームを走査する時間は図1の1/4で済むことになる。例えば、解像度がVGAであれば垂直解像度が160ライン分に、XGAであれば192ライン分に減少するが、フレームレートは4倍の240Hzを確保できる。

【0013】図8は4ライン同時書き込み、4ライン飛び越し走査によって確保した240Hzのフレームレートの60Hz分を黒表示に割り当てた例を示す。黒表示も同様に4ライン同時書き込み4ライン飛び越し走査で生成している。液晶の応答が白表示で遅く、黒表示で速いアンパランスな特性の場合には、本実施例のように、フレームレートを4倍化して、黒表示期間を短くし、白表示期間を長くすることで、応答特性の差を補正することができる。

【0014】図9は120Hzを黒表示に割り当て、その割合を2/4にした例であり、黒表示のタイミングは交互に行

ってもよい。

【0015】図10は180Hzを黒表示に割り当て、その割合を3/4とした例であり、液晶の応答が白表示で速く、黒表示で遅い場合に有効である。

(実施例4) 図11は2ライン同時書き込み、1または2ライン飛び越し走査を行った場合の、あるライン走査期間における走査状態を示す。1101は2ラインの現走査線群、1102は2ラインの次走査線群、1103は2ラインの次次走査線群である。同時書き込みライン数と飛び越しライン数は必ずしも一致する必要はなく、この場合、飛び越しライン数が、同時書き込みライン数と等しいか小さい場合の代表例を表している。

【0016】図11の走査方法を説明すると、まず1101を2ライン同時書き込み走査後、1ラインの飛び越しで、1102を2ライン同時に書き込む。その後、2ライン飛び越しして1103を2ライン同時に書き込むと、1101の2ライン目を1102の1ライン目で上書きしたものの、3回のライン走査で、5ライン走査したことになり、任意の走査線数の映像を液晶表示素子の走査線に適合させることができる。例えばVGAの映像をXGAの液晶表示素子へ表示する場合を考えると、VGAの走査線480ラインを、2ライン同時書き込みで、2ライン飛び越し走査を288回、1ライン飛び越し走査を192回行えば、768ラインの走査線を60Hzで形成することができる。あるいは、480ラインのうち半分の240ラインを以て、4ライン同時書き込みを48回、3ライン同時書き込みを192回行えば、240ラインの走査線を768ラインの走査線を120Hzで生成できることになる。

【0017】図12は上記走査を行ってフレームレートを120Hzとし、そのうち60Hzを黒表示に割り当てた例を示す。この場合、実施例1と同様の走査となり、動画質改善に効果大きい。また、同時書き込み走査線数と飛び越し走査線数が水平走査期間毎にランダムに設定可能な走査回路が得られればより柔軟な走査が可能となる。

【0018】(実施例5) 図13は2ライン同時書き込み、4ライン飛び越し走査を行った場合の、あるライン走査期間における走査状態を示す。1301は2ラインの現走査線群、1302は2ラインの次走査線群である。1303は、1301の走査の後、飛び越された2ラインであり、1304は、1302の2ラインの走査の後飛び越される2ラインである。同時書き込み数と飛び越しライン数は必ずしも一致する必要はなく、この場合、飛び越しライン数が、同時書き込みライン数より大きい場合の代表例を表している。

【0019】図13の走査方法を説明すると、まず1301を2ライン同時書き込み走査後、4ラインの飛び越しで1302を2ライン同時に書き込む。この走査を繰り返して1画面走査し終えた後、次の1画面は前画面走査で飛び越した2ライン1303を2ライン同時に書き込み、4ライン飛び越しして1304を走査することを繰り返すことで、フレームレートを4倍の240Hzとすることができる。

【0020】図14は2ライン同時書き込み、4ライン飛び

越し走査の1画面を黒表示に割り当てた例を示す。4ライン飛び越し走査を行うため、次の1画面は現画面の書き込みを更新できない。そのため、図14に示すように、1画面黒表示に割り当てても、全面を黒表示とすることはできず、2ライン毎の黒表示パターンとなる。

【0021】本実施例における方法は、2ライン毎の黒表示パターンが交互に高フレームレートで走査されるため、フリッカの少ない映像を表示できる。

【0022】(実施例6) 図15は2ライン同時書き込み、2ライン飛び越し走査によりフレーム周波数を2倍の120Hzとし、その1画面を上下2分割し、半分は映像書き込み、半分は黒書き込みを120Hzで交互に行う走査例である。実施例1の全面黒表示と異なり、黒表示に空間変調を施しているため、動画表示性能を維持しつつ、フリッカを低減できる。

【0023】図16は1画面を上下4分割、図17は上下6分割の黒横ストライプ表示として空間変調を施した走査を示す。この場合も120Hzで黒横ストライプ表示を切り替えるため、実施例1の全画面黒表示の場合より、フリッカを低減する効果がある。

【0024】(実施例7) 図18は2ライン同時書き込み、2ライン飛び越し走査により、フレーム周波数を2倍の120Hzとし、その1画面を左右に2分割し、半分は映像書き込み、半分は黒書き込みを120Hzで交互に行う走査例である。実施例1の全面黒表示と異なり、黒表示に空間変調を施しているため、動画表示性能を維持しつつ、フリッカを低減できる。

【0025】図19は1画面を左右4分割、図20は左右6分割の黒縦ストライプ表示として空間変調を施した走査を示す。この場合も120Hzで黒縦ストライプ表示を切り替えるため、実施例1の全画面黒表示の場合より、フリッカを低減する効果がある。

【0026】(実施例8) 図21は2ライン同時書き込み、2ライン飛び越し走査により、フレーム周波数を2倍の120Hzとし、その1画面を上下左右に4分割し、対角半分は映像書き込み、逆の対角半分は黒書き込みを120Hzで交互に行う走査例である。実施例1の全面黒表示と異なり、黒表示に空間変調を施しているため、動画表示性能を維持しつつ、フリッカを低減できる。

【0027】図22は1画面を上下左右4分割、図23は上下左右6分割の黒チェッカパターン表示として空間変調を施した走査を示す。この場合も120Hzで黒縦ストライプ表示を切り替えるため、実施例1の全画面黒表示の場合より、フリッカを低減する効果がある。なお、黒データの挿入パターンは必ずしもチェッカパターンである必要はなく、ランダムパターンでもよい。

【0028】(実施例9) 図24は暗い中間調から明るい中間調へ映像が変化した場合における通常60Hzの走査を示す。図中2401は映像信号に対する液晶の理想光学応答波形を示し、2402は実際の液晶の光学応答波形である。

図に示したように、一般に普及している液晶ディスプレイの液晶材料の応答は遅く、1フレーム期間内に応答が完了しないものが多い。そこで、図24のような映像が送られてきた場合、図25のように2ライン同時書き込み、2ライン飛び越し走査を行うことでフレームレートを2倍の120Hzとし、2つのサブフィールドとし、その1サブフィールド走査で液晶の高速応答化フィルターを用いて液晶の応答を加速させることができる。この場合、応答は8ms程度で完了する。この高速応答化フィルターに関する詳細はSID92 DIGESTp601-604を参照されたい。サブフィールドとは、1画面内の複数の画像をいい、例えば、NTSC形式のインターレース信号の偶数フィールド及び奇数フィールドをいう。インターレースの場合は、最初に偶数フィールドが処理され、次に奇数フィールドが処理される。即ち、偶数フィールド及び奇数フィールドで1画面が形成される。一方、ノンインターレース（プログレッシブ）は、走査線を1本ずつ描画して1回で1つの描画を作る。

【0029】図25中の2501は、映像が暗い中間調から明るい中間調へ変化した際に、高速応答化フィルター処理の結果得られた、さらに明るい階調データを挿入し、次のサブフィールド走査で元の明るい中間調データに戻した結果得られる液晶の理想光学応答波形であり、2502は液晶の実際の高速応答波形である。また2503は輝度補償型フィルター処理結果の液晶応答波形であり、その詳細な説明はSID01 DIGESTp998-1001に譲る。いずれの処理にしても、1フレーム期間を2つのサブフィールドにわけ、その1サブフィールドをフィルター処理に割り当てることができるため、例えばテレビゲーム等の液晶ディスプレイにおける映像補正に有効である。

【0030】（実施例10）図26は図24のような映像が送信されてきた際、3ライン同時書き込み、3ライン飛び越し走査を行うことで、フレームレートを3倍の180Hzとし、3つのサブフィールドに分け、各サブフィールドにそれぞれ異なる映像を表示する様子を示している。第1のサブフィールドは実施例9で述べたフィルター処理用に割り当て、第2のサブフィールドは送信映像に戻す。そして第3のサブフィールドは黒表示に割り当て、液晶の応答を高速化すると同時に黒表示による動画の高画質化を図った走査である。

【0031】図中2601はフィルター処理による理想液晶光学応答波形であり、2602は液晶の実際の高速応答波形、2603は輝度補償型フィルターによる実際の液晶の光学応答波形である。本実施例は1フレームを3つのサブフィールドに分割し、液晶の応答特性を補正するサブフィールドと、黒表示用のサブフィールドを設けているため、動画画質向上と応答遅延による輝度の低下を補うことができる。

【0032】（実施例11）図27は通常60Hzの走査で、毎フレーム毎に極性を反転するフレーム反転駆動である。

図中2701が極性波形であり、この場合、極性反転周波数はフレーム周波数の半分の30Hzである。そのため、極性間で液晶に印可される電圧実効値の違いから、フリッカが生じやすい。特に動画表示時に顕著に見受けられる。そこで、図28のように2ライン同時書き込み、2ライン飛び越し走査を行うことで、1フレームを2つのサブフィールドに分割し、それぞれのサブフィールドで正極性と負極性の走査を行う。図28中の2801が極性反転波形である。この場合、極性反転周期は60Hzとなり、フリッカが認識されにくくなるという利点がある。

【0033】（実施例12）図29は2ライン同時書き込み、2ライン飛び越し走査を行うことで、1フレームを2つのサブフィールドに分割し、第1のサブフィールドには映像を書き込み、第2のサブフィールドは黒表示を行う走査を示す。図29中の2901は極性反転波形であり、極性反転周波数は、黒書き込み周波数が60Hzであることを考慮すると、黒表示時に常時同じ極性電圧が印可されることを防ぐため、30Hzで反転させている。そのため、液晶に直流電圧が印可されることなく、動画の高画質化を実現できる。

【0034】また、図30は、3ライン同時書き込み、3ライン飛び越し走査を行うことで、1フレームを3つのサブフィールドに分割し、そのうち2つのサブフィールドを映像表示用に、残り1フィールドを黒表示用に分配した走査の様子を示す図である。図中3001は極性反転波形であり、この場合90Hzである。黒表示周波数は60Hzであるため、黒表示時に直流電圧は印可されることはなく、またフリッカの少ない表示が得られる。

【0035】図31は4ライン同時書き込み、4ライン飛び越し走査を行うことで1フレーム期間を4つのサブフィールドに分割し、そのうち2つのサブフィールドには映像表示を、残り2つのサブフィールドには黒表示走査を行う。図中3101は極性反転波形であり、この場合、120Hzである。映像及び黒書き込み周波数が共に60Hz、極性反転周波数がその2倍であるため、1フレーム期間で映像及び黒表示書き込みと極性反転がすべて完結する。そのため、フリッカレスな高品質動画表示が実現できる。

【0036】（実施例13）図32は1フレームを3つのサブフィールドに分割し、第1のサブフィールドは2ライン同時書き込み、2ライン飛び越して映像を書き込み、第2のサブフィールドは4ライン同時書き込み、4ライン飛び越してさらに映像を書き込み、第3のサブフィールドは4ライン同時書き込み、4ライン飛び越し走査にて黒データを書き込む走査法を示す。

【0037】図中3201は第1のサブフィールドにおける2ラインの現走査線群、3202は2ラインの次走査線群であり、互いに隣接している。3203は第2のサブフィールドにおける4ラインの現走査線群、3204は4ラインの次走査線群である。3205は第3のサブフィールドにおける4ラインの現走査線群、3206は4ラインの次走査線群である。3

207は極性反転波形であり、第1、2のサブフィールドの映像書き込みで常に互いに逆極性で書き込むように反転している。それは、例えばノーマリホワイトモードの液晶表示素子の場合、高実効値電圧で透過率を高めるため、書き込み極性の差が生じやすく、動画表示時にフリッカが起こり易いことを考慮しての措置である。また、この場合、黒書き込みの周波数が60Hzで、極性反転周波数が30Hzとなるため黒書き込み時の直流電圧印加は生じない。そのため直流残像やフリッカの少ない動画表示が行える。

【0038】(実施例14) 図33は1フレームを走査方法の異なる4つのサブフィールドに分割した例を示す。図中3301は第1のサブフィールドにおける2ラインの現走査線群、3302は2ラインの次走査線群であり、3303は第2のサブフィールドにおける4ラインの現走査線群、3304は4ラインの次走査線群、3305は第3のサブフレームにおける8ラインの走査線群、3306は第4のサブフレームにおける8ラインの走査線群である。

【0039】第1のサブフレームにおいては、現走査線群3301を2ライン同時書き込み、2ライン飛び越して、次走査線群3302へと走査を移すながら映像データを書き込み、フレーム周期の1/2で走査を終了する。第2のサブフレームにおいては、現走査線群3303を4ライン同時に書き込んで、4ライン飛び越して、次走査線群3304へと走査を移しつつ映像データを書き込み、フレーム周期の1/4で走査を終え、第3、第4サブフレームは8ライン同時書き込み、8ライン飛び越し走査にて、黒表示走査をフレーム周期の1/8でそれぞれ完了する。

【0040】3307は極性反転波形であり、第1、第2サブフレームは互いに逆極性で走査するように反転している。その理由は、実施例13の場合と同様に、例えばノーマリホワイトモードの液晶表示素子では、高実効値電圧にて液晶の透過率を高めるため、書き込み極性の差が生じやすいためである。また、黒データ書き込み極性は1フレームで完結するため、直流電圧印加は生じない。そのため、直流残像、フリッカの少ない動画表示が行えるという利点がある。

【0041】(実施例15) 図34は1フレームを2つのサブフィールドに分割し、第1のサブフィールドは2ライン同時書き込み、2ライン飛び越し走査にて映像を表示し、第2のサブフィールドは4ライン同時書き込み、4ライン飛び越し走査を行うことで黒表示を行う様子を示す。図中3401は第1の映像走査サブフィールドにおける2ラインの現走査線群、3402は2ラインの次走査線群であり、3403は第2の黒表示走査サブフィールドにおける4ラインの現走査線群、3404は4ラインの次走査線群である。第1のサブフィールド走査は1フレームの半分で完了し、第2のサブフィールドは1フレームの1/4で完了する。そのため、1/4フレーム走査期間に余裕ができる。

【0042】本実施例では、これまでの実施例のよう

に、その期間を走査期間に割り当てるのではなく、液晶の応答時間に割り当てるところに特徴がある。図34は黒への応答は速いが、中間調の応答が遅い液晶の場合の例である。この場合、第1のサブフィールドで映像を書き込んだ後、すぐに第2のサブフィールド走査である黒データで走査すると、液晶が応答しきれず、十分な表示が得られない。そこで、第1のサブフィールドを走査し終えた後、1/4フレーム期間走査を中断し、応答時間を確保した後、第2の黒表示サブフィールド走査を1/4フレーム期間で行う。こうすることで、垂直解像度1/2を維持しつつ、液晶の黒応答と中間調応答との差を低減でき、動画表示特性を向上させることができる。

【0043】(実施例16) 図35は2ライン同時書き込み、2ライン飛び越し走査を行うことで1フレームを2つのサブフィールドに分割し、サブフィールド間、ライン間、隣接画素間で書き込み極性を常に反転するドット反転駆動にて走査する様子を示す。この場合、サブフィールド周波数は2倍の120Hzとなっているため、極性反転周波数は60Hzとなり、極性間の書き込み実効値電圧差がフリッカとして認識されにくくなる。

【0044】図36はあるタイミングで図35のドット反転駆動から、2ライン毎反転駆動に切り替えた際の走査の様子を示している。各画素の反転周波数は、サブフィールド周波数が120Hzであるため、60Hzである。したがって、2ライン毎に極性を反転しても、極性間の書き込み実効値電圧差がフリッカとして認識されにくい。したがって、ライン交流化周波数を小さくでき、消費電力を低減できる。

【0045】図37はあるタイミングで図35のドット反転駆動から、3ライン毎反転駆動に、図38は列毎反転駆動に切り替えた際の走査を示す。これらの場合も極性反転周波数が60Hzとなるため、ライン交流化周波数をこのように小さくしても、極性間の書き込み実効値電圧差がフリッカとして認識されにくい。そのため消費電力を小さくすることができる。

【0046】(実施例17) 図39は2ライン同時書き込み、2ライン飛び越し走査を行うことで1フレームを2つのサブフィールドに分割し、サブフィールド間で2ライン間で書き込み極性を常に反転するコモン反転駆動にて走査する様子を示す。この場合、サブフィールド周波数は2倍の120Hzとなっているため、極性反転周波数は60Hzとなり、極性間の書き込み実効値電圧差がフリッカとして認識されにくくなる。

【0047】図40はあるタイミングで図39のコモン反転駆動から、2ライン毎コモン反転駆動に切り替えた際の走査の様子を示している。各画素の反転周波数は、サブフィールド周波数が120Hzであるため、60Hzである。したがって、2ライン毎に極性を反転しても、極性間の書き込み実効値電圧差がフリッカとして認識されにくい。したがって、ライン交流化周波数を小さくでき、消費電

力を低減できる。

【0048】図41はあるタイミングで図39のコモン反転駆動から、3ライン毎反転駆動に、図42はフレーム毎反転駆動に切り替えた際の走査を示す。これらの場合も極性反転周波数が60Hzとなるため、ライン交流化周波数をこのように小さくしても、極性間の書き込み実効値電圧差がフリッカとして認識されにくい。そのため消費電力を小さくすることができる。

【0049】またコモン反転駆動により、低耐圧ドレインドライバを用いることができるため、低コストに液晶

ディスプレイを構成できる。

【0050】（実施例18）図43は2ライン同時書き込み、2ライン飛び越し走査によって、1フレームを2つのサブフィールドに分割し、そのうち1サブフィールドに黒表示を行った走査と、バックライトの点滅制御を組み合わせた実施例である。バックライトの点滅制御に関する詳細な説明はSID01 DIGEST p990-993を参照されたい。図中の4301～4304は表示領域を4分割した際、上から順に各領域を示している。第1のサブフィールドには映像を書き込み、第2のサブフィールドには黒データを書き込む場合を考えると、表示領域4301は4305のような応答特性で、それに引き続き、4302は4306、4303は4307、4304は4308のように走査順に応答していく。この場合、表示領域4303に着目すると、図43から、表示領域4303を走査後、液晶の透過率応答は次の黒書き込みサブフィールドの中間時点で概ね完了していることから、このタイミング、つまり第2のサブフィールド書き込みが開始して中央を走査する時点にバックライトを点灯する。なお図43におけるバックライトは直下6灯ランプを装備している場合を仮定しているため、この場合、6灯すべ

同時に点灯する。

【0051】次に第2のサブフィールドで黒データを書き込む際、着目表示領域4303は表示領域4301、4302の走査を経て黒データが書き込まれる。この黒表示は応答を完了するまで待つ必要はなく、黒データ書き込み後バックライトを即座に消灯することで同様の効果を得ることができる。ただし、この手順はバックライトの点灯及び消灯が液晶の透過率応答と比較し、十分速い場合に成立する。

【0052】したがって、バックライトの点滅波形を4309のように制御すれば、着目表示領域4303に関しては、応答する過程での映像は表示されず、黒応答もバックライトの消灯速度と等しくなり、動画像はシャープになる。また、着目表示領域4303以外の4301、4302、4303に焦点を移してみる。まず4301、4302であるが、それぞれに対応する応答波形4305、4306から、点灯期間でも概ね黒に近いレベルまで推移しているため、ブランキングの効果を得られる。また4303も概ね所望の透過率に近いため、映像のシャープさは維持されている。

【0053】図43から、バックライトの点灯タイミング

を応答が完了する時点まで待ち、点灯期間を限りなく短くすれば、映像のシャープさはさらに向上するが、明るさを確保できなくなるため、両者の妥協点でバックライトを制御することになる。さらに、高速な液晶を用いた場合のバックライト制御タイミングは次のようになる。

【0054】表示領域4301、4302、4303、4304の高速応答液晶の透過率応答波形は順に4315、4316、4317、4318である。同様に表示領域4303に着目すると、対応する応答波形4317より、第1サブフィールドにて書き込んだ映像に対する応答は、第2サブフィールドの前半で概ね完了している。したがって、このタイミングでバックライトを点灯し、表示領域4303において、第2フィールドの黒書き込みが開始されるタイミングで消灯できる。すなわち、バックライトの制御タイミング波形4319で点灯を制御する。

【0055】着目表示領域4303以外の表示領域4301、4302、4304に焦点を移すと、表示領域4301、4302に対応した液晶の透過率応答波形4315、4316のバックライト点灯期間は、黒に近いレベルに応答している。表示領域4304も、それに対応する透過率応答波形4318から、液晶の応答が速いため、概ね所望の透過率に近い。このことは、応答が速いとさらに動画像がきれいに表示できることを意味している。

【0056】バックライトのタイミングに関しても、バックライトの消灯タイミングは、黒レベルの応答を速くするため、黒書き込みサブフィールド走査開始時点で行うことが望ましいことから、高速応答液晶を用いると、バックライトの点灯が早い段階でできるため、点灯期間を長くすることができる。すなわち、点灯デューティを長くできるため、ピーク点灯レベルを比較的低く抑えることができることになる。

【0057】（実施例19）図44は2ライン同時書き込み、2ライン飛び越し走査を行い、1フレームをサブフィールドに分割し、サブフィールド画面上下半分に黒表示を交互に行う走査と、バックライトの点滅制御を組み合わせた実施例である。

【0058】本実施例のバックライトはランプを6灯装備してあるものとし、各ランプは独立にピーク輝度及び点灯期間を制御可能とする。

【0059】図中の4401～4404は表示領域を4分割した際、上から順に各領域を示している。前記表示領域に、例えば、第1のサブフィールドでは上半分に映像を、下半分に黒データを書き込み、第2のサブフィールドにはその逆で上半分に黒データを、下半分に映像を書き込む場合を考える。図中の4411が上半画面の書き込みに対する理想応答波形で、4412は下半画面のそれである。その際、表示領域4401は4405のような応答特性で、それに引き続き、4402は4406、4403は4407、4404は4408のように走査順に応答していく。この場合、表示領域4402に着目すると、第1のサブフィールド走査で、上半面に映像デ

ータを表示する際、表示領域4402を走査後、液晶の透過率応答4406は現サブフィールドの後半時点で概ね完了していることから、このタイミングでバックライト上部3灯を点灯する。表示領域4403は、現サブフィールド走査では、黒データを書き込むことになる。

【0060】第2のサブフィールド走査では、上半面に黒データ、下半面に映像データを書き込むことになるため、表示領域4402は、黒データを書き込んだ直後にバックライト上部3灯を同時消灯する。表示領域4403は映像書き込み領域となり、4403を映像データで走査後、4403の液晶応答波形である4407より、次の黒データ書き込みサブフィールドの中間部で概ね応答を完了していることから、そのタイミングでバックライト下部3灯を同時点灯する。そして、表示領域4403の黒書き込みサブフィールド走査開始時点でバックライト下部3灯を同時消灯するという制御を行う。4309及び4310はそれぞれ今述べたバックライト上部3灯、下部3灯の点灯制御波形である。

【0061】本実施例の特徴は、上半画面と上部3灯のバックライトで形成される上部表示領域と、下半画面と下部3灯のバックライトで形成される下部表示領域とが異なるタイミングで独立に制御されている点である。実施例18の全点灯では、図43に示したように、全画面の1表示領域にのみ点灯タイミングを合わせることができないが、本実施例では、上下それぞれ1表示領域ずつにタイミングを合わせることができ、点灯タイミングの合う領域が広く確保できる。つまり、上部表示領域に再現される映像は、表示領域4401、4402の液晶透過率応答波形4405、4406とバックライト点灯波形の4309から、応答し終えたくっきりとした映像となり、同様に下部表示領域には、表示領域4403、4404の液晶透過率応答波形4407、4408とバックライト点灯波形4310から、シャープな映像が得られるという利点がある。

【0062】また、1度に点灯するランプ数は実施例18の半分で済むため、ピーク電流を多く流すことができるため、バックライトの点灯効率が向上することに関して有利である。

【0063】(実施例20) 図45は2ライン同時書き込み、2ライン飛び越し走査を行うことで、1フレームを2つのサブフィールドに分割し、そのうち1サブフィールドに液晶高速応答化フィルターもしくは輝度補償フィルターを適用し、かつバックライトを点灯制御した実施例を示す。

【0064】本実施例のバックライトはランプを6灯装備してあるものとし、各ランプは同時に点灯制御する。

【0065】図中4501～4504は表示領域を4分割した場合、それぞれ上から順に各領域を示す。映像が図45(a)のように、暗い中間調から明るい中間調へ変化した場合、映像が変化したフレームの最初のサブフィールド、この場合、4521に液晶高速応答化フィルターによって導出された映像データを挿入することで、液晶の理想透過

率応答は4510のようになり、実際の応答は表示領域4501で4505、順に4502で4506、4503は4507、4504は4508のように高速化される。

【0066】表示領域4503に着目すると、応答波形が4507であることから、次のサブフィールドの前半で概ね応答を終えている。このタイミングでバックライトを点灯するように制御すると、表示領域4503は常に応答期間の映像が表示されないためシャープになる。また応答を1サブフィールド以内に完了させることが比較的容易であり、黒データを書き込まないため、映像が暗くなくという特長がある。

【0067】(実施例21) 図46は従来の液晶表示装置のシステム構成図である。4600は従来液晶表示装置全体を示し、4601は映像信号源、4602は解像度変換回路、4603は液晶駆動回路、4604は液晶表示素子、4605はバックライト制御回路、4606はバックライトである。

【0068】一般に映像信号源4601は図47に示したように、アナログかデジタルかを問わず、テレビやビデオ再生器などに代表される放送映像や記録映像と、パーソナルコンピュータに代表される、メディアに蓄積されたデータを映像化する信号源を言う。

【0069】一方、液晶表示素子4604は表示画素が水平方向と垂直方向のマトリクス状に配置された形態であり、図48に示すような解像度が知られている。

【0070】そのため、図47に示した映像信号を図48に示した液晶表示素子に表示するには、液晶表示素子4604の解像度に適合するように解像度変換を施す必要がある。特に複数の映像信号を1つの液晶表示装置を用いて表示する場合には、図47に示した各映像信号の映像フォーマットを、表示する液晶表示素子の解像度にその都度適合させる必要がある。

【0071】図49は例として解像度XGA (1024×768)の液晶表示素子に各映像信号を表示可能とするシステムの概略を示している。この場合、解像度変換回路4602が、各信号フォーマットからXGAの解像度へ変換し、複数のフォーマットの異なる映像信号を1種の液晶表示素子に表示することを可能としている。

【0072】ここで、例として、映像信号源4601からNTSCフォーマットで送信される映像信号を解像度変換回路4602によってXGAの解像度で再生される際の画質について説明する。

【0073】図50に示すように、通常テレビ映像などのNTSC映像信号は有効走査線約240本、60Hzのインターレースで送信される。しかし、XGAの表示素子は垂直解像度が768本であるため、走査線768本、60Hzの走査に相当する。つまり、 $240 \times 60 = 14400$ 本/秒の水平周波数帯域を $768 \times 60 = 46080$ 本/秒の帯域にアップサンプリングして表示することになる。

【0074】アップサンプリングの方法として、インターレース・プログレッシブ変換、スケーリングなどの信

号処理方法知られているが、これらはいずれも本来存在しない走査線を補完処理で生成しているため、画質は本来の14400本/秒相当を維持するに留まる。

【0075】さらに、このような解像度変換を施した映像を液晶表示素子に表示した場合、特にNTSCではほとんどの映像が動画像であるため、液晶の応答と、液晶表示素子のホールド型の表示特性から、動画ぼやけが生じ、画質が著しく劣化することが指摘されている。

【0076】つまり、液晶表示素子は、パーソナルコンピュータ等の解像度が等しい静止画像は鮮明に表示できるのに対し、NTSCのような異なる解像度の動画像は、解像度変換の適切性と液晶の表示特性の両方が影響して画質を損なう傾向にある。

【0077】ここで、液晶の動画表示に焦点を絞って考えると、本来NTSCに代表される動画映像信号は、ブラウン管型テレビの表示特性（インパルス型）における再生を前提に規格化されており、パーソナルコンピュータでの静止画表示をフリッカレスで表示する液晶ディスプレイにとって必ずしも整合しない。

【0078】したがって、筆者は、液晶ディスプレイが、従来同様、動画表示の際も、パーソナルコンピュータの静止画表示時と同様な表示方法を採用している限り、高画質表示が原理的に困難であると考えた。

【0079】本発明は、以上の観点を元に、液晶表示素子と同等の解像度を有している映像信号は従来同様の表示特性を適用して高画質を維持し、液晶表示素子と解像度の異なる映像信号、特に動画像表示の際には異なる表示方法を採用することで、従来以上の動画高画質を実現するという考えに基づくものである。

【0080】本実施例にて、本発明を実現するシステム構成に関し、以下詳細に述べていく。

【0081】図51はNTSCの映像信号を通常のXGAの走査を行うのではなく、2ライン同時書き込み、2ライン飛び越し走査を行って、フレームレートを2倍（120Hz）とし、その1画面走査を黒データ書き込みに割り当てた例を示す。

【0082】先に述べたように、パーソナルコンピュータ用モニター用途として用いられているXGA解像度の液晶表示素子は、46080本/秒の帯域で走査を行っているため、NTSC映像信号を表示する場合には、14400本/秒の帯域しか必要とせず、その分帯域に余裕がある。そこで、液晶表示素子の2ライン同時書き込み、2ライン飛び越し走査によってアップサンプリングすることで、余った帯域をフレームレートに割り当て、黒書き込みに用いることが可能となったわけである。

【0083】黒を書き込む理由は、ブラウン管型テレビのようなインパルス型の表示特性を得るためであり、ホールド型のディスプレイでこのように黒データを書き込むことで、ブランキングを擬似的に生成する方法は、特開平11-109921号公報等で、動画ぼやけの改善策として

有効であることが知られているためである。

【0084】図52は本実施例にて説明する、前述の2ライン同時書き込み、2ライン飛び越し走査を実現するシステム構成例を示す。5200 は本発明を代表する液晶表示装置を示し、その構成要素である5201は画像信号源、5202は複数回走査データ制御回路、5204は液晶表示素子、5203は液晶駆動・制御回路、5206はバックライト、5205はバックライト制御回路を示す。

【0085】画像信号源5201は図47に示した各種映像信号を生成し、複数回走査データ制御回路5202に映像信号を送信する。

【0086】複数回走査データ制御回路5202は画像信号源5201からの液晶表示素子5204と異なる解像度（帯域）で送られてくる映像信号を複数回走査する（この場合、2ライン同時書き込み2ライン飛び越し走査で2回走査し、そのうち1走査は黒走査する）ことを前提に画像データを加工し、液晶駆動・制御回路5203へ転送する。

【0087】ここで、液晶駆動・制御回路5203は送られてきた映像がどう加工されている映像であるか、液晶表示素子をどのように走査すればよいのかわからないので、複数回走査データ制御回路5202は、図63に示すような加工データの制御情報を、ヘッダとして映像データに付加し、例えば綿線帯域を利用し、図62のような映像フォーマットで転送する（この場合、2ライン同時書き込み2ライン飛び越し走査で2回走査し、そのうち1走査は黒走査するという制御情報）。

【0088】複数回走査データ制御回路5202より転送された制御情報ヘッダ付き映像データは、液晶駆動・制御回路5203に受信され、制御情報ヘッダから制御情報を受け取り、その制御手順に従って液晶表示素子を駆動する（この場合、2ライン同時書き込み2ライン飛び越し走査で2回走査し、そのうち1走査は黒走査する）。

【0089】このような手順で映像データを送受することで、走査回数がパーソナルコンピュータ等の解像度の等しい映像表示の場合には、複数回走査データ制御回路5202が、制御情報ヘッダに、通常と同様1回の走査である旨の情報を付して映像データを送ることで、液晶駆動・制御回路5203がその情報をもとに、制御液晶表示素子の解像度を最大限に活用した表示を行うというような切り替え表示をフレーム単位で容易に実現できる。

【0090】このような切り替え表示は、図65に示すように、様々な映像フォーマット（マルチフォーマット）に適した走査方法で、映像をユーザー提供できるため、ひとつの液晶ディスプレイで、静止画、動画共に高画質表示（マルチコンテンツ対応液晶ディスプレイ）を実現できる。

【0091】以上本実施例のシステム構成を大まかに説明したが、次に現行の液晶表示素子及び液晶駆動回路を用いた低コスト普及型マルチコンテンツ対応液晶ディスプレイを実現する本実施例のシステム構成について詳細

【 0 0 9 2 】図73は図52における複数回走査データ制御回路5202のシステム構成を示す。図中7311はマルチフォーマット入力映像信号、7301は映像信号判定回路、7312は映像判定情報、7313は映像データ、7302はヘッダ生成回路、7303は複数回走査データ生成回路、7314はヘッダ情報、7315は複数回走査データ、7304は映像転送フォーマットに情報を格納するフォーマット、7305は映像情報を転送するためのデータトランスミッタである。

10 5、7416を各ドライバへ出力し、液晶表示素子5204をモード信号7413に応じて駆動する。

【0096】図77、78はゲートドライバ7404の駆動波形を示す。図77は、パーソナルコンピュータ等の静止画像のように垂直解像度が液晶表示素子と一致する信号を表示する、1フレーム期間1画面走査の場合、図78は、NTSCの動画を高画質表示するための、2ライン同時書き込み、2ライン飛び越し走査で、1フレーム期間2画面を走査し、そのうち1画面は黒のブランキング表示に用いた場合の駆動波形である。図77中7701はフレーム開始信号、7702はゲートドライバ7404内のシフトレジスタをシフトするシフトクロック、7703は各ラインの書き込みデータ、7704は液晶表示素子の垂直解像度数分のシフトレジスタビットステータスを示す。ゲートドライバのゲート選択動作は、フレーム開始信号7401のHighレベルをシフトクロック7402の立ち上がりでシフトレジスタのMSB (Most Significant Bit)に取り込むことから始まる。この場合、シフトクロック7705の立ち上がりでシフトレジスタのMSBが1となる。以降、フレーム開始信号7701はLowとなるため、シフトレジスタのMSBには0が取り込まれ、フレーム開始信号のHighレベルを取り込んだシフトレジスタは順番にMSBからLSBへステータスがシフトする。シフトレジスタのステータスビットが1の場合、ゲートは選択状態となるため、選択ラインに映像が書き込まれ、図77の場合、各ライン毎に書き込み、1ライン毎に飛び越して、1フレームを走査する。

【0097】一方、図78の動作は、フレーム開始信号7801をシフトクロック7802中のインクリメントクロック7806、及び選択クロック7705で2回取り込んでいる。ここで、選択クロックとはゲートを選択するための仕様を満足するリーガルなシフトクロックのことであり、もう一方のインクリメントクロックは、シフトレジスタのインクリメントのみを意図した、ゲートドライバの仕様を必ずしも満足しないイリーガルなシフトクロックのことで、本発明では両者を区別して扱うこととする。図78中では7705が選択クロックでHigh幅を大きくとる表記の仕方で区別している。フレーム開始信号7801をシフトクロックでシフトレジスタに取り込む動作で、選択ライン数が決定され、この場合、常に2ラインが同時選択状態となる。同時にシフトクロックは1水平期間内にインクリメントクロックとシフトクロックの計2回入力されている。

るため、2ライン飛び越してシフトされることになる。もちろん、このインクリメントクロック数を2、3と増やすとシフト数が選択クロック1回分とあわせて、3、4と増えて、飛び越しライン数を自由に設定可能であるし、フレーム開始信号7801のHigh期間に前記クロックを2、3と入力することで、選択ライン数が同様に3、4と設定することができるため、nライン同時書き込み、mライン飛び越し走査が実現できる。

【0098】また図78は半フレーム期間で1画面を走査できてしまうため、再度繰り返してフレーム開始信号を入力し、同様なシフトクロックを入力することでもう1画面走査することになる。その際、データは黒のブランキングデータを入力する必要がある。

【0099】以上述べたように、現行のゲートドライバを用いて、そのシフトレジスタ取り込みビット数nとシフトクロックのm倍化で、nラインm飛び越し走査でm回画面を走査し、その数画面に黒のブランキング量を自由に設定し、動画の画質を調整できるシステムが構成できる。尚、プログレッシブの場合は、画像を補完して拡大方向へスケーリングしてもよいし、スケーリングしないで（等倍）画像を間引きしてもよい。

【0100】（実施例22）図53は実施例21の複数回走査データ制御回路5202を液晶駆動・制御回路側に組み込んだ実施例を示す。その具体例として、図66に示すように、従来の画像信号源との互換性を維持した構成が考えられる。図66は画像信号源から様々な映像フォーマットを液晶表示素子の解像度にフォーマット変換した従来システムからの映像信号を、複数回走査データ制御回路5202を液晶駆動・制御回路側に内蔵した本実施例の構成で受信することで互換性を維持可能であることを示している。

【0101】複数ライン同時書き込み、複数ライン飛び越し走査に関しては実施例21と同様であるため、説明は省略する。本実施例の構成は、実施例21における複数回走査データ制御回路5202から液晶駆動・制御回路5203への図62に示したフォーマットのデータ転送を必要としないため、既存の表示装置構成部品との互換性を維持できるという利点がある。

【0102】（実施例23）図54は実施例21の複数回走査データ制御回路5202を画像信号源側に組み込んだ実施例を示す。

【0103】本実施例の具体的な例として、図67が挙げられる。図67は携帯型ゲーム機システムを構成する液晶表示装置の例である。図67に示すように携帯型ゲーム機における液晶表示装置は画像信号源が特定のデータフォーマットでのみ定義された信号を表示するため、複数回走査データ制御回路5202はその信号のみをサポートすればよく、回路を簡略化できる。その結果、画像信号源側の回路全体も低規模に構成できるため、液晶表示装置の低コスト化が実現できるという利点がある。

【0104】（実施例24）図55は実施例21の複数回走査データ制御回路5202を2つに分け、その一方である複数回走査データ制御回路1(5501)を画像信号源側へ、もう一方の複数回走査データ制御回路2(5502)を液晶駆動・制御回路側へ組み込んだ実施例を示す。

【0105】その具体例として、図68に示すような構成が考えられる。図68は従来の解像度変換回路4602に複数回走査データ制御回路1(5501)を組み込み、共通機能を提供する要素、例えばフレームメモリ等を共有化し、既存の資源を有効に活用しながら、複数回走査データ制御を行うことを可能としている。もう一方の複数回走査データ制御回路2(5502)では、一旦送信されたデータをフレームメモリに蓄積し、複数回走査のためのデータ制御を行うことで、複数回走査データ制御回路1と複数回走査データ制御回路2のデータ転送量を減らし、かつ非同期化することが可能となる。

【0106】本実施例の構成を取ると、映像の変化がない、つまり静止画を表示している場合には、一旦データは複数回走査回路2(5502)のフレームメモリに蓄積されているため、両者のデータ転送は不要となり、消費電力を低減できるという利点がある。

【0107】（実施例25）図58はNTSCの映像信号を通常のXGAの走査を行うのではなく、2ライン同時書き込み、2ライン飛び越し走査を行って、1フレームを2つのサブフィールドに分割し、その1サブフィールドを高速応答フィルタ処理に割り当てた例を示す。

【0108】先に述べたように、XGA液晶表示素子は46080本/秒の帯域で走査を行うため、NTSC映像信号を表示するには14400本/秒の帯域しか必要ない。そこで、液晶表示素子の2ライン同時書き込み、2ライン飛び越し走査によってアップサンプリングすることで、余った帯域をフレームレートに割り当て、高速応答フィルタ処理に用いることが可能となったわけである。

【0109】図58は本実施例にて説明する、前述の2ライン同時書き込み、2ライン飛び越し走査を実現するシステム構成を示す。5800は本発明を代表する液晶表示装置を示し、その構成要素である5801は画像信号源、5801はサブフィールドデータ制御回路、5804は液晶表示素子、5803は液晶駆動・制御回路、5806はバックライト、5805はバックライト制御回路を示す。画像信号源5801は図47に示した各種映像信号を生成し、サブフィールドデータ制御回路5802に映像信号を送信する。サブフィールドデータ制御回路5802は画像信号源5801からの液晶表示素子5804と異なる解像度（帯域）で送られてくる映像信号をサブフィールド走査する（この場合、2ライン同時書き込み2ライン飛び越し走査で2回走査し、そのうち1走査は応答高速化フィルタを施す）ことを前提に画像データを加工し、液晶駆動・制御回路5803へ転送する。ここで、液晶駆動・制御回路5803は送られてきた映像がどう加工されている映像であるか、液晶表示素子をどの

ように走査すればよいのかかわらないので、サブフィールドデータ制御回路5802は、図64に示すような加工データの制御情報を、ヘッダとして映像データに付加し、図62のような映像フォーマットで転送する（この場合、2ライン同時書き込み2ライン飛び越し走査で2回走査し、そのうち1走査は高速応答フィルター処理するという制御情報）。サブフィールドデータ制御回路5802より転送された制御情報ヘッダ付き映像データは、液晶駆動・制御回路5803に受信され、制御情報ヘッダから制御情報を受け取り、その制御手順に従って液晶表示素子を駆動する（この場合、2ライン同時書き込み2ライン飛び越し走査で2回走査し、そのうち1走査は高速応答フィルター処理する）。

【0110】このような手順で映像データを送受することで、走査回数がパーソナルコンピュータ等の解像度の等しい映像表示の場合には、サブフィールド走査データ制御回路5802が、制御情報ヘッダに、通常と同様1回の走査である旨の情報を付して映像データを送ることで、液晶駆動・制御回路5803がその情報をもとに、制御液晶表示素子の解像度を最大限に活用した表示を行うというような切り替え表示をフレーム単位で容易に実現できる。このような切り替え表示は、図69に示すように、様々な映像フォーマット（マルチフォーマット）に適した走査方法で、映像をユーザー提供できるため、ひとつの液晶ディスプレイで、静止画、動画共に高画質表示（マルチコンテンツ対応液晶ディスプレイ）を実現できる。

【0111】以上本実施例のシステム構成を大まかに説明したが、次に現行の液晶表示素子及び液晶駆動回路を用いた低コスト普及型マルチコンテンツ対応液晶ディスプレイを実現する本実施例のシステム構成について詳細に説明する。

【0112】図79は図58におけるサブフィールドデータ制御回路5802のシステム構成を示す。図中7911はマルチフォーマット入力映像信号、7901は映像信号判定回路、7912は映像判定情報、7913は映像データ、7902はヘッダ生成回路、7903はサブフィールドデータ生成回路、7914はヘッダ情報、7915はサブフィールドデータ、7904は映像転送フォーマットに情報を格納するフォーマット、7905は映像情報を転送するためのデータトランスミッタである。

【0113】図47に示したような映像マルチフォーマットに対応するため、サブフィールドデータ制御回路5802は、まず入力映像信号7911を映像信号判定回路7901で映像フォーマットを判定し、表示対象である液晶表示素子5804に適合し、その特性を十分活用できるように、走査方法、黒ブランキングデータ、極性反転周期、駆動方式、画像処理フィルタのフィルタオプション、ガンマ設定など図64に示したような制御情報7912を抽出し、表示データ7913と共にそれぞれヘッダ生成回路7902、サブフィールドデータ生成回路7903に送りこむ。ヘッダ生成回

路7902は制御情報からヘッダを生成し、サブフィールドデータ生成回路7903は液晶表示素子5804に適合するように映像データ処理する。サブフィールドデータ生成回路7903では、液晶表示素子5804の特性を活用するため、例えば階調制御やFRC、エッジ強調フィルター等の画像処理を施してもよい。サブフィールドデータ生成回路7903で生成された映像データ7915は、ヘッダ7914と共にフォーマット7904で結合され、映像同期信号（図示せず）とともにデータトランスミッタ7905へ転送される。データトランスミッタ7905は、従来の液晶ディスプレイのインターフェースとして広く用いられているLVDSインターフェースや、CMOSインターフェース等でサポートされ、伝送信号7917を生成し、液晶駆動・制御回路5803へ伝送する。

図80は液晶駆動・制御回路5803、及び液晶表示素子5804からなる構成図である。図中8001は図80中7905から転送されるデータ7917を受信するデータレシーバであり、ヘッダ情報8012と映像データ8011に分割する。8002はヘッダ解析回路であり、ヘッダ情報8012から、タイミング制御回路8003のモード設定信号8013を出力し、タイミング制御回路8003の動作モードを決定する。この場合、動作モードは液晶表示素子5804の特性を最大限に活用するため、様々なパラメータが含まれている。タイミング制御回路8003は、液晶表示素子5804のゲート線を駆動するゲートドライバ、ドレイン線を駆動するドレインドライバを制御する制御信号、それぞれ8015、8016を各ドライバへ出力し、液晶表示素子5804をパラメータ信号8013に応じて駆動する。液晶表示装置における複数ライン同時書き込み、複数ライン飛び越し走査に関するタイミングは、実施例21と同様であるため説明は省略する。

【0114】以上、1フレームを複数のサブフィールドに分割することで、サブフィールドを高速応答化フィルタや階調制御等に活用することで、様々な映像フォーマットでも、それに応じた、またユーザーの好みに応じた画質向上させる信号処理を行うことができる利点がある。

【0115】（実施例26）図59は実施例25のサブフィールドデータ制御回路5802を液晶駆動・制御回路側に組み込んだ実施例を示す。その具体例として、図70に示すように、従来の画像信号源との互換性を維持した構成が考えられる。図70は画像信号源から様々な映像フォーマットを液晶表示素子の解像度にフォーマット変換した従来システムからの映像信号を、サブフィールドデータ制御回路5802を液晶駆動・制御回路側に内蔵した本実施例の構成で受信することで互換性を維持可能であることを示している。

【0116】本実施例の構成は、サブフィールドデータ制御回路5802から液晶駆動・制御回路5803への図62に示したフォーマットのデータ転送を必要としないため、既存の表示装置構成部品との互換性を維持できるという利

点がある。

【0117】(実施例27) 図60は実施例25のサブフィールドデータ制御回路を画像信号源側に組み込んだ実施例を示す。本実施例の具体的な例として、図67が挙げられる。図67は携帯型ゲーム機システムを構成する液晶表示装置の例である。図67に示すように携帯型ゲーム機における液晶表示装置は画像信号源が特定のデータフォーマットでのみ定義された信号を表示するため、サブフィールドデータ制御回路5802はその信号のみをサポートすればよく、回路を簡略化できる。その結果、画像信号源側の回路全体も低規模に構成できるため、液晶表示装置の低コスト化が実現できるという利点がある。

【0118】(実施例28) 図68はサブフィールドデータ制御回路を2つに分け、その一方であるサブフィールドデータ制御回路1(6101)を画像信号源側へ、もう一方のサブフィールドデータ制御回路2(6102)を液晶駆動・制御回路側へ組み込んだ実施例を示す。その具体例として、図72に示すような構成が考えられる。図72は従来の解像度変換回路にサブフィールドデータ制御回路1を組み込み、共通機能を提供する要素、例えばフレームメモリ等を共有化し、既存の資源を有効に活用しながら、サブフィールドデータ制御を行うことを可能としている。もう一方のサブフィールドデータ制御回路2では、一旦送信されたデータをフレームメモリに蓄積し、サブフィールド走査のためのデータ制御を行うことで、サブフィールドデータ制御回路1とサブフィールドデータ制御回路2のデータ転送量を減らし、かつ非同期化することが可能となる。

【0119】本実施例の構成を取ると、映像の変化がない、つまり静止画を表示している場合には、一旦データはサブフィールド回路2(7202)のフレームメモリに蓄積されているため、両者のデータ転送は不要となり、消費電力を低減できるというメリットがある。

【0120】(実施例29) 図81は実施例21~24までのシステム構成にバックライト点滅制御を組み合わせて、さらに動画像をシャープにする本実施例の走査とバックライトの点灯タイミングを示す図である。

【0121】図81は2ライン同時書き込み、2ライン飛び越し走査により、1フレーム期間に2画面走査を行う場合に、一般に普及している液晶ディスプレイの透過率応答特性(通常応答)と、高速応答を示す液晶の場合(高速応答)におけるバックライトの点灯制御タイミングをそれぞれ示してある。通常応答の場合、第n、n+1ラインに着目して、バックライトの点灯制御を考えてみる。図81より、第1走査画面の第n、n+1ラインは、同時書き込み終了時から応答し始め、この場合、第2回目の画面走査開始時点で概ね応答を完了するため、このタイミングでバックライトを点灯する。そして、第2走査黒書き込み画面の第n、n+1ライン同時書き込み時にバックライトを消灯する。そうすると、第n、n+1ラインは応答過程の

表示がバックライトを消灯しているため認識されず、動画像がシャープになる。ただし、応答が遅いため、点灯期間を長く確保することができないので、ピーク輝度を上げて、明るさを維持する制御を施す。高速応答の場合には、第n、n+1ラインにタイミングを合わせることを考えると、応答が同画面走査期間の最後付近ですでに応答を終えているため、このタイミングで点灯し、第2の黒書き込み走査が第n、n+1ラインを書き終えた時点で消灯させることになる。したがって、図81に示すように、応答が速いと点灯期間を長く確保できるため、ピーク輝度を低くすることができ、インバータの駆動特性に余裕ができることになる。

【0122】システム構成は、図58~61におけるバックライト制御回路5805により、液晶の応答遅延パラメータから平均輝度を維持できるようにピーク輝度を設定し、点灯制御することで実現している。

【0123】理想的には少なくともこの場合、1/2フレームで、つまり8ms以内に応答を完了する必要があるが、20ms(通常応答)程度であっても、本点灯制御の効果は確認できた。つまり、バックライトの点灯制御と組み合わせると、黒への立下りがバックライトの応答に取って代わるため、走査による黒書き込みを補う効果となると同時に常時点灯しないため、消費電力を低減できる。

【0124】(実施例30) 図82は実施例25~28までのシステム構成にバックライト点灯制御を組み合わせて、動画像をシャープに見せる本実施例の走査とバックライトの点灯タイミングを示す図である。

【0125】図82は2ライン同時書き込み、2ライン飛び越し走査により、1フレーム期間を2つのサブフィールドに分割し、第1のサブフィールドに高速化フィルタを施すことで1/2フレーム以内に応答を完結させ、その透過率遷移期間にバックライトを消灯し、応答完了時に点灯することで映像をシャープにする本実施例の説明図である。

【0126】図82のように、映像が暗い中間調から明るい中間調へ変化した場合、第n、n+1ラインに着目すると、応答遅延はほぼ1/2フレーム期間であるため、第n、n+1ラインを走査後、1/2フレーム期間(約8ms)後にバックライトを点灯することで、第n、n+1ラインに関しては映像が鮮明になる。またバックライトの点灯期間が比較的長く取れることから、ピーク輝度に余裕ができ、消費電力を抑える必要がある用途に有利である。

【0127】

【発明の効果】本発明によれば、1フレーム期間分の画像データにブランキングデータを挿入することにより、1フレーム期間内に画像データとブランキングデータとを表示するために、動画ぼやけ等に起因する画質劣化を抑制するという効果を奏する。さらに、本発明によれば、任意の表示素子に1フレーム期間内に画像データと

ブランキングデータとが表示されるようにラインを選択することにより、ドレインドライバ数の増大を抑制するため、構造の大型化・複雑化を抑制するという効果を奏する。

【図面の簡単な説明】

【図1】 60Hzの画面走査図

【図2】 2ライン同時書き込み、2ライン飛び越し走査でフレームレート120Hzの実施例1における画面走査図

【図3】 2ライン同時書き込み、2ライン飛び越し走査でフレームレート120Hzの画面走査で交互に黒表示を挿入した実施例1における走査

【図4】 3ライン同時書き込み、3ライン飛び越し走査でフレームレート180Hzの実施例2における画面走査図

【図5】 3ライン同時書き込み、3ライン飛び越し走査でフレームレート180Hzの画面走査でそのうち1回黒表示を挿入した実施例2における走査

【図6】 3ライン同時書き込み、3ライン飛び越し走査でフレームレート180Hzの画面走査でそのうち2回黒表示を挿入した実施例2における走査

【図7】 4ライン同時書き込み、4ライン飛び越し走査でフレームレート240Hzの実施例3における画面走査図

【図8】 4ライン同時書き込み、4ライン飛び越し走査でフレームレート240Hzの画面走査でそのうち1回黒表示を挿入した実施例3における走査

【図9】 4ライン同時書き込み、4ライン飛び越し走査でフレームレート240Hzの画面走査でそのうち2回黒表示を挿入した実施例3における走査

【図10】 4ライン同時書き込み、4ライン飛び越し走査でフレームレート240Hzの画面走査でそのうち3回黒表示を挿入した実施例3における走査

【図11】 2ライン同時書き込み、1もしくは2ライン飛び越し走査でフレームレート120Hzの実施例4における画面走査図

【図12】 2ライン同時書き込み、1もしくは2ライン飛び越し走査でフレームレート120Hzの画面走査でそのうち1回黒表示を挿入した実施例4における走査

【図13】 2ライン同時書き込み、4ライン飛び越し走査でフレームレート240Hzの実施例5における画面走査図

【図14】 2ライン同時書き込み、4ライン飛び越し走査でフレームレート240Hzの実施例5における画面走査でそのうち2回黒表示を挿入した図

【図15】 2ライン同時書き込み、2ライン飛び越し走査でフレームレート120Hzの実施例6における画面走査でそのうち上下半画面交互に黒表示を挿入した図

【図16】 2ライン同時書き込み、2ライン飛び越し走査でフレームレート120Hzの実施例6における画面走査でそのうち1/4黒横ストライプ表示とした図

【図17】 2ライン同時書き込み、2ライン飛び越し走査でフレームレート120Hzの実施例6における画面走査でそのうち1/6黒横ストライプ表示とした図

【図18】 2ライン同時書き込み、2ライン飛び越し走査でフレームレート120Hzの実施例7における画面走査でそのうち左右半画面交互に黒表示を挿入した図

【図19】 2ライン同時書き込み、2ライン飛び越し走査でフレームレート120Hzの実施例7における画面走査でそのうち1/4黒縦ストライプ表示とした図

【図20】 2ライン同時書き込み、2ライン飛び越し走査でフレームレート120Hzの実施例7における画面走査でそのうち1/6黒縦ストライプ表示とした図

10 【図21】 2ライン同時書き込み、2ライン飛び越し走査でフレームレート120Hzの実施例8における画面走査でそのうち1/4チェッカ黒表示を挿入した図

【図22】 2ライン同時書き込み、2ライン飛び越し走査でフレームレート120Hzの実施例8における画面走査でそのうち1/16チェッカ黒表示を挿入した図

【図23】 2ライン同時書き込み、2ライン飛び越し走査でフレームレート120Hzの実施例8における画面走査でそのうち1/36チェッカ黒表示を挿入した図

20 【図24】 実施例9において60Hz走査時の映像変化と液晶透過率応答波形

【図25】 実施例9において120Hz走査時の映像変化と高速化された液晶透過率応答波形

【図26】 実施例10において180Hz走査時の映像変化と高速化後黒書き込みによる液晶透過率応答波形

【図27】 実施例11における60Hz走査と書き込み極性

【図28】 実施例11における120Hz走査と書き込み極性

【図29】 実施例12における120Hz走査1/2黒表示と書き込み極性

30 【図30】 実施例12における180Hz走査1/3黒表示と書き込み極性

【図31】 実施例12における240Hz走査2/4黒表示と書き込み極性

【図32】 実施例13におけるサブフィールド間で異なる走査と書き込み極性

【図33】 実施例14におけるサブフィールド間で異なる走査と書き込み極性

【図34】 実施例15におけるサブフィールド間で異なる走査と書き込み極性

【図35】 実施例16における常時ドット反転駆動

40 【図36】 実施例16における常時ドット反転駆動から2ライン毎反転駆動への切り替え

【図37】 実施例16における常時ドット反転駆動から3ライン毎反転駆動への切り替え

【図38】 実施例16における常時ドット反転駆動から列毎反転駆動への切り替え

【図39】 実施例17における常時ラインコモン反転駆動

【図40】 実施例17における常時ラインコモン反転駆動から2ライン毎コモン反転駆動への切り替え

50 【図41】 実施例17における常時ラインコモン反転駆動から3ライン毎コモン反転駆動への切り替え

【図42】実施例17における常時ラインコモン反転駆動からフレーム毎コモン反転駆動への切り替え

【図43】実施例18における120Hz走査1/2黒表示とバックライト点灯制御

【図44】実施例18における120Hz走査上下半面黒表示とバックライト点灯制御

【図45】実施例20における120Hz走査と高速応答化フィルタ

【図46】実施例21における従来の液晶表示装置

【図47】実施例21における映像フォーマット

【図48】実施例21における液晶表示素子の解像度

【図49】実施例21における従来の液晶表示装置

【図50】実施例21におけるNTSCからXGAへの解像度変換

【図51】実施例21におけるNTSCからXGAへの解像度変換と、残余帯域の黒表示

【図52】本発明実施例21のシステム構成図

【図53】本発明実施例22のシステム構成図

【図54】本発明実施例23のシステム構成図

【図55】本発明実施例24のシステム構成図

【図56】NTSCからXGAへの解像度変換

【図57】NTSCからXGAへの解像度変換と、サブフィールド化

【図58】本発明実施例25のシステム構成図

【図59】本発明実施例26のシステム構成図

【図60】本発明実施例27のシステム構成図

【図61】本発明実施例28のシステム構成図

【図62】データ転送フォーマット

【図63】ヘッダ情報

【図64】ヘッダ情報

【図65】本発明実施例21の適用例

【図66】本発明実施例22の適用例

【図67】本発明実施例23の適用例

【図68】本発明実施例24の適用例

【図69】本発明実施例25の適用例

【図70】本発明実施例26の適用例

【図71】本発明実施例27の適用例

【図72】本発明実施例28の適用例

【図73】複数回表示データ制御回路内部構成図

【図74】液晶駆動・制御回路内部構成図

【図75】複数回表示データ生成例

【図76】複数回表示データ生成例

【図77】ゲート制御信号タイミングチャート

【図78】ゲート制御信号タイミングチャート

【図79】サブフィールドデータ制御回路内部構成図

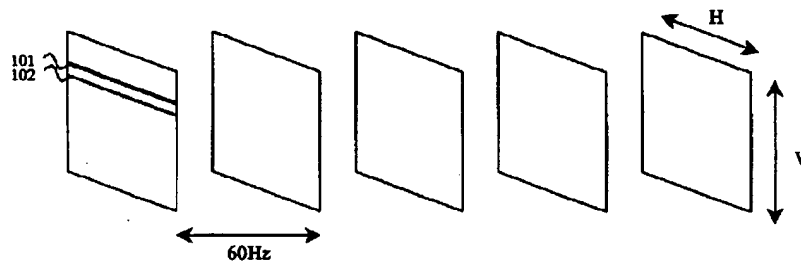
【図80】液晶駆動・制御回路内部構成図

【図81】複数回走査とバックライト点灯制御タイミングチャート

【図82】サブフィールド走査とバックライト点灯制御タイミングチャート

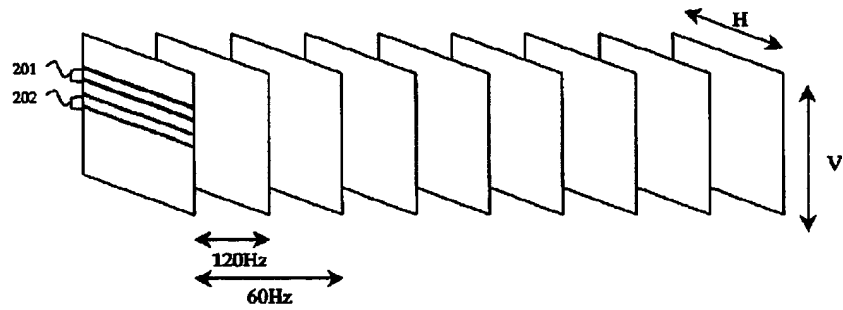
【図1】

図1



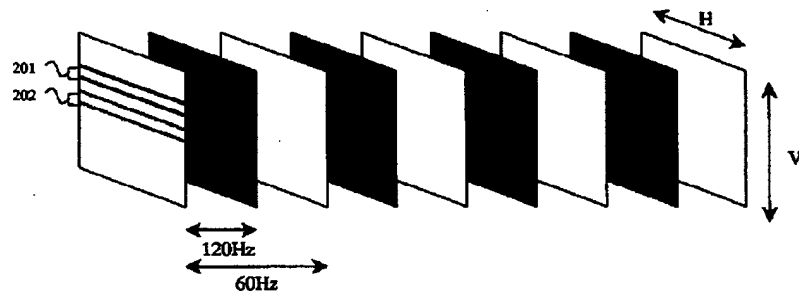
【図2】

図2



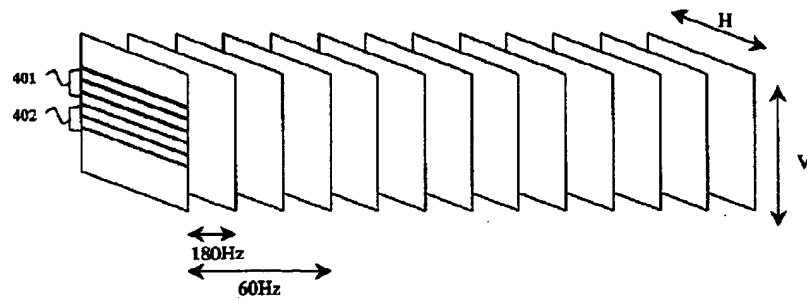
【図3】

図3



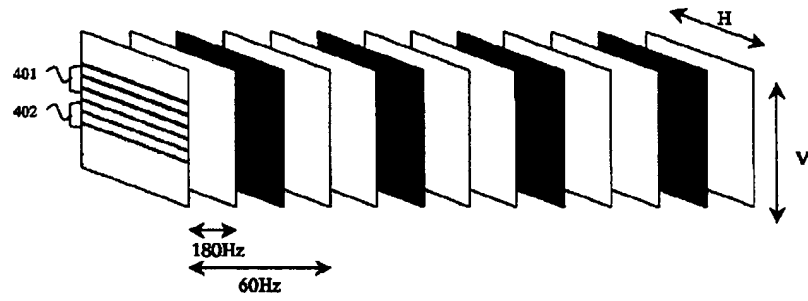
【図4】

図4



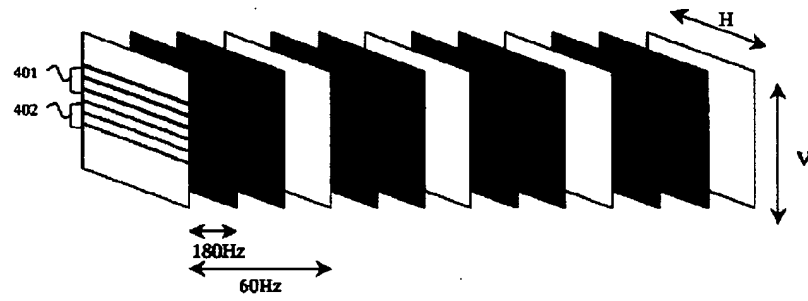
【図5】

図5



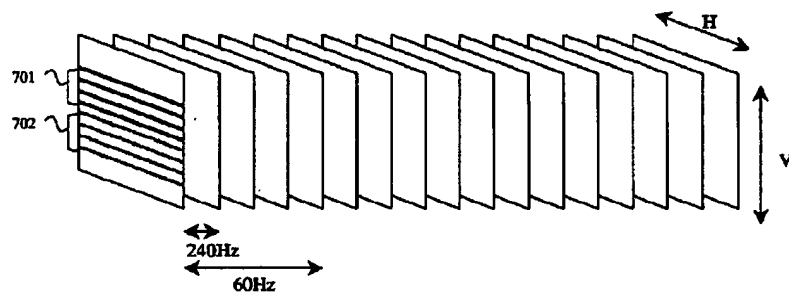
【図6】

図6

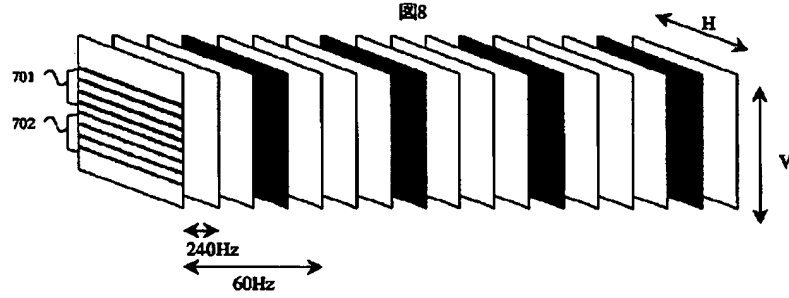


【図7】

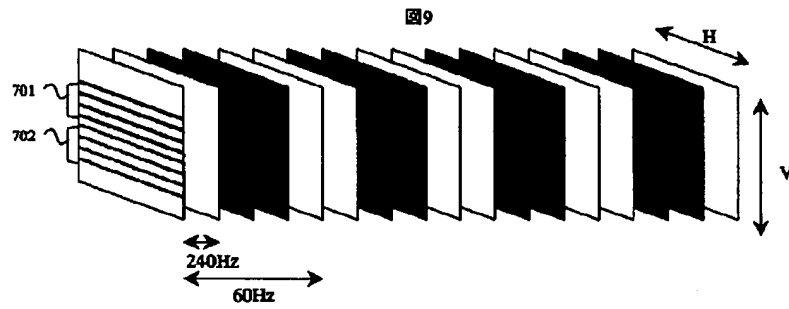
図7



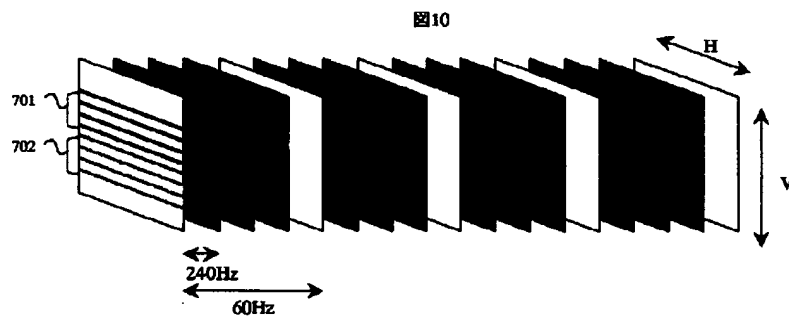
【図8】



【図9】

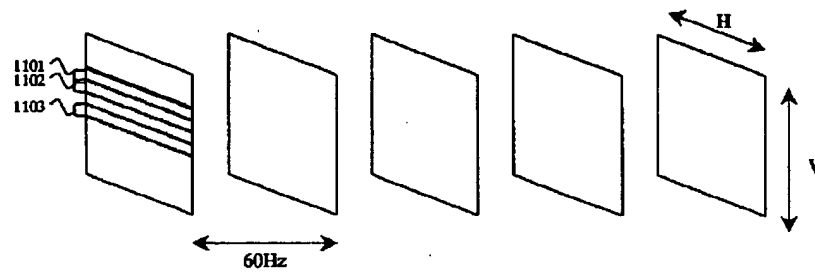


【図10】



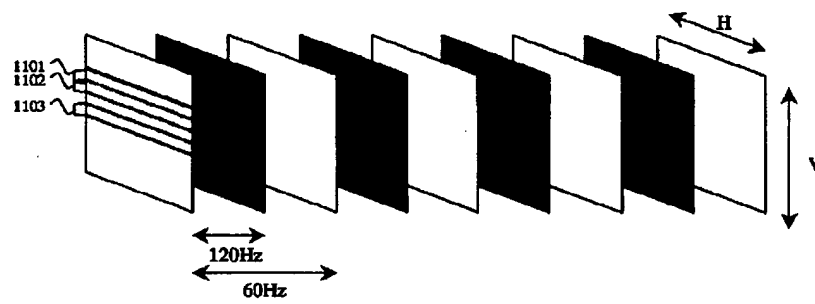
【図11】

図11



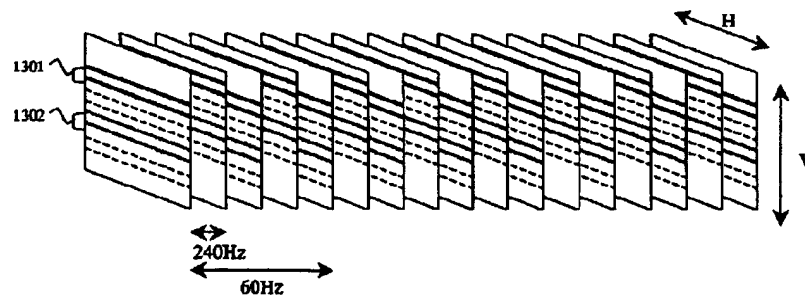
【図12】

図12



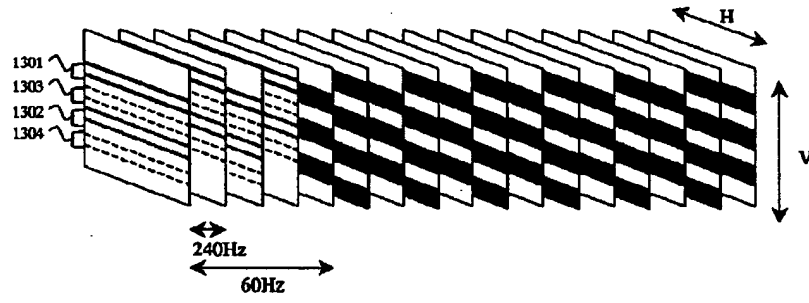
【図13】

図13



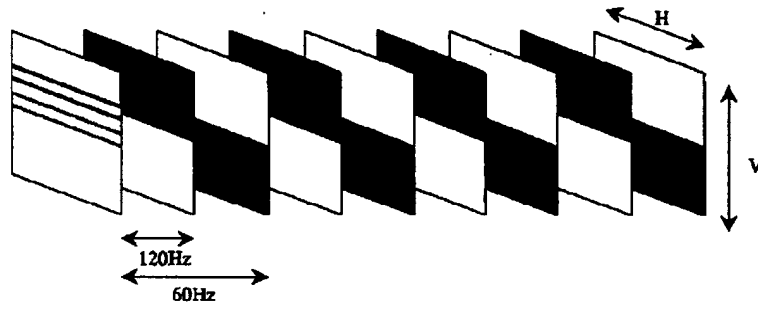
【図14】

図14



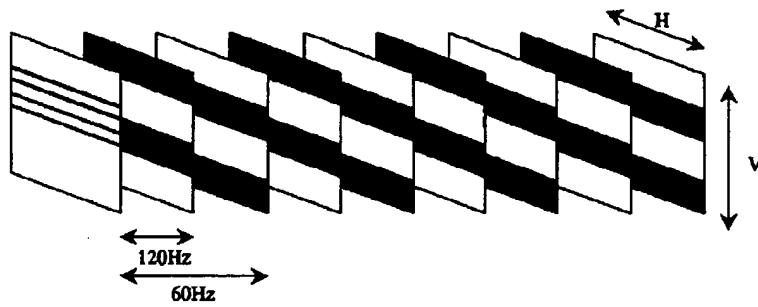
【図15】

図15



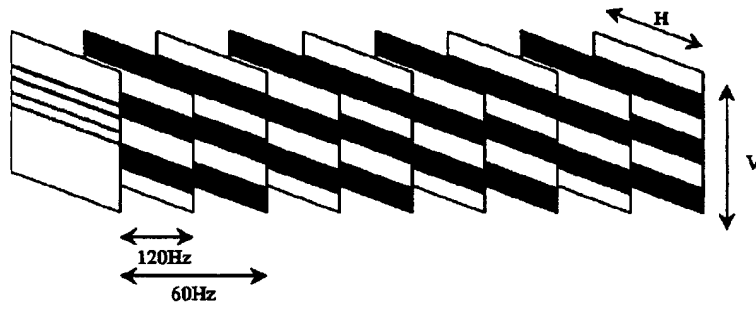
【図16】

図16



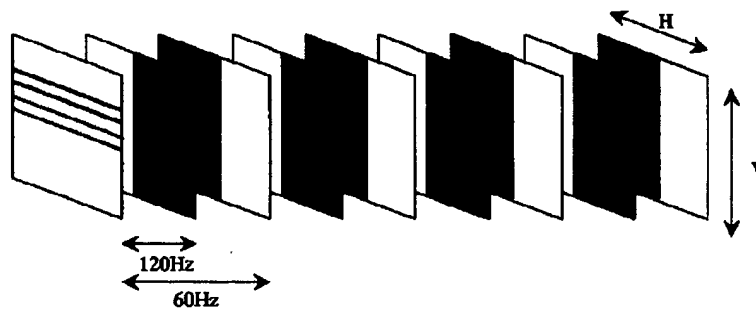
【図17】

図17



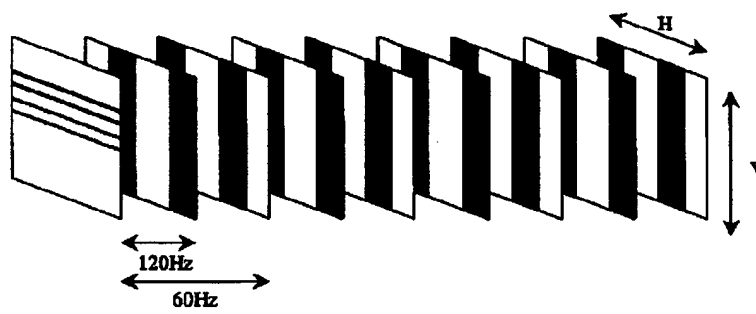
【図18】

図18



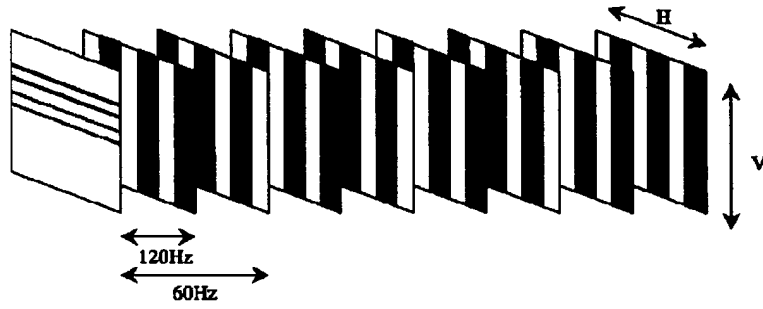
【図19】

図19



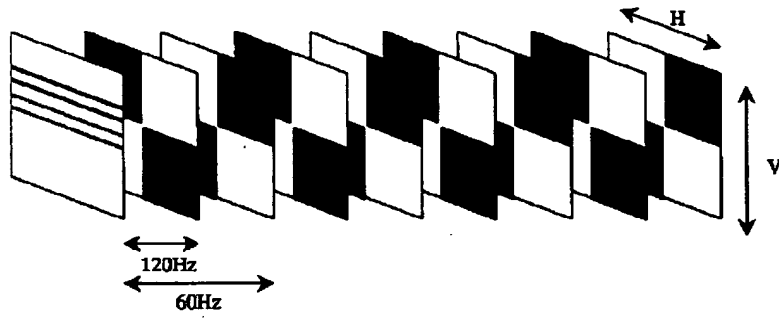
【図20】

図20



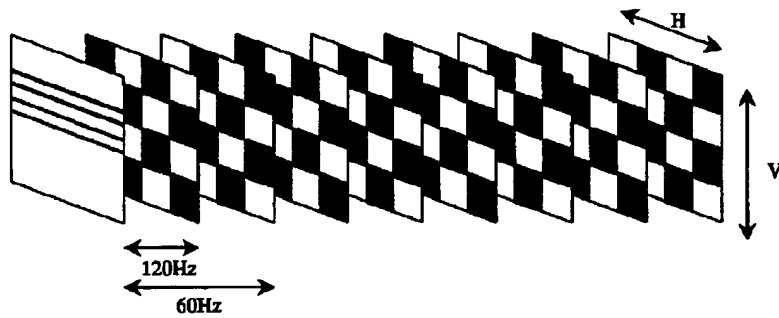
【図21】

図21



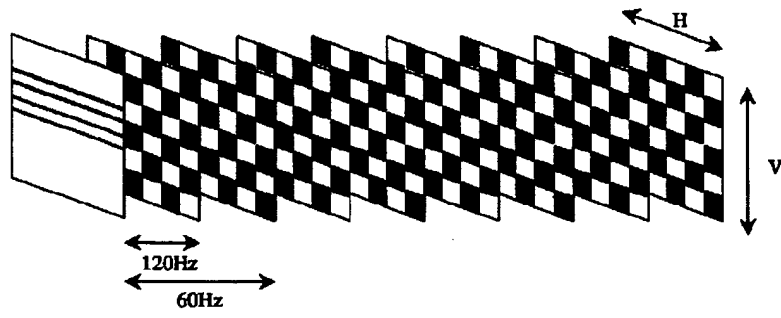
【図22】

図22



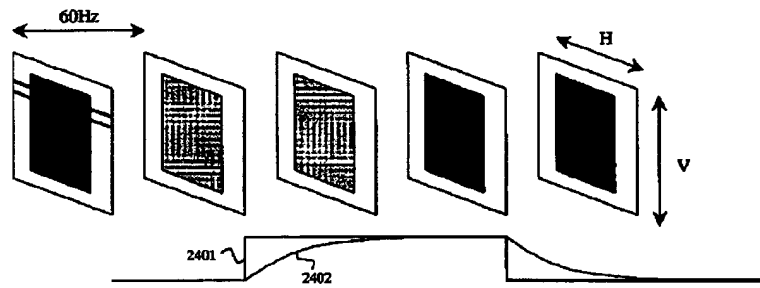
【図23】

図23



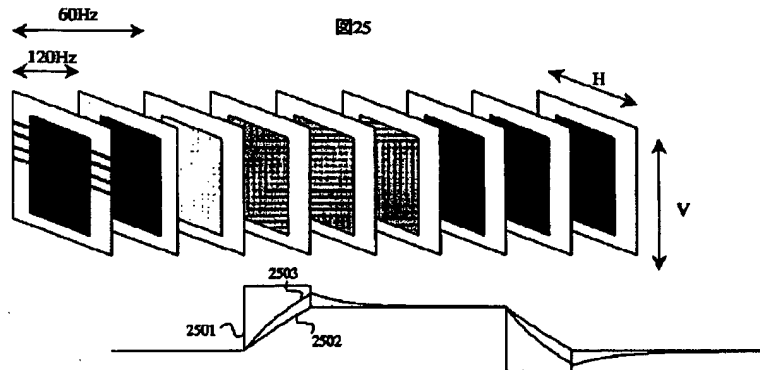
【図24】

図24



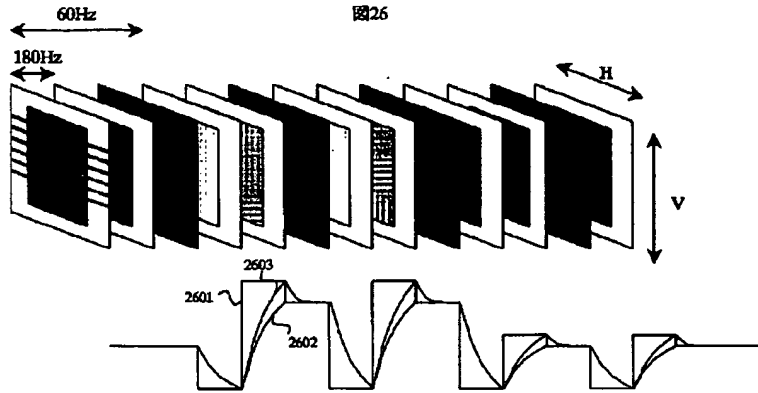
【図25】

図25



【図26】

図26



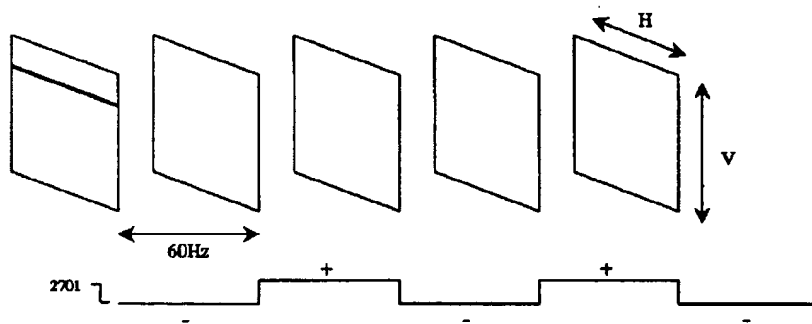
【図62】

図62

ヘッダ	垂直同期期間
画面 領域(1行)	表示データ

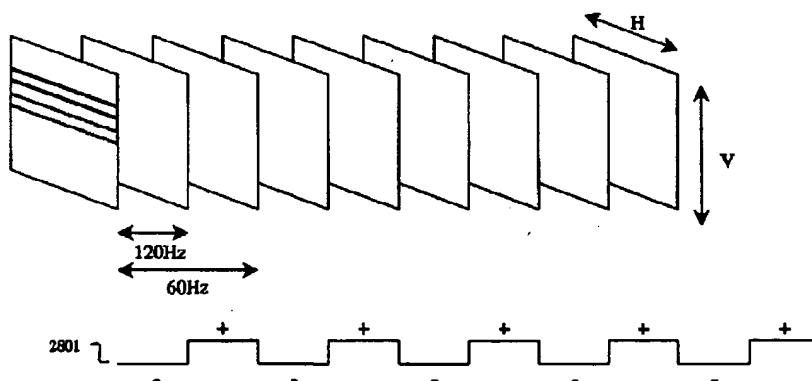
【図27】

図27



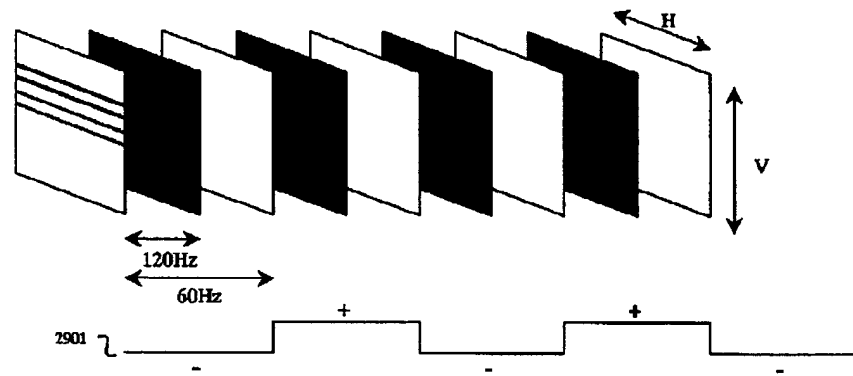
【図28】

図28



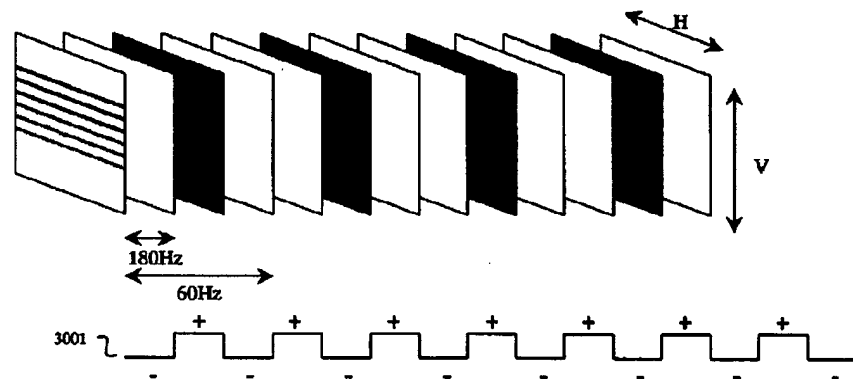
【図29】

図29



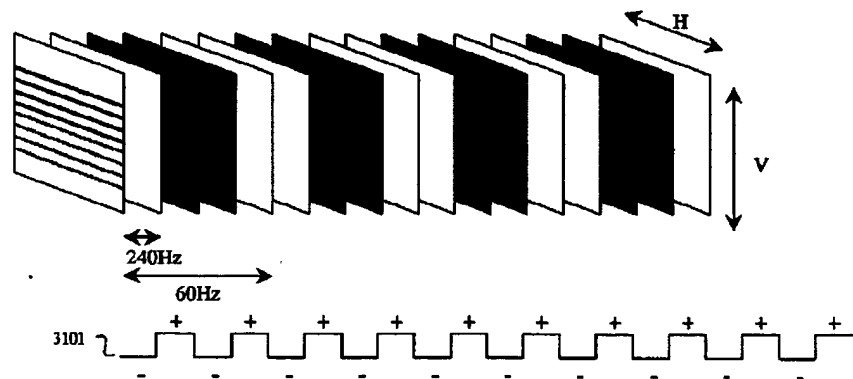
【図30】

図30



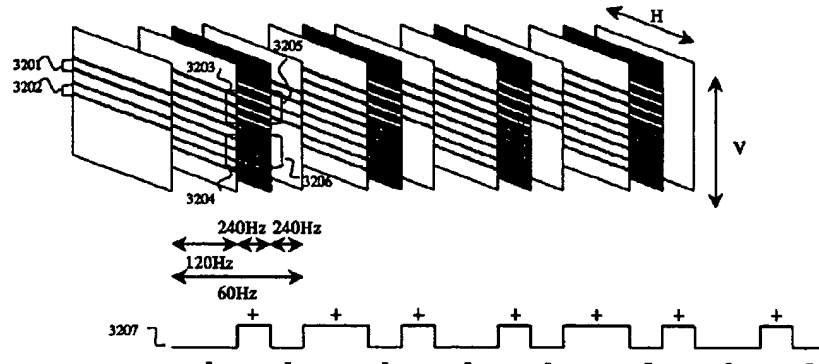
【図31】

図31



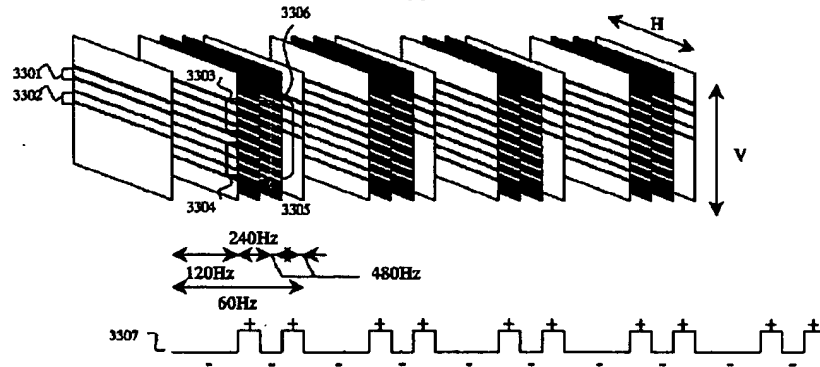
【図32】

図32



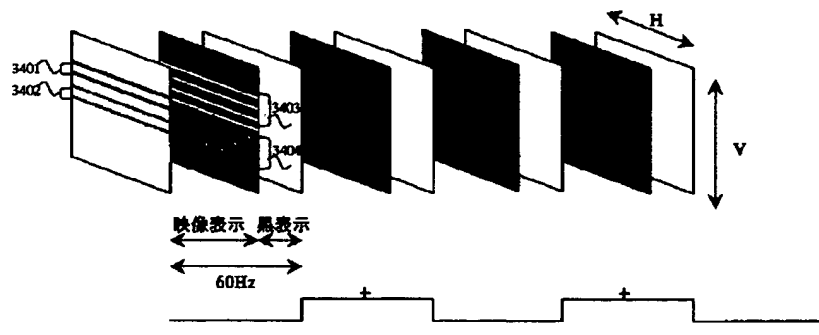
【図33】

図33



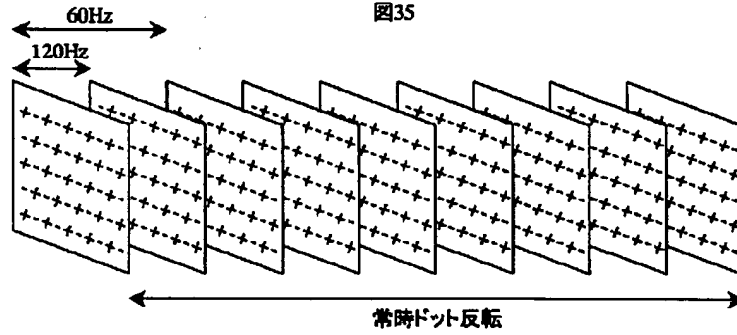
【図34】

図34



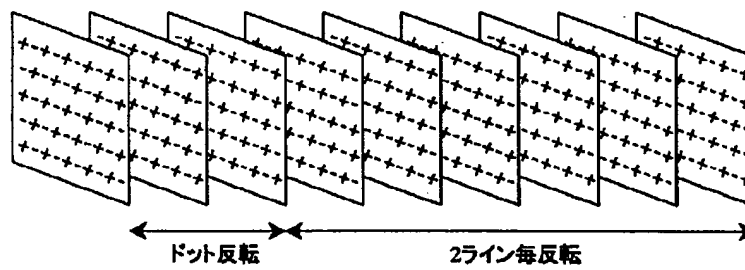
【図35】

図35



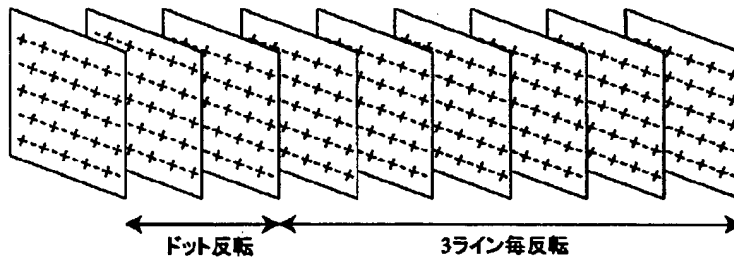
【図36】

図36



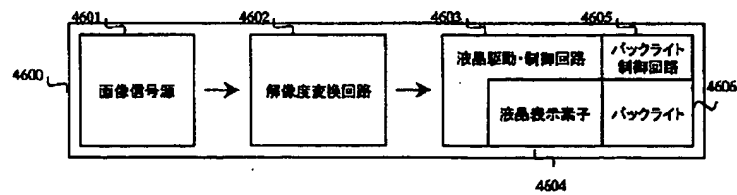
【図37】

図37



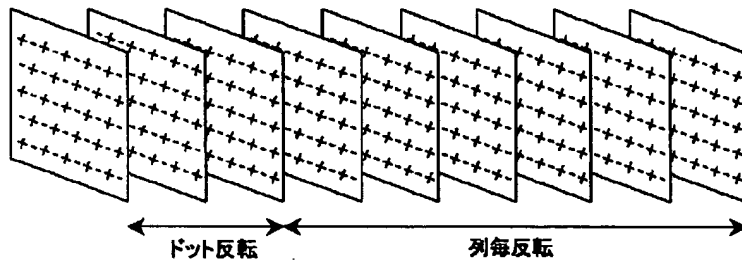
【図46】

図46



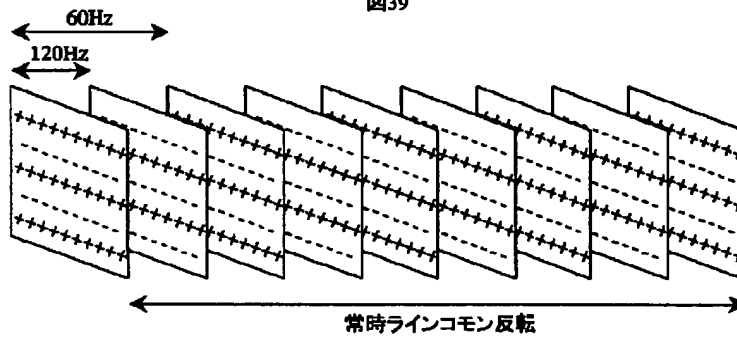
【図38】

図38



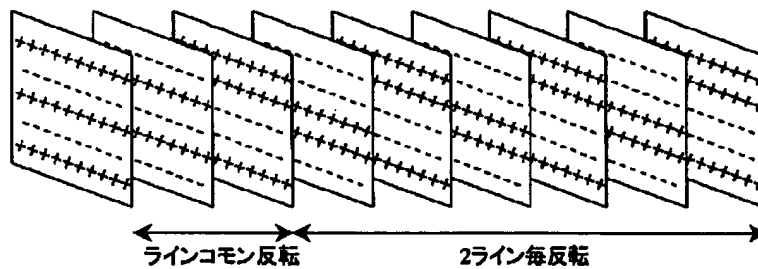
【図39】

図39



【図40】

図40



【図47】

図47

アナログ放送テレビ	NTSC
デジタル放送テレビ	480i, 480p, 720p, 1080i
ビデオプレーヤー	NTSC
DVDプレーヤー	NTSC
パーソナルコンピュータ	VESA
ゲーム	NTSC
カーナビゲーションシステム	

⋮

【図48】

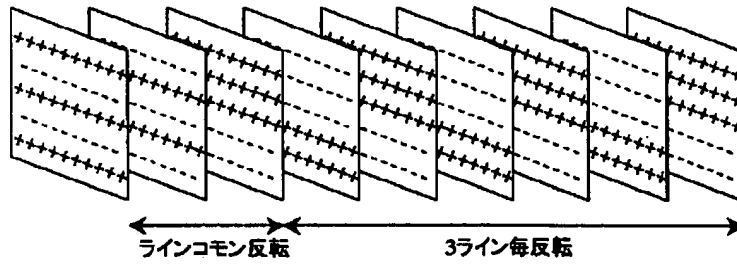
図48

QVGA	320×240
VGA, WVGA	640×480, 800×480
XGA	1024×768
SXGA, SXGA+	1280×1024, 1400×1050
UXGA, WUXGA	1600×1200, 1920×1200
QUXGA	3840×2400

⋮

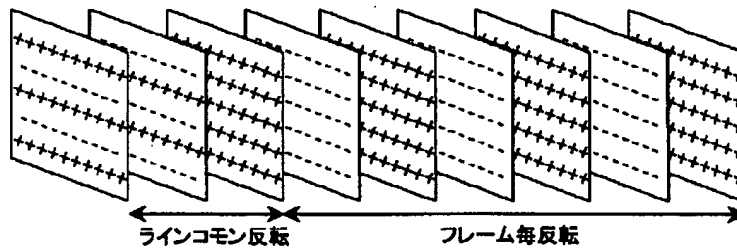
【図 4 1】

図41



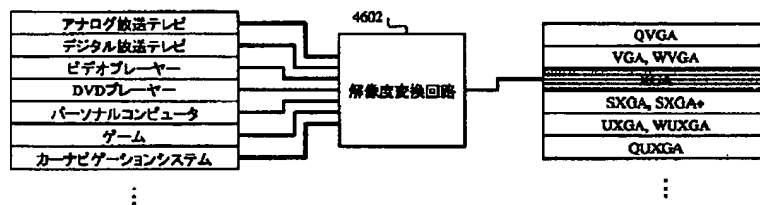
【図 4 2】

図42



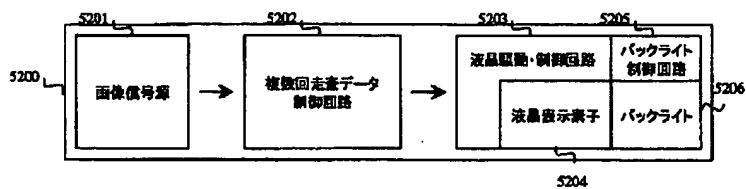
【図 4 9】

図49



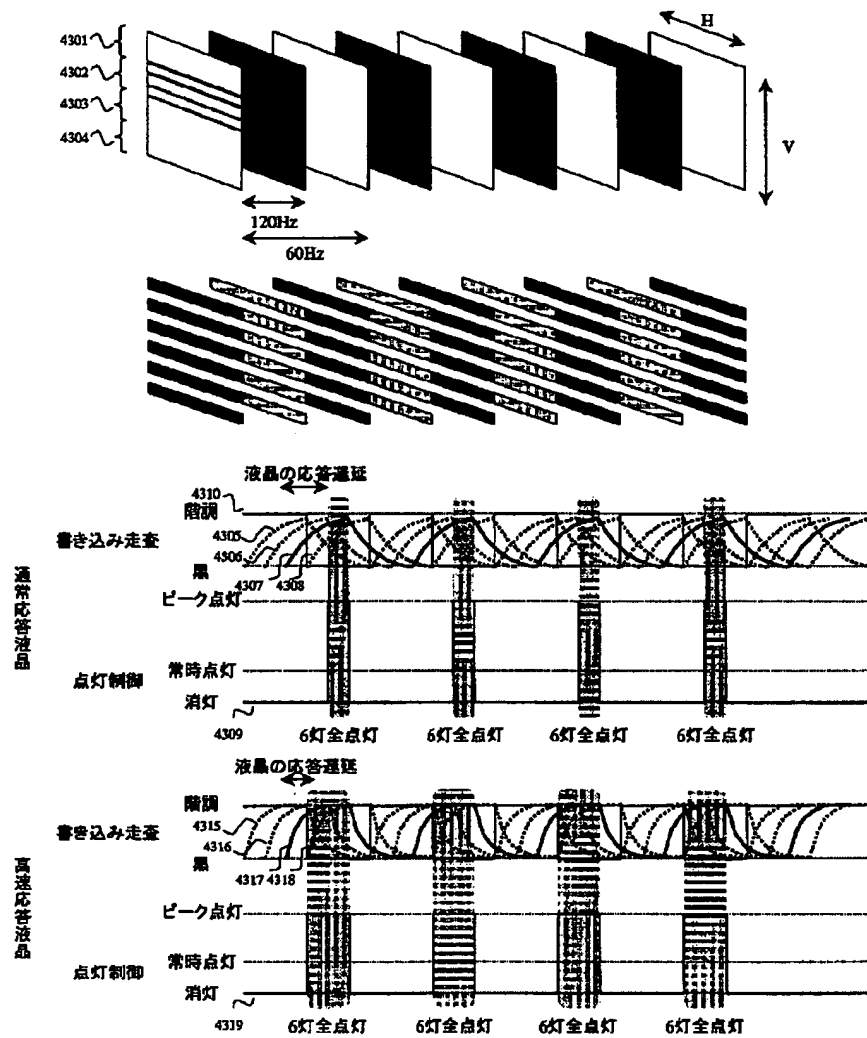
【図 5 2】

図52



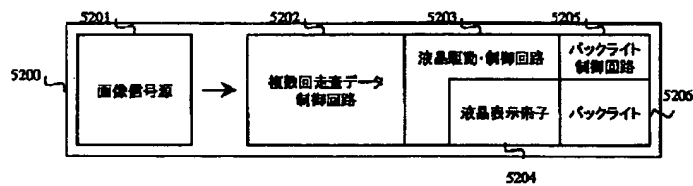
【図43】

図43



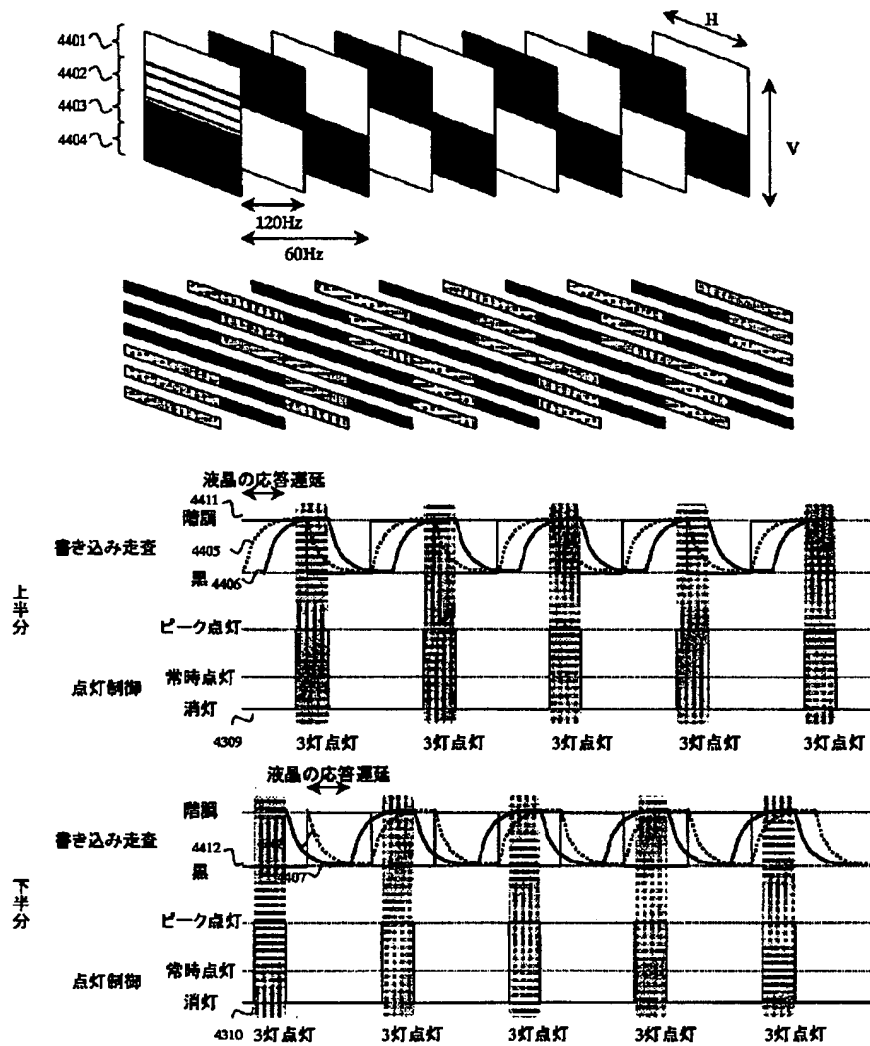
【図53】

図53



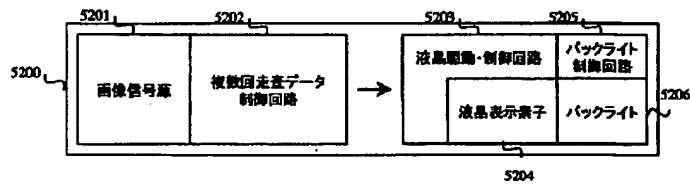
【図44】

図44



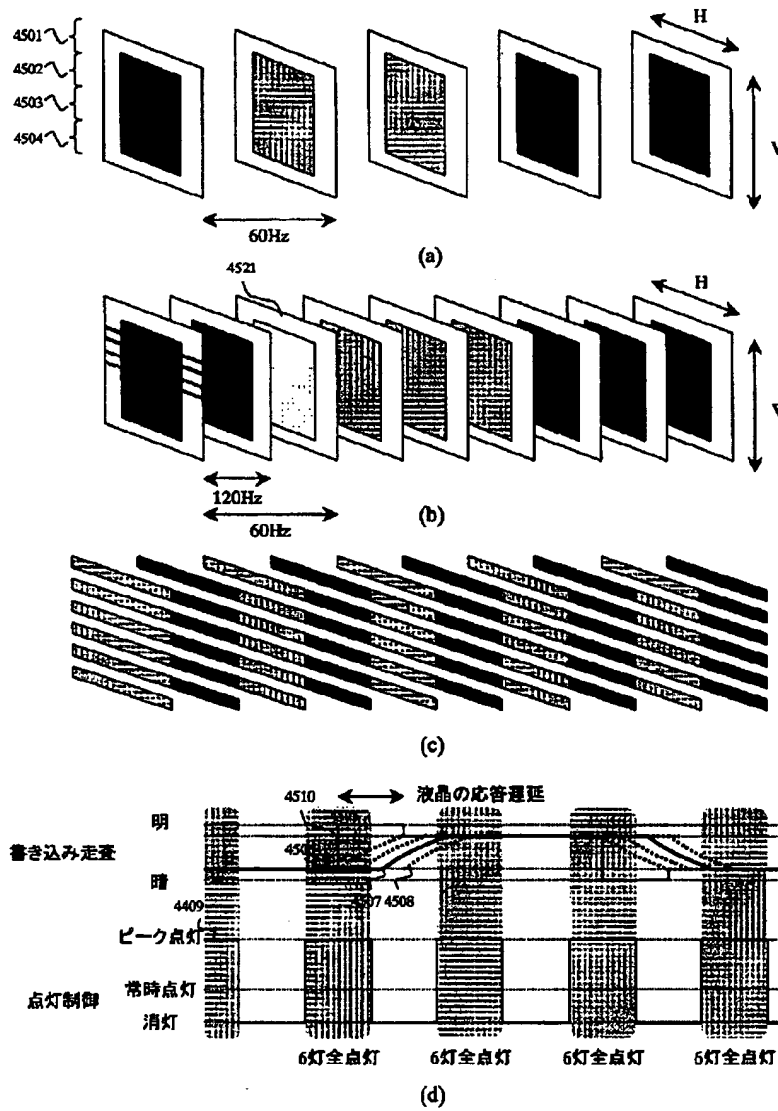
【図54】

図54



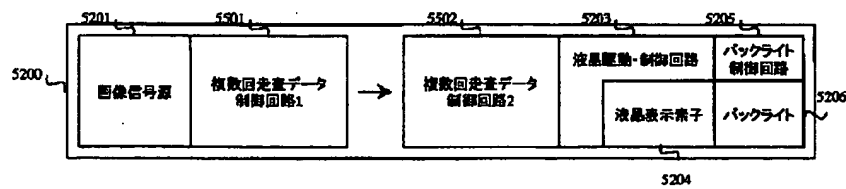
【図45】

図45



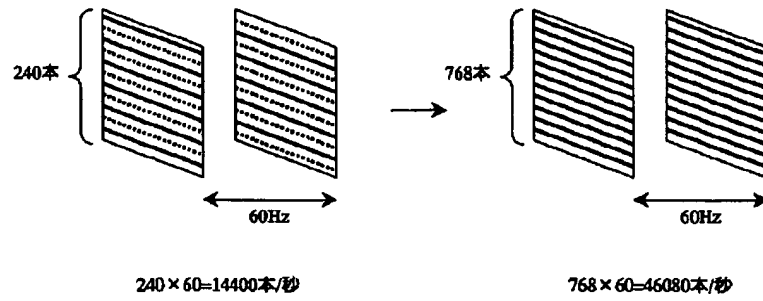
【図55】

図55



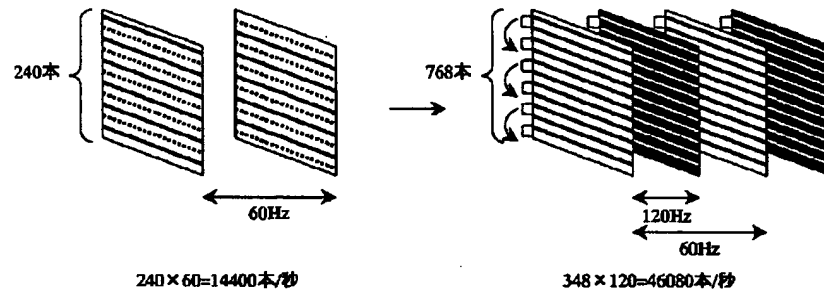
【図50】

図50



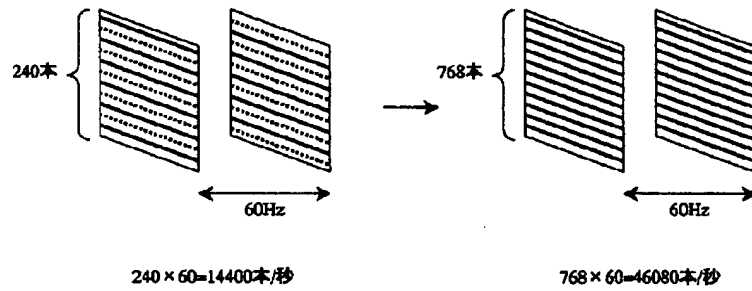
【図51】

図51



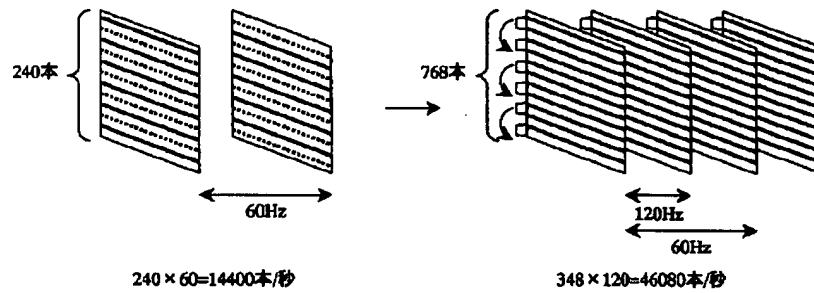
【図56】

図56



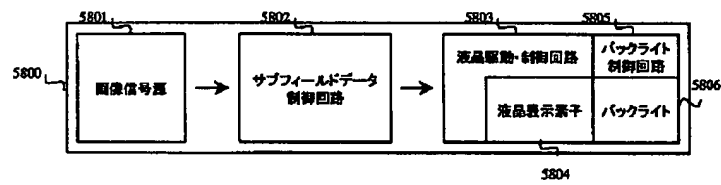
【図57】

図57



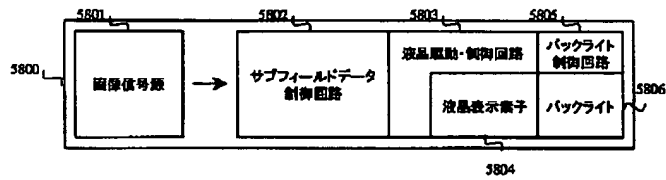
【図58】

図58



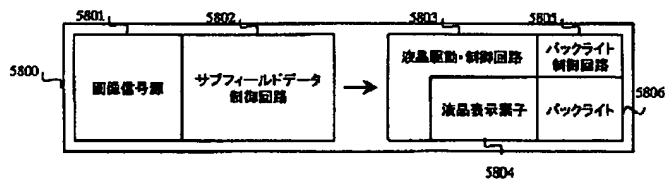
【図59】

図59



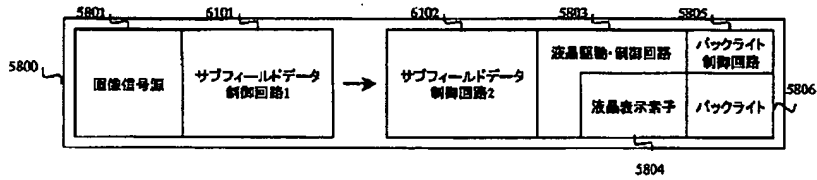
【図60】

図60



【図61】

図61



【図63】

図63

ヘッダ設定項目	設定値
走査回数	1,2,3,4,...,n etc
同時書き込みライン	1,2,3,4,...,n etc
飛び越しライン	1,2,3,4,...,n etc
黒表示回数	1,2,3,4,...,n etc
黒表示パターン	全画面,縦,横,チェツカ etc

⋮

【図64】

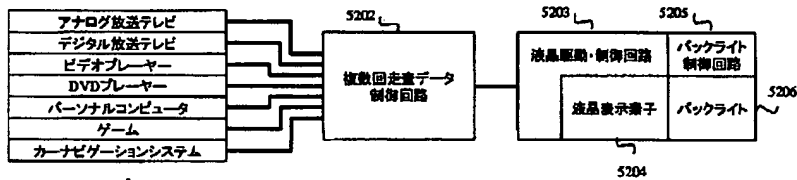
図64

ヘッダ設定項目	設定値
走査回数	1,2,3,4,...,n etc
同時書き込みライン	1,2,3,4,...,n etc
飛び越しライン	1,2,3,4,...,n etc
黒表示回数	1,2,3,4,...,n etc
黒表示パターン	全画面,縦,横,チェツカ etc
極性反転周期	1,2,3,4ライン etc
駆動方式	ドット反転,コモン反転 etc
画像処理フィルタ	エッジ強調, アンチエイリアス etc
高速応答化	On, Off etc
ガンマ	高い, 低い etc

⋮

【図65】

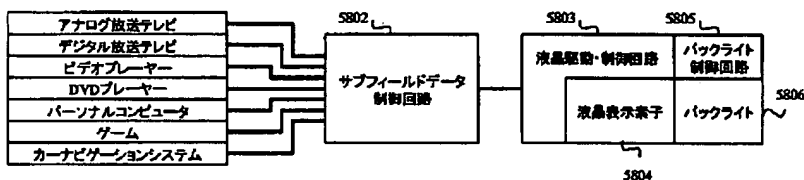
図65



⋮

【図69】

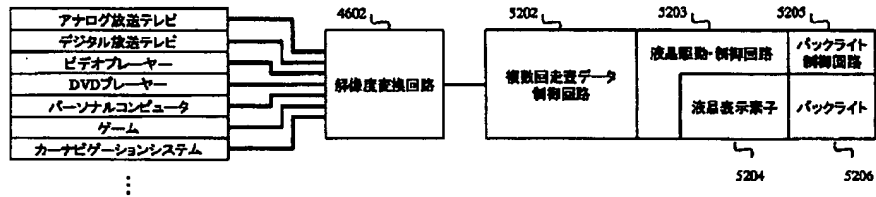
図69



⋮

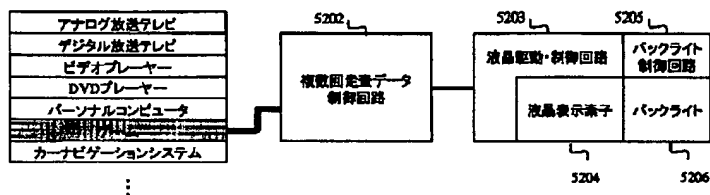
【図66】

図66



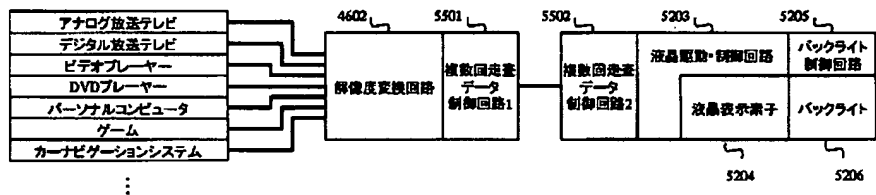
【図67】

図67



【図68】

図68



【図70】

図70

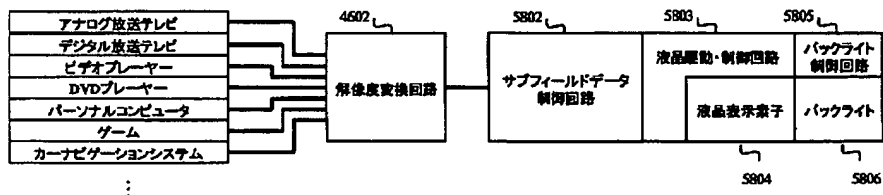
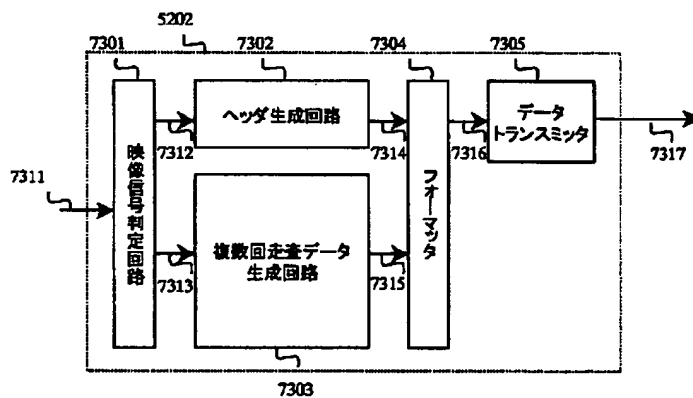
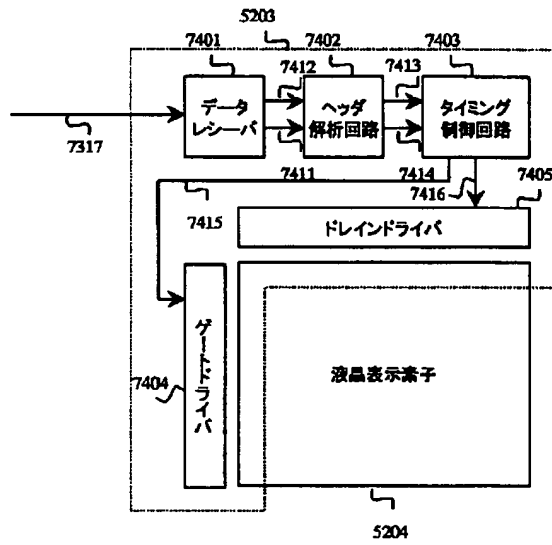


圖71



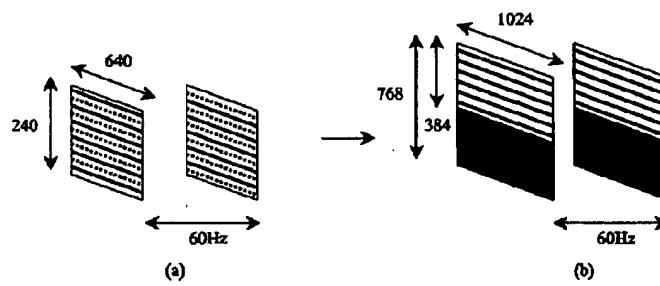
【図74】

図74



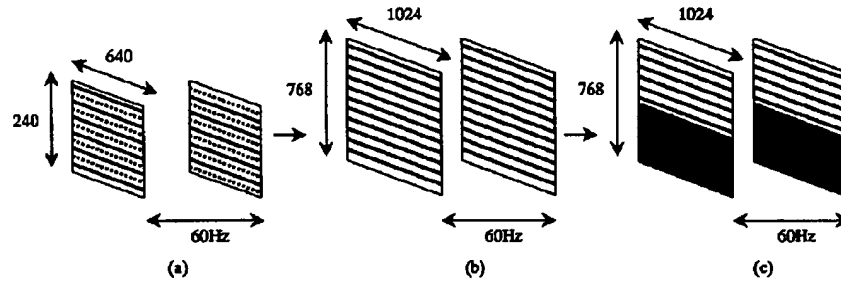
【図75】

図75



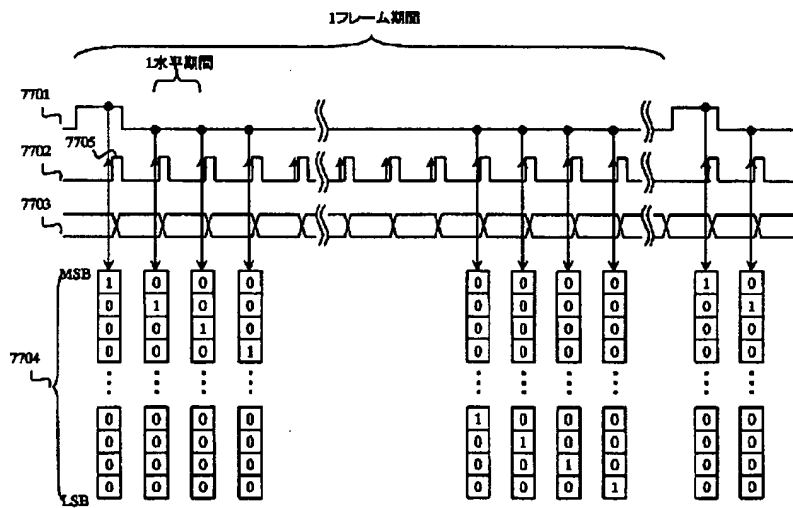
【図76】

図76



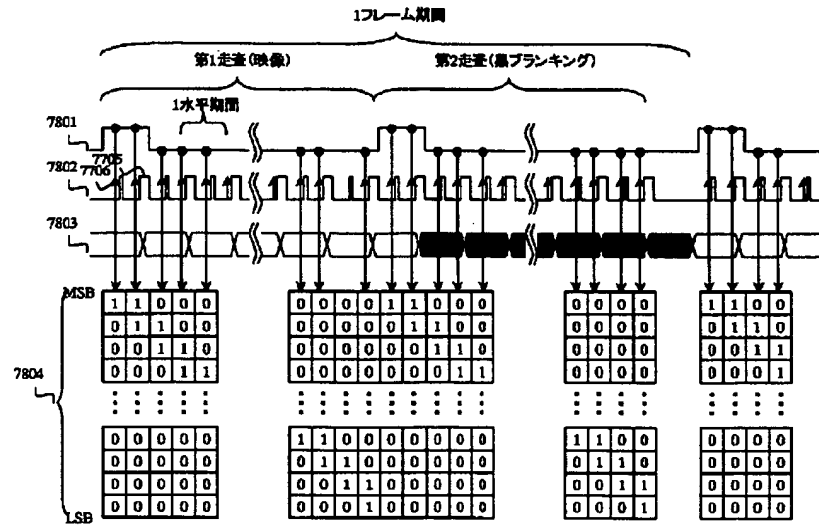
【図77】

図77



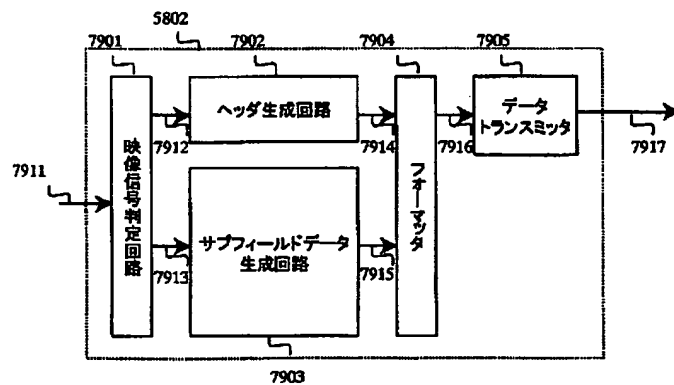
【図78】

図78



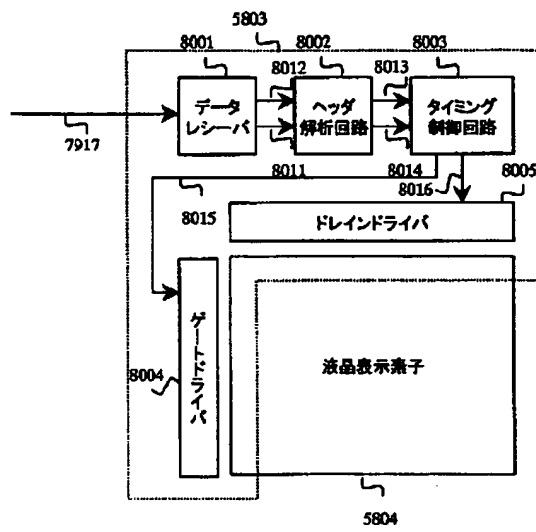
【図79】

図79



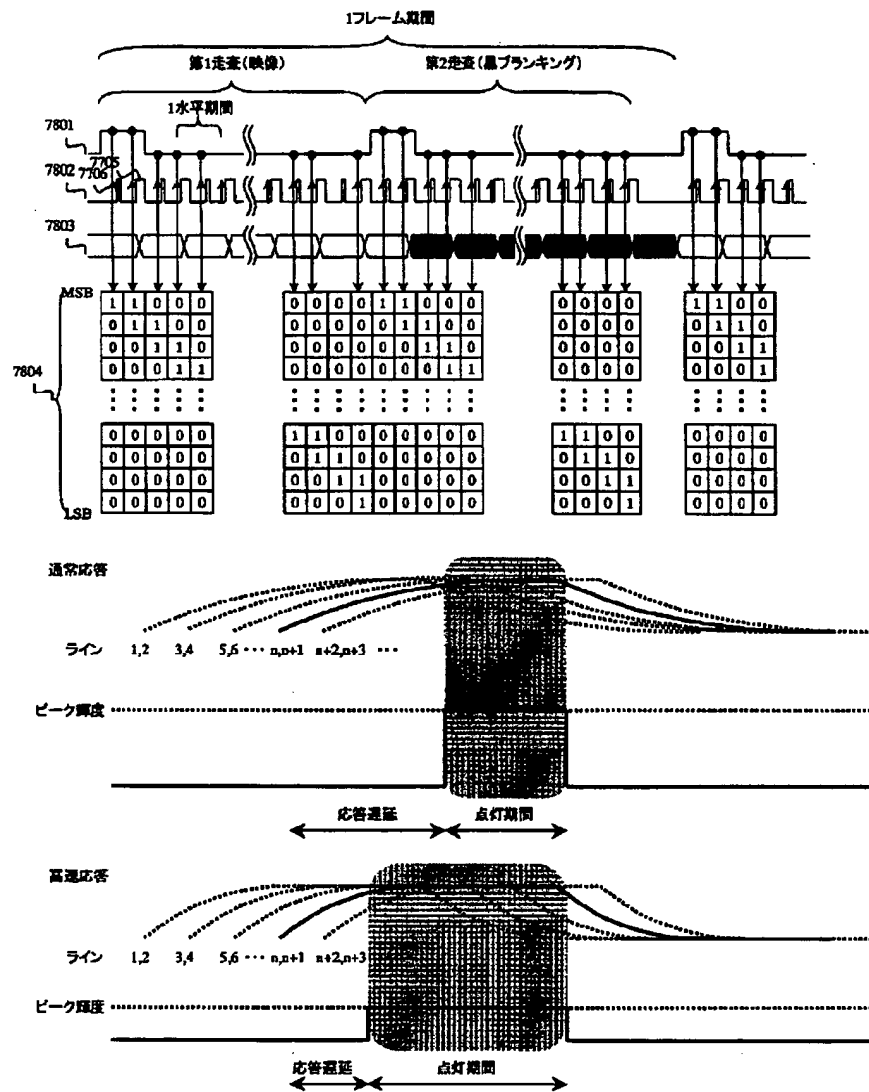
【図 80】

図80



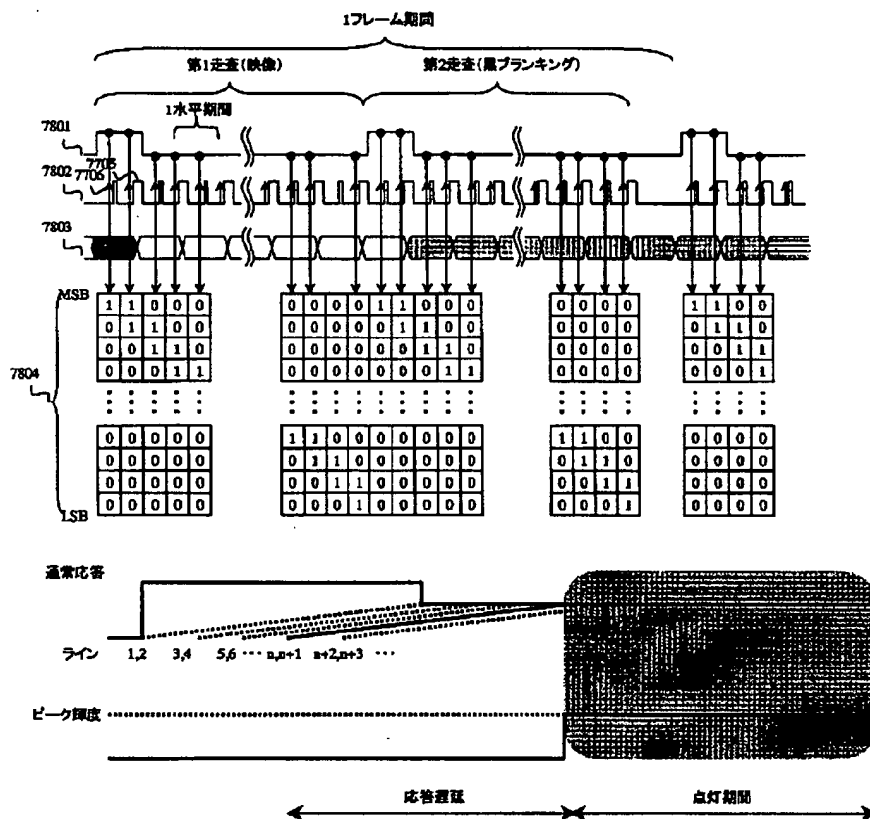
【図81】

図81



【図82】

図82



フロントページの続き

(51) Int. Cl.⁷

G 0 9 G 3/20

識別記号

6 4 1

6 6 0

F I

G 0 9 G 3/20

テーマコード(参考)

6 4 1 R

6 6 0 C

6 6 0 V

3/34

3/34

J

F ターム(参考) 2H093 NA16 NA45 NA51 NC13 NC15
 NC16 NC22 NC23 NC29 NC34
 NC42 NC65 ND10 ND50
 5C006 AB01 AB05 AF24 AF44 AF71
 BB11 BF49 EA01 FA33 FA54
 5C080 AA10 BB05 DD01 EE26 JJ01
 JJ02 JJ04

**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ BLACK BORDERS
- ☐ IMAGE CUT OFF AT TOP, BOTTOM OR SIDES
- ☐ FADED TEXT OR DRAWING
- ☐ BLURRED OR ILLEGIBLE TEXT OR DRAWING
- ☐ ~~SKEWED/SLANTED IMAGES~~
- ☒ COLOR OR BLACK AND WHITE PHOTOGRAPHS
- ☐ GRAY SCALE DOCUMENTS
- ☐ LINES OR MARKS ON ORIGINAL DOCUMENT
- ☐ REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY
- ☐ OTHER: _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.